

ESCUELA TÉCNICA SUPERIOR DE INGENIEROS
INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



Trabajo Fin de Grado

**Prácticas de electrónica analógica
basadas en un sistema de audio modular
para guitarra**

**(Hands-on laboratory sessions for analog
electronics based on the modular design of an
audio system for guitar)**

Para acceder al Título de

***Graduado en Ingeniería de Tecnologías de
Telecomunicación***

Autor: Juan García Alvaredo

Septiembre - 2019

**GRADO EN INGENIERÍA DE TECNOLOGÍAS DE
TELECOMUNICACIÓN**

CALIFICACIÓN DEL TRABAJO FIN DE GRADO

Realizado por: JUAN GARCÍA ALVAREDO

Director del TFG: José Ángel Miguel Díaz

Título: “Prácticas de electrónica analógica basadas en un sistema de audio modular para guitarra”

Title: “Hands-on laboratory sessions for analog electronics based on the modular design of an audio system for guitar”

Presentado a examen el día: 16 de septiembre de 2019

Para acceder al Título de

**GRADUADO EN INGENIERÍA DE TECNOLOGÍAS DE
TELECOMUNICACIÓN, MENCIÓN EN SISTEMAS
ELECTRÓNICOS**

Composición del Tribunal:

Presidente :	Mar Martínez Solorzano.
Secretario :	José Ángel Miguel Díaz
Vocal :	M^a Elena Mediavilla Bolado

Este Tribunal ha resuelto otorgar la calificación de:

Fdo.: La Presidenta

Fdo.: El Secretario

1.

Fdo.: La Vocal

Índice general

Agradecimientos	1
Introducción	2
Capítulo 1: Etapas de salida	4
1 Fundamentos teóricos	4
1.1 Etapa clase A	6
1.2 Etapa clase B	8
1.3 Etapa clase AB	11
2 Caracterización analítica	13
2.1 Polarización de la clase AB	13
2.2 Cálculo del rango máximo de entrada y salida	14
2.3 Cálculo de la ganancia en corriente	15
2.4 Cálculo de la ganancia en tensión	17
3 Simulación en Orcad Pspice	19
3.1 Caracterización de transistores NPN y PNP	19
3.2 Caracterización de transistor NPN	20
3.3 Caracterización de transistor PNP	23
3.4 Simulación de amplificador de clase AB	25
3.5 Clase AB: rango de tensión de entrada y salida	26
3.6 Clase AB: ganancia en corriente	27
3.7 Clase AB: ganancia en tensión	28
3.8 Resultados de la simulación	31
4 Caracterización experimental	31
4.1 Puesto de medida	31
4.1.1 Generador de funciones 30 MHz 33522A con 2 canales.	31
4.1.2 Fuente de alimentación programable Keysight E3631A.	32
4.1.3 Multímetro digital 34410A.	33
4.1.4 Estación de soldadura Weller WD 1000.	33
4.1.5 Osciloscopio MSO 2024	34
4.1.6 Osciloscopio MSO9254A	35
4.2 Componentes utilizados	35
4.3 Circuito prototipo demostrador	36
4.4 Medidas experimentales	37
4.5 Polarización de la clase AB	37
4.6 Rango de tensión de entrada salida	38

4.7	Ganancia en tensión	39
4.8	Ganancia en intensidad.....	40
5	Comparación de resultados	41
Capítulo 2: Circuito Wah-Wah.....		43
1	Fundamentos teóricos	43
1.1	Circuito de Antoniou.....	43
1.2	Circuito Wah-Wah basado en un girador.....	47
2	Estudio analítico	48
2.1	Cálculo de las inductancias mínima y máxima	48
2.2	Cálculo de las frecuencias mínima y máxima.....	49
3	Simulación en Orcad Pspice del circuito de Antoniou	49
3.1	Simulación con inductancia ideal mínima.....	51
3.2	Simulación del circuito de Antoniou para inductancia mínima	52
3.3	Simulación con inductancia ideal máxima.....	53
3.4	Simulación del circuito de Antoniou para inductancia máxima	54
3.5	Circuito Wah-Wah	55
4	Caracterización experimental	59
4.1	Componentes utilizados	59
4.2	Circuito prototipo demostrador	60
4.3	Medidas experimentales.....	60
4.4	Cálculo del ancho de banda mínimo y máximo.....	63
Capítulo 3: Multiplicador de 4 cuadrantes.....		68
1	Fundamentos teóricos	68
1.1	Amplificador logarítmico	69
1.2	Amplificador sumador inversor	71
1.3	Amplificador antilogarítmico.....	72
1.4	Buffer no inversor	74
1.5	Amplificador inversor.....	74
2	Caracterización analítica	75
2.1	Cuadrante 1	76
2.2	Cuadrante 2.....	78
2.3	Cuadrante 3.....	79
2.4	Cuadrante 4.....	80
3	Simulación en Orcad Pspice.....	81
3.1	Cuadrante 1	81
3.2	Cuadrante 2.....	85

3.3	Cuadrante 3.....	86
3.4	Cuadrante 4.....	87
3.5	Multiplicador de 4 cuadrantes.....	88
4	Caracterización experimental	89
4.1	Componentes utilizados.	89
4.2	Circuito prototipo demostrador	90
4.3	Medidas experimentales.....	94
	Capítulo 4: Adaptador de impedancia para guitarra	96
1	Fundamentos teóricos	96
2	Diseño analítico	97
3	Simulación en Orcad Pspice.....	99
4	Caracterización experimental	101
4.1	Componentes utilizados	101
4.2	Circuito prototipo demostrador	101
4.3	Medidas experimentales.....	102
	Capítulo 5: Conclusiones	105
	Bibliografía.....	106

Índice de figuras

Figura 1. Sistema electrónico de audio implementado.....	2
Figura 2. Forma de onda de la intensidad de drenador/colector para las etapas de salida de clases A, B y AB	4
Figura 3. Esquemático de la etapa de salida clase A.....	7
Figura 4. Curva de transferencia en tensión (VTC) de etapa de salida de clase A.....	8
Figura 5. Esquemático de etapa de salida de clase B	9
Figura 6. Curva de transferencia clase B	10
Figura 7. Esquemático de la etapa de salida de clase AB.....	11
Figura 8. Curva de transferencia en tensión de etapa de salida de clase AB.....	12
Figura 9. Polarización etapa de salida de clase AB.....	14
Figura 10. Detalle de intensidad en el circuito de la etapa de clase AB propuesta.....	15
Figura 11. Simulación en PSPICE para etapa de salida de clase AB	17
Figura 12. Modelo en pequeña señal para transistores bipolares PNP y NPN.....	17
Figura 13. Modelo en pequeña señal de etapa de salida de clase AB (I).....	18
Figura 14. Modelo en pequeña señal de la etapa de salida de clase AB (II).	18
Figura 15. Caracterización del transistor NPN.....	20
Figura 16. Curva de salida transistor NPN ID vs VCE	21
Figura 17. Caracterización I_S del transistor NPN.....	21
Figura 18. Representación β del transistor NPN.....	22
Figura 19. Transistor NPN I_S, β_N para $V_{BE} = 0.7V$	22
Figura 20. Caracterización del transistor PNP	23
Figura 21. Curva de salida del transistor PNP IC vs VEC	23
Figura 22. Representación I_S del transistor PNP.....	24
Figura 23. Representación β del transistor PNP	24
Figura 24. Transistor PNP I_S, β_P para $V_{BE} = 0.7V$	25
Figura 25. Circuito de clase AB para rango de tensión de entrada y salida	26
Figura 26. Límites de la etapa de salida de clase AB.....	26
Figura 27. Circuito clase AB en Pspice.....	27
Figura 28. Ganancia de corriente sin componente DC	27
Figura 29. Simulación "BIAS POINT" para el cálculo de intensidades.....	28
Figura 30. Esquemático para simulación de tipo "AC" en PSPICE	29
Figura 31. Simulación "BIAS POINT" para el cálculo de ganancia en tensión	29
Figura 32. Simulación para la ganancia en tensión de la etapa de salida de clase AB	30
Figura 33. Generador de funciones 33522A 30MHz con dos canales.	32
Figura 34. Fuente de alimentación E3631A.....	33
Figura 35. Multímetro digital 34410A.	33
Figura 36. Estación de soldadura Weller WD 1000	34
Figura 37. Osciloscopio MSO 2024.....	35
Figura 38. Osciloscopio MSO9254A	35
Figura 39. Patillaje transistor NPN.....	36
Figura 40. Patillaje transistor PNP	36
Figura 41. Placa PadBoard-1	36
Figura 42. Circuito demostrador de etapa de salida AB.	37
Figura 43. Salida de la clase AB con entrada de 1V	38
Figura 44. Salida de la etapa AB con 1,7V distorsionada.....	39
Figura 45. Ganancia en tensión para $V_{in} = 1V_{pp}$	39

Figura 46. Diferencia de voltajes en resistencia de entrada para el cálculo de la ganancia en intensidad.....	40
Figura 47. Filtro RLC.....	43
Figura 48. Circuito de Antoniou.....	44
Figura 49. Circuito equivalente de Antoniou	46
Figura 50. Circuito experimental basado en girador Wah-Wah y su circuito equivalente	47
Figura 51. Circuito para simulación RL.....	50
Figura 52. Circuito RL ideal en Pspice para bobina de 47mH	51
Figura 53. Simulación AC de circuito RL con bobina ideal de 47mH.....	51
Figura 54. Circuito RL con bobina de 47mH implementada con equivalente de Antoniou en PSPICE.....	52
Figura 55. Simulación AC de circuito RL con circuito de Antoniou simulando bobina de 47mH.....	53
Figura 56. Circuito RL ideal en Pspice para bobina de 9.4H.....	53
Figura 57. Simulación AC del circuito RL con Bobina de 9.4H	54
Figura 58. Circuito RL con bobina de 9.4H implementada con equivalente de Antoniou en PSPICE.....	54
Figura 59. Simulación AC del circuito RL con bobina de 9.4H implementada mediante circuito de Antoniou.....	55
Figura 60. Circuito Wah-Wah	56
Figura 61. Rango de frecuencias red RLC simuladas en PSPICE.....	57
Figura 62. Encapsulado del amplificador operacional UA741CN.....	59
Figura 63. Potenciómetro P120.....	60
Figura 64. Circuito Wah-Wah soldado.	60
Figura 65. Pedal Wah con $\Delta v = 2$ con resistencia máxima.....	61
Figura 66. Pedal Wah con $\Delta v = 2$ con mínima resistencia.....	62
Figura 67. Pedal Wah para señal de entrada fuera de la banda fuera de la banda del filtro	62
Figura 68. Límite inferior de ancho de banda para mínima resistencia	63
Figura 69. Límite superior de ancho de banda para mínima resistencia.....	64
Figura 70. Límite superior del ancho de banda para resistencia máxima.....	64
Figura 71. Límite inferior del ancho de banda para resistencia máxima	65
Figura 72. Límite inferior del ancho de banda para resistencia mínima con Red Pitaya.	65
Figura 73. Límite superior del ancho de banda para resistencia mínima con Red Pitaya.....	66
Figura 74. Límite inferior del ancho de banda para resistencia máxima con Red Pitaya.	66
Figura 75. Límite superior del ancho de banda para resistencia máxima con Red Pitaya.....	67
Figura 76. Esquema de un multiplicador analógico	68
Figura 77. Amplificador logarítmico para entradas positivas.....	69
Figura 78. Amplificador logarítmico para entradas negativas.	70
Figura 79. Sumador inversor	71
Figura 80. Amplificador antilogarítmico para entradas positivas.	72
Figura 81. Amplificador antilogarítmico para entradas negativas.....	73
Figura 82. Buffer no inversor	74
Figura 83. Amplificador inversor	75

Figura 84. Primer cuadrante (Teórico).....	76
Figura 85. Segundo cuadrante (Teórico).....	78
Figura 86. Tercer cuadrante (teórico).....	79
Figura 87. Cuarto cuadrante (teórico)	80
Figura 88. Cuadrante 1 del multiplicador analógico en PSPICE	82
Figura 89. Simulación del amplificador logarítmico para señal de entrada sinusoidal de $f_{in1} = 1kHz$	82
Figura 90. Simulación de amplificador logarítmico para señal de entrada sinusoidal de $f_{in1} = 10Khz$	83
Figura 91. Simulación del amplificador sumador inversor.	83
Figura 92. Simulación del amplificador antilogarítmico	84
Figura 93. Simulación de entradas y salida para el primer cuadrante del multiplicador.	84
Figura 94. Cuadrante 2 del multiplicador analógico en PSPICE	85
Figura 95. Simulación de amplificador logarítmico diseñado para operar con señales de entrada negativas	85
Figura 96. Simulación de entradas y salida del cuadrante 2.....	86
Figura 97. Cuadrante 3 del multiplicador analógico en PSPICE	86
Figura 98. Simulación de entradas y salida del cuadrante 3.....	87
Figura 99. Cuadrante 4 del multiplicador analógico en PSPICE	87
Figura 100. Simulación de entradas y salida del cuadrante 4.....	88
Figura 101. Sumador inversor con amplificador inversor en PSPICE	88
Figura 102. Simulación de entradas y salida del multiplicador de 4 cuadrantes.	89
Figura 103. Distribución pines TLC2272	90
Figura 104. Patillaje UG1D	90
Figura 105. Divisor de tensión.....	91
Figura 106. Circuito demostrador del primer cuadrante del multiplicador.....	91
Figura 107. Circuito demostrador del segundo cuadrante del multiplicador.....	92
Figura 108. Circuito demostrador del tercer cuadrante del multiplicador	92
Figura 109. Circuito demostrador del cuarto cuadrante del multiplicador	93
Figura 110. Circuito demostrador del sumador de cuatro cuadrantes con amplificador inversor.	93
Figura 111. Medida de la salida del multiplicador con dos entradas sinusoidales.	94
Figura 112. Medida de la salida del multiplicador con entradas cuadrada y rampa.....	95
Figura 113. Medida de la salida del multiplicador con entradas sinusoidal y rampa.....	95
Figura 114. Circuito amplificador	96
Figura 115. Circuito equivalente amplificador.....	97
Figura 116. Buffer con ganancia	97
Figura 117. Esquemático del adaptador de impedancias.....	99
Figura 118. Simulación de señales de entrada y salida del adaptador de impedancias.	99
Figura 119. Esquemático del adaptador de impedancias con control de volumen en PSPICE	100
Figura 120. Simulación del control de volumen para resistencia de 1Ω y $10k\Omega$	100
Figura 121. Comparativa entre potenciómetro lineal vs logarítmico	101
Figura 122. Circuito demostrador buffer de audio con control de volumen	102
Figura 123. Medida experimental del control de volumen con $R_p=1.15\Omega$	103
Figura 124. Medida experimental del control de volumen con $R_p=84.9k\Omega$	103

Índice de tablas

Tabla 1. Modos de operación de los transistores de la etapa de salida de clase B	10
Tabla 2. Modos de operación de los transistores M3 y M4 de la etapa de salida de clase AB	12
Tabla 3. Intensidades analíticas de los transistores PNP y NPN	13
Tabla 4. Resumen de parámetros de los transistores NPN y PNP caracterizados en PSPICE	19
Tabla 5. Resultados de caracterización del transistor NPN	23
Tabla 6. Resultados de caracterización del transistor PNP	25
Tabla 7. Intensidades simuladas para los transistores PNP y NPN en Orcad Pspice ...	28
Tabla 8. Voltajes simulados en los transistores PNP y NPN en PSPICE	30
Tabla 9. Ganancia en tensión simulada de la etapa de salida de clase AB	30
Tabla 10. Voltajes medidos en el laboratorio sobre los transistores PNP y NPN	37
Tabla 11. Comparativa de los resultados de polarización obtenidos	41
Tabla 12. Comparación de rango de entrada y ganancias en tensión y corriente	41
Tabla 13. Valor de los componentes utilizados para la simulación en PSPICE del circuito Wah-Wah	56
Tabla 14. Comparativa de los resultados obtenidos en el pedal Wah-Wah	67
Tabla 15. Comparativa de los resultados obtenidos para los distintos valores del potenciómetro	104

Agradecimientos

Han pasado ya 8 meses desde que comencé este proyecto. Ha sido un periodo de aprendizaje intenso, en el cual he ampliado mis conocimientos en el campo de la electrónica analógica. Así mismo he sido capaz de encontrar soluciones rápidas y eficaces a los problemas que nos iban surgiendo.

Primero de todo agradecer a mi profesor José Ángel Miguel Díaz ya que siempre ha estado pendiente de mí y nunca ha puesto ninguna pega. Gracias por ayudarme siempre e implicarte tanto en este trabajo.

Quiero agradecer también a Yolanda Lechuga, por guiarme siempre que lo he necesitado.

También quiero dar las gracias a mi compañero Héctor Telechea. Empezamos el proyecto juntos y a pesar de las dificultades siempre nos hemos ayudado. Y en especial por los momentos de desconexión juntos.

Por último, quiero agradecer a mis padres, mi hermano, mi abuela y mis amigos por su comprensión. Me habéis apoyado en los momentos difíciles dándome ganas de continuar.

Introducción

Este proyecto tiene como objetivo reestructurar el programa de prácticas de laboratorio de la asignatura G993-Electrónica Analógica, que se encuentra en el plan de estudios del grado en Ingeniería en Electrónica Industrial y Automática que se imparte en la Escuela Técnica Superior de ingenieros Industriales y de Telecomunicación.

El programa de prácticas de la asignatura se caracteriza por un trabajo independiente en cada una de las sesiones de laboratorio, lo que dificulta al alumno identificar el uso general del bloque. Los alumnos no poseen información sobre la interrelación de cada uno de los circuitos y no identifican la razón por la cual se les definen unas especificaciones de diseño para cada bloque. Sin ello resulta muy difícil fomentar la creatividad, la adaptación ante cambios y una visión objetiva del alumnado.

Este proyecto propone desarrollar un seguimiento de manera práctica en la que se parte de un sistema electrónico que suponga un aliciente para los alumnos. Un ejemplo de esto es un amplificador de audio para una guitarra eléctrica, con el cual podemos analizar las prestaciones del diseño, además de apreciar y cuantificar la influencia de cada bloque en el rendimiento del sistema.

El trabajo se llevará a cabo por parejas, para fomentar la capacidad de trabajo en equipo. Además, al tratarse de una práctica continua el desarrollo de cada uno de los bloques funcionales se podrá adaptar a las necesidades del tema al que pertenecen, así como al modo de aprendizaje de cada alumno.

El sistema electrónico de esta práctica consta de un número significativo de bloques funcionales, como se muestra en la Figura 1. Estos bloques y sus temas relacionados son: circuito de adaptación de impedancia (Bloque Temático, BT 01, El amplificador operacional), multiplicador analógico de cuatro cuadrantes (Bloque Temático, BT 01, El amplificador operacional), pedal de efecto Wah-Wah (BT 03, Respuesta en Frecuencia de los Amplificadores), y etapa de salida de clase AB (BT 02, Etapas de Salida y Amplificadores de Potencia). Además, habrá una serie de bloques comunes que realicen funciones que no son objetivo de la asignatura, pero son esenciales para el funcionamiento del sistema. Por tanto, el desarrollo de estos últimos no será asignado a los alumnos.

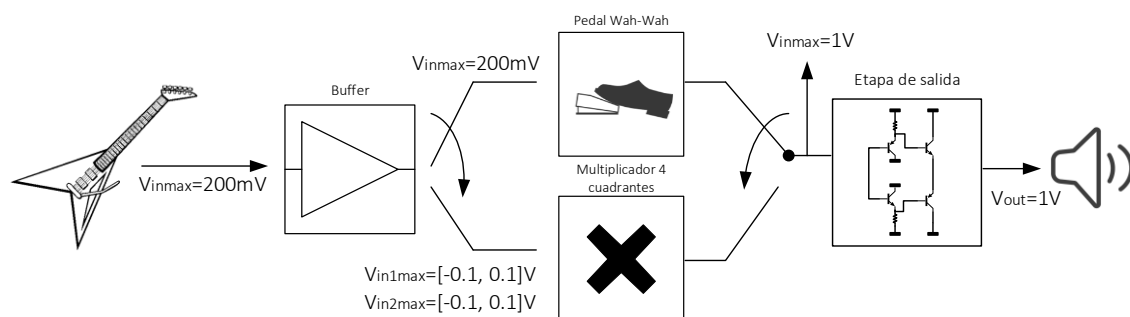


Figura 1. Sistema electrónico de audio implementado

El trabajo de los alumnos consistirá en realizar el análisis teórico, diseño, simulación, montaje y caracterización experimental de los citados bloques funcionales del sistema. Los grupos de alumnos desarrollarán sus bloques, de forma aislada y, finalmente, sobre

el sistema completo. De esta manera, podrán apreciar y cuantificar el impacto de sus circuitos sobre el rendimiento general del sistema.

Por tanto, realizando un análisis completo de los bloques donde se incluyen cálculos analíticos, de simulación y experimentales se comprobará que los resultados son adecuados para ser implementados en el programa de prácticas de la asignatura.

Este proyecto consta de cuatro capítulos, en los cuales se comienza explicando los fundamentos teóricos y posteriormente analizando el bloque completo incluyendo los cálculos analíticos, de simulación y experimentales. Comenzando con el primer capítulo, se analizarán las distintas etapas de salida y se elegirá la más apropiada para la implementación del sistema de audio. El motivo por el cual se empieza escogiendo la etapa de salida consiste en la limitación en la potencia que se puede entregar al altavoz, siendo este el elemento más restrictivo del sistema. En el segundo capítulo se implementará un pedal de efecto Wah, el cual se analizará detalladamente obteniendo su función de transferencia, y se modificará de manera que cumpla los objetivos deseados explicados a lo largo del capítulo 2. Continuando con el capítulo 3, se implementa un multiplicador de cuatro cuadrantes cuya principal función consiste en multiplicar dos entradas para obtener distintos efectos de sonido. Por último, en el capítulo 5 se implementa un adaptador de impedancias con control de volumen para adaptar la impedancia de entrada de la guitarra.

.

Capítulo 1: Etapas de salida

1 Fundamentos teóricos

La función principal de la etapa de salida de un amplificador de guitarra no es otra que proporcionar una potencia determinada a una carga de baja impedancia, como puede ser un altavoz de audio con una resistencia de entrada típica entre 2 y 16 Ω . En este caso las topologías (configuraciones) de amplificador óptimas deben presentar una alta impedancia de entrada y muy baja impedancia de salida, de manera que sea posible proporcionar una carga suficiente al altavoz de forma eficiente. Así pues, las configuraciones de seguidor a emisor (en el caso de etapas de salida de tipo BJT o bipolares) son las más apropiadas, ya que su baja impedancia de salida permite proporcionar valores de intensidad elevados a cargas pequeñas. Este proyecto cuenta con varios módulos de audio analógico que otorgan un determinado voltaje de salida. Por esta razón, debe determinarse el voltaje máximo de entrada en la etapa de salida para que no se produzca distorsión.

Las etapas de salida pueden clasificarse de acuerdo con la forma de onda de la intensidad de drenador/colector del transistor de salida cuando se aplica una señal de entrada. La función de la etapa de salida es hacer mínima la impedancia de salida del amplificador, de forma que pueda entregar la señal de salida a la carga sin pérdida de ganancia. Como se aplican señales grandes, no se puede aplicar modelos en pequeña señal. En la Figura 2, se muestra la forma de onda para las diferentes clases A, B y AB cuando se introduce una entrada sinusoidal. En la etapa de clase A, el transistor es polarizado con una corriente continua de valor I_{DC} , mayor que la corriente de alterna de amplitud \hat{I}_{DC} . Siendo el periodo de conducción de 360° . En la etapa clase B, la polarización de continua es de $\hat{I}_{DC} = 0A$ y solo conduce en un semiperiodo (180°) de la señal de entrada. La etapa de clase AB, es el caso intermedio de las etapas A y B, donde el transistor conduce un ángulo entre 180° y 360° . Además, existen otros tipos de amplificadores (C, D, E, F, G y H), los cuales no son de especial interés para uso en amplificadores de guitarra. Un ejemplo de ello son los amplificadores de clase C, que se utilizan habitualmente en radiofrecuencia (RF), concretamente en bloques de transmisión y recepción de señales de radio, telefonía, televisión, etc. [1].

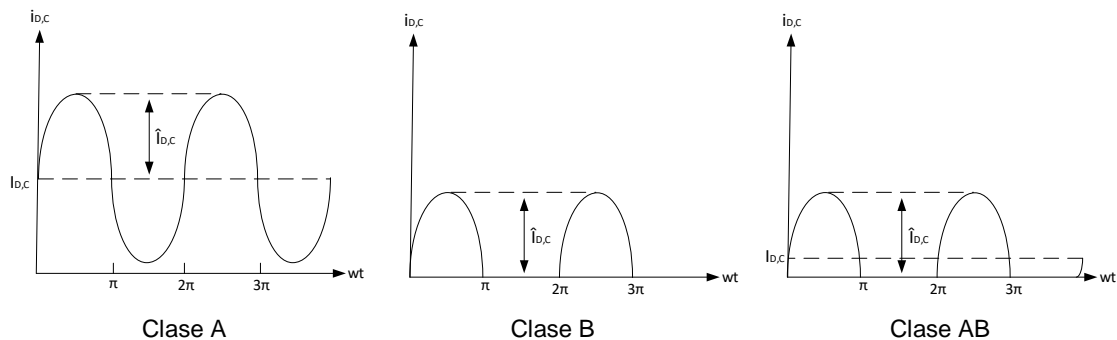


Figura 2. Forma de onda de la intensidad de drenador/colector para las etapas de salida de clases A, B y AB

En primer lugar, la etapa de salida debe proporcionar al altavoz una potencia suficiente como para generar un sonido audible, siempre respetando los límites máximos impuestos por el fabricante.

En segundo lugar, en las etapas de salida es importante realizar cálculos sobre la potencia suministrada a la carga, la potencia disipada por los transistores y la eficiencia de la etapa.

Así pues, la potencia promedio suministrada se define como:

$$P = \frac{1}{T} \int_0^T v(t)i(t)dt \quad (1.1)$$

siendo $v(t)$ el voltaje e $i(t)$ la corriente que circula por el circuito y T el periodo. En la práctica, las señales presentes en un amplificador tienen dos componentes, AC (considerada sinusoidal) y DC. De esta forma las tensiones y corrientes se pueden expresar como:

$$\begin{aligned} v(t) &= V_{DC} + v_{ac}(t) \\ i(t) &= I_{DC} + i_{ac}(t) \end{aligned} \quad (1.2)$$

donde V_{DC} e I_{DC} son componentes de continua y $v_{ac}(t)$ e $i_{ac}(t)$ son componentes de alterna de naturaleza sinusoidal. Por lo tanto, sustituyendo (1.2) en (1.1) se obtiene el valor promedio:

$$P = \frac{1}{T} \int_0^T (V_{DC} + v(t))(I_{DC} + i(t))dt = V_{DC}I_{DC} + \frac{1}{T} \int_0^T v(t)i(t)dt \quad (1.3)$$

Como $v(t)$ e $i(t)$ son sinusoidales, puede afirmarse que su valor promedio es nulo ya que:

$$\frac{1}{T} \int_0^T v(t)dt = \frac{1}{T} \int_0^T i(t)dt = 0 \quad (1.4)$$

Entonces, la potencia promedio de una componente sinusoidal se puede expresar en forma de valor eficaz como:

$$P = i_{ef}v_{ef} = \sqrt{\frac{1}{T} \int_0^T i^2(t)dt} \sqrt{\frac{1}{T} \int_0^T v^2(t)dt} \quad (1.5)$$

cuando $v(t)$ e $i(t)$ son señales sinusoidales, $i_{ef} = \frac{\hat{i}_o}{\sqrt{2}}$ y $v_{ef} = \frac{\hat{v}_o}{\sqrt{2}}$ siendo \hat{v}_o e \hat{i}_o las amplitudes de ambas señales. Como resultado, la ecuación (1.5) se transforma en:

$$P = i_{ef}i_{ef} = \frac{1}{2} \hat{i}_o \hat{v}_o \quad (1.6)$$

De forma similar, puede definirse la potencia promedio entregada a una carga resistiva de valor R_L , suponiendo únicamente las componentes sinusoidales de tensión e intensidad. A partir de la ecuación (1.1) se obtiene la expresión:

$$P = \frac{1}{T} \int_0^T v(t)i(t)dt = \frac{1}{T} \int_0^T R_L i^2(t)dt = \frac{1}{T} \int_0^T \frac{v^2(t)}{R_L} dt \quad (1.7)$$

Si se considera una intensidad sinusoidal de la forma $i(t) = \hat{I}_o \cos(wt)$, la ecuación (1.7) puede escribirse como:

$$P_{L.ac} = \frac{1}{T} \int_0^T R_L (\hat{I}_o \cos(wt))^2 dt = \frac{R_L}{T} \int_0^T \frac{\hat{I}_o^2}{2} (1 + \cos(2wt)) dt = \frac{\hat{I}_o^2}{2} R_L = \frac{\hat{V}_o^2}{2R_L} \quad (1.8)$$

Alternativamente, la potencia promedio suministrada por una fuente de alimentación depende de una tensión constante V_{CC} , mientras que la intensidad varía con el tiempo. Suponiendo las corrientes sinusoidales, la potencia promedio facilitada por una fuente de alimentación se define como:

$$P_{CC} = \frac{1}{T} \int_0^T V_{CC} I(t) dt = \frac{1}{T} \int_0^T V_{CC} (I_{DC} + i(t)) dt = V_{CC} I_{DC} \quad (1.9)$$

es decir, solo depende de las componentes de continua, siendo independiente de las señales de alterna.

Por último, antes de pasar a explicar detalladamente las etapas de salida estudiadas en este proyecto, se explicará un parámetro crítico como es el rendimiento.

El rendimiento (η) se define como la relación entre la potencia promedio disipada por la resistencia de carga ($P_{L.ac}$) y la potencia suministrada por las fuentes de alimentación (P_{CC}), y se expresa como:

$$\eta = \frac{P_{L.ac}}{P_{CC}} \quad (1.10)$$

Este parámetro es muy importante ya que proporciona una medida del porcentaje de la potencia suministrada por las fuentes de alimentación que es entregada a la carga, comprendiéndose su valor entre 0 y 1. Un rendimiento por debajo del 0.25 indica que la mayor parte de la potencia es disipada por los dispositivos del circuito, de forma que a la carga se le proporciona una potencia reducida y de forma poco eficiente. Sin embargo, un valor alto es considerado en torno a cifras mayores que 0.75, lo que indica que la carga es el elemento que recibe mayor aportación de potencia, manteniéndose la potencia disipada por el amplificador en porcentajes bajos [1].

1.1 Etapla clase A

La etapa de salida clase A más sencilla es el seguidor de emisor implementado con transistores bipolares (BJT), presentando el mayor inconveniente de una eficiencia baja ($\eta < 0.25$). La Figura 3, muestra un esquema de este tipo de etapa polarizada con una fuente de tensión V_{BB} . En caso de una señal de entrada nula $v_s(t) = 0$, la tensión de salida toma un valor constante de $v_o = \frac{V_{CC}}{2}$. Para ello, se selecciona un valor de $V_{BB} = \frac{V_{CC}}{2} + V_{BE}$, obteniéndose una intensidad de polarización de valor:

$$I_{DC} = \frac{V_{CC}}{2R_L} \quad (1.11)$$

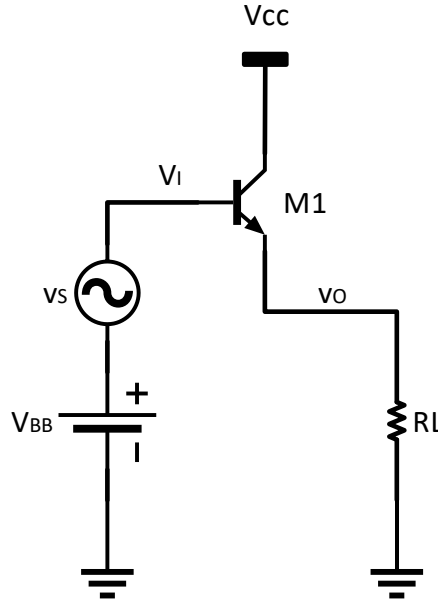


Figura 3. Esquemático de la etapa de salida clase A

La Figura 4 representa la curva de transferencia en tensión (VTC), mostrando la tensión de salida v_o respecto a la tensión de entrada v_s . Puede apreciarse que al tratarse de una configuración de seguidor emisor, la ganancia en tensión es aproximadamente $\Delta_V = 1$ [2], por lo que la pendiente de la recta es 1. Se observa que la amplitud máxima de la tensión de salida es $\frac{V_{CC}}{2}$, limitada por la tensión de alimentación. La potencia promedio en alterna disipada por la carga se obtiene a partir de la ecuación (1.9)

$$P_L = \frac{\hat{V}_o^2}{2R_L} \quad (1.12)$$

Esta potencia es máxima cuando la amplitud de la señal de salida es $\hat{V}_o = \frac{V_{CC}}{2}$, por lo que:

$$P_L(max) = \frac{(V_{CC})^2}{8R_L} \quad (1.13)$$

Adicionalmente, la potencia suministrada por las dos fuentes de alimentación se obtiene a partir de la ecuación (1.10).

$$P_{CC} = V_{BB}I_B + V_{CC}I_C \simeq V_{CC}I_{DC} = \frac{(V_{CC})^2}{2R_L} \quad (1.14)$$

Asumiendo que la corriente por la base es mucho menor que la corriente del colector se puede despreciar I_B y sustituir I_C por la ecuación (1.11). La eficiencia máxima viene determinada por las ecuaciones (1.14) y (1.15).

$$\eta(max) = \frac{P_{L(max)}}{P_{CC}} = \frac{1}{4} = 0.25 \text{ (25\%)} \quad (1.15)$$

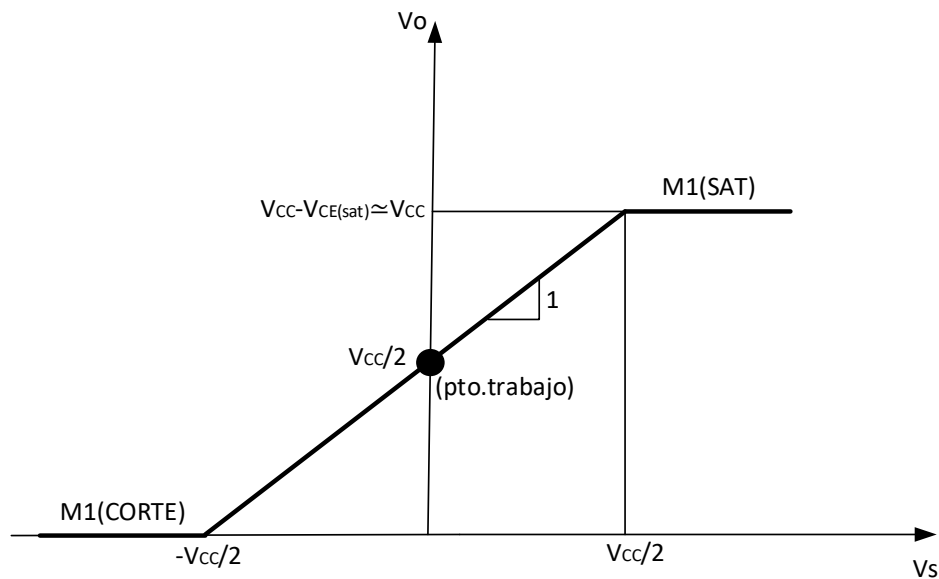


Figura 4. Curva de transferencia en tensión (VTC) de etapa de salida de clase A

La mayor desventaja de esta etapa radica en el consumo estático de potencia sin señal de entrada. Existen muchas aplicaciones que presentan periodos de espera o reposo (standby) en los que la señal de entrada es nula, como por ejemplo la voz humana o el sonido de una guitarra en los que abundan los momentos de silencio. Las etapas de salida que desperdician potencia en periodos de standby tienen efectos perjudiciales, como por ejemplo, reducir la duración de las baterías, o provocar un incremento de temperatura disipada en los dispositivos que limite su vida útil. Por estos motivos, se desarrollaron distintas configuraciones de etapas de salida, tales como la etapa de salida clase B y AB incluidas en los apartados siguientes [1].

1.2 Etapa clase B

La etapa de salida clase B tiene un consumo en standby prácticamente cero. Esta etapa consiste en un par complementario de transistores NPN y PNP que conducen en función de si la señal de entrada $v_I(t)$ es positiva o negativa (Push-Pull).

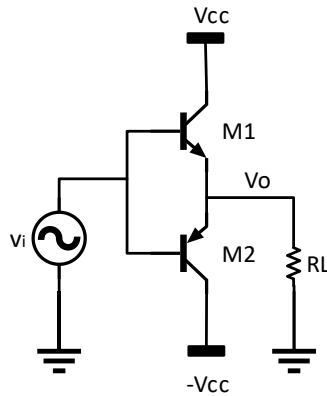


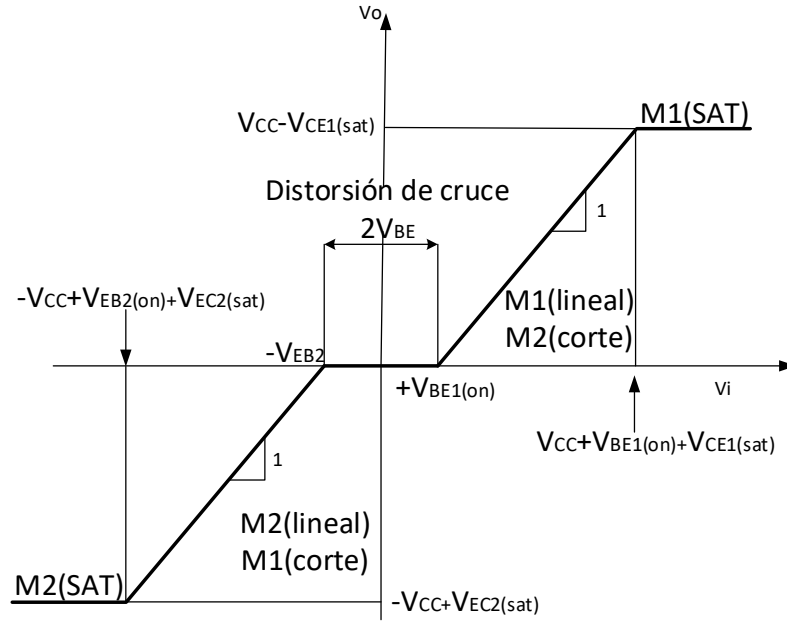
Figura 5. Esquemático de etapa de salida de clase B

En la Figura 5 se representa la estructura de una etapa de salida clase B utilizando transistores BJT con características similares para conseguir que el modo de operación sea simétrico. Los dos transistores funcionan como seguidores de emisor con ganancia de tensión aproximadamente 1.

En la Figura 6 se muestra la curva de transferencia en tensión referida a la tensión de entrada v_i . Para una entrada de 0V ambos transistores están cortados y su salida es nula. Para que el transistor M1 conduzca se incrementa la tensión de entrada hasta que $v_i > V_{BE1}(on)$, es entonces cuando empieza a circular corriente por M1 hacia la resistencia de carga, mientras que el transistor M2 está en corte $V_{BE2} > 0$. En este momento M1 está trabajando en zona lineal hasta que alcanza la saturación ($v_i > V_{CC} + V_{BE1} + V_{CE1}(sat)$). Cuando se introduce una entrada $v_i < 0$ se producen resultados similares siendo en transistor M2 el que está ahora en la zona lineal con una tensión máxima de salida limitada por la zona de saturación ($v_i < -V_{CC} - V_{BE2} + V_{CE2}(sat)$), quedando M1 siempre en corte es decir $v_i < V_{BE1}(on)$. En resumen, con una entrada mayor que $v_i > V_{BE1}(on)$ M1 está en conducción y M2 en corte y con $v_i < -V_{BE2}(on)$ M1 está en corte y M2 en conducción. Cuando nos encontramos en la zona $-V_{EB2}(on) < v_i < V_{BE1}(on)$ ambos transistores están en corte, en lo que se denomina zona de distorsión de cruce (crossover), la cual produce intervalos de salida nula para señales de entrada no nulas [1].

Para visualizar mejor los modos de operación de los transistores se muestra a continuación una tabla explicativa que hace referencia a la Figura 6.

v_i	M1	M2
$-V_{EB2}(on) < v_i < V_{BE1}(on)$	Corte	Corte
$V_{BE1}(on) < v_i < V_{CC} + V_{BE1} + V_{CE1}(sat)$	Lineal	Corte
$-V_{CC} - V_{BE2} + V_{CE2}(sat) < v_i < -V_{EB2}$	Corte	Lineal
$v_i < -V_{CC} - V_{BE2} + V_{CE2}(sat)$	Corte	Saturación
$v_i > V_{CC} + V_{BE1} + V_{CE1}(sat)$	Saturación	Corte

Tabla 1. Modos de operación de los transistores de la etapa de salida de clase B**Figura 6. Curva de transferencia clase B**

A continuación, se estudia la potencia y la eficiencia de esta etapa. Las corrientes que circulan por el colector de los transistores tienen validez únicamente en un semiperiodo por lo que el límite de la integral es de 0 a $\frac{T}{2}$. Para obtener la potencia promedio es necesario utilizar la ecuación (1.9), de la forma:

$$\begin{aligned}
 P_{CC} &= \frac{1}{T} \int_0^{\frac{T}{2}} V_{CC} I(t) dt = \frac{V_{CC}}{T} \int_0^{\frac{T}{2}} \hat{I}_o \sin(\omega t) dt = \\
 &= \frac{V_{CC}}{T} \int_0^{\frac{T}{2}} \hat{I}_o \sin(\omega t) dt = \frac{V_{CC}}{T} \hat{I}_o \left[\frac{\cos(\omega t)}{\omega} \right]_0^{\frac{T}{2}} = \frac{V_{CC}}{T} \hat{I}_o \frac{2}{\omega} \quad (1.16) \\
 &= \frac{V_{CC}}{T} \hat{I}_o \frac{2}{\frac{2\pi}{T}} = V_{CC} \frac{\hat{I}_o}{\pi} = \frac{V_{CC}}{\pi} \frac{\hat{V}_o}{R_L}
 \end{aligned}$$

En un periodo T , cada fuente proporciona la misma potencia en semiperiodos opuestos, por lo que la potencia promedio total es el doble de lo indicado en la ecuación (1.16), tomando un valor de:

$$P_{CC}(T) = 2P_{CC} \quad (1.17)$$

De forma similar, la potencia promedio entregada a la carga se calcula como:

$$P_L = \frac{1}{2} \frac{\hat{V}_o^2}{R_L} \quad (1.18)$$

La eficiencia de la etapa de clase B puede expresarse como:

$$\eta = \frac{P_L}{2P_{CC}} = \frac{\pi \hat{V}_o}{4 V_{CC}} \quad (1.19)$$

Puede apreciarse en la ecuación (1.19) que la eficiencia de la etapa B es directamente proporcional a la amplitud de la señal de salida \hat{V}_o .

Por tanto, la eficiencia máxima se obtendrá para el límite máximo de \hat{V}_o que garantice la operación de M1 y M2 en zona lineal. Dicho valor ha sido previamente calculado en este apartado, obteniéndose una tensión de salida máxima de $|\hat{V}_o(max)| = V_{CC} - V_{CE1}(sat) = |-V_{CC} - V_{EC}(sat)|$. Así pues, la eficiencia de la etapa de salida de clase B viene dada por:

$$\eta(max) = \frac{\pi V_{CC} - V_{CE}(sat)}{4 V_{CC}} \simeq \frac{\pi}{4} = 0.785 \text{ (78.5\%)} \quad (1.20)$$

1.3 Etapla clase AB

La distorsión de cruce de la etapa de salida de clase B puede ser eliminada añadiendo un circuito que polarice los transistores de salida con unas corrientes de polarización bajas, pero suficientes para que su punto de trabajo este en región lineal. La Figura 7 muestra la configuración escogida para eliminar dicha distorsión de cruce, haciendo uso de dos transistores M1 y M2 operando como diodos [1].

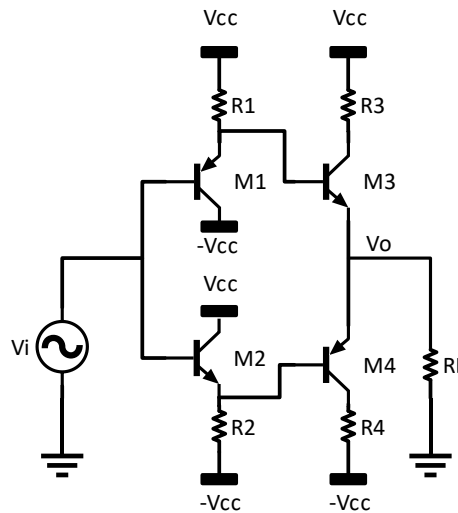


Figura 7. Esquemático de la etapa de salida de clase AB

La clase AB supone un compromiso en términos de linealidad y eficiencia entre las clases de operación A y B, la eficiencia máxima es la misma que una clase B (78.5%), aunque requiere de una corriente en reposo no nula.

Analizando los transistores de la salida se obtiene la curva de transferencia incluida en la Figura 8. En ella se observa que, igual que en la etapa B, la pendiente es 1 debido a que los transistores M3 y M4 funcionan como seguidores de emisor. Estudiando el circuito despreciando la influencia de las resistencias R_3 y R_4 puede afirmarse que el

transistor M3 operará en zona lineal para el rango de tensiones de entrada definido por $0 \leq v_i < V_{CC} - V_{CE3}(sat) + V_{BE3}(on) - V_{BE1}(on)$. De forma similar, el transistor M4 se encuentra en zona lineal hasta $-V_{EB4}(on) - V_{CC} + V_{EC4}(sat) + V_{BE2}(on) < v_i \leq 0$. A diferencia de la clase B, este no tiene distorsión de cruce lo cual produce un sonido limpio, motivo principal por el cual se decide realizar un amplificador de clase AB en este proyecto [1].

Para entender mejor la gráfica de la Figura 8, se muestra a continuación una tabla con el resumen de los modos de operación para los transistores M3 y M4 que forman el circuito de la etapa de salida de clase AB.

Tabla 2. Modos de operación de los transistores M3 y M4 de la etapa de salida de clase AB

v_i	M3	M4
$0 \leq v_i < V_{CC} - V_{CE3}(sat) + V_{BE3}(on) - V_{BE1}(on)$	Lineal	Corte
$-V_{EB4}(on) - V_{CC} + V_{EC4}(sat) + V_{BE2}(on) < v_i \leq 0$	Corte	Lineal
$v_i < -V_{EB4}(on) - V_{CC} + V_{EC4}(sat) + V_{BE2}(on)$	Corte	Saturación
$v_i > V_{CC} - V_{CE3}(sat) + V_{BE3}(on) - V_{BE1}(on)$	Saturación	Corte

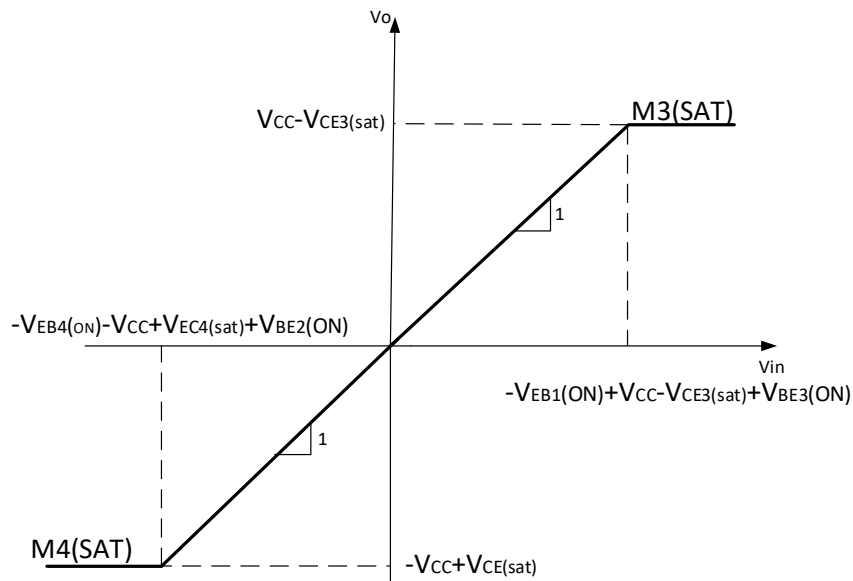


Figura 8. Curva de transferencia en tensión de etapa de salida de clase AB

Aparte de estas 3 etapas de salida explicadas existen gran variedad más, pero no se detallan en este trabajo ya que sus aplicaciones no incluyen el diseño de amplificadores de guitarra. Una vez se ha escogido la etapa AB como la más apropiada para su implementación dentro de un sistema amplificador de guitarra, se pasará a realizar los cálculos de polarización de los transistores para que funcionen en zona lineal. Se obtendrán los rangos máximos y mínimos de tensión de entrada y de salida, de los cuales dependerán los demás módulos de sonido que se mostrarán a lo largo del proyecto.

2 Caracterización analítica

2.1 Polarización de la clase AB

En este apartado, se calcularán los valores de las intensidades que circulan por los transistores de la etapa de salida de clase AB, para posteriormente poder calcular las ganancias en tensión y corriente. Para ello, se analiza el circuito de la Figura 9, donde se introduce a la entrada una señal de 0V, produciéndose así la misma tensión en su salida, tal y como se indica en la curva de transferencia de la Figura 8, donde el punto para una señal de entrada de $v_{in} = 0$ le corresponde una salida de $v_{out} = 0$. Una vez conocido el voltaje de salida y asumiendo que todos los transistores son iguales, las corrientes que circulan por el emisor en M3 y M4 son iguales que las que circulan por M1 y M2, ya que el voltaje emisor base de M1 y M3 es igual y que el de los transistores M2 y M4. Por ello se calcula la corriente:

$$i_{R1} = i_{R2} \simeq i_{E1} = i_{E2} = \frac{V_{CC} - V_{EB1(on)}}{R_1} = \frac{(5-0.7)}{1K\Omega} = 4.3mA. \quad (1.21)$$

La tensión para que los transistores comiencen a funcionar es de $V_{BEN} = 700mV$, $V_{BEP} = 734.965mV$, sus ganancias de corriente en emisor común son $\beta_n = 151.856$ y $\beta_p = 193.194$ y sus corrientes de saturación $I_{SP} = -0.5565fA$ e $I_{SN} = 3.05fA$, se puede calcular las intensidades que circulan por todos los transistores. Haciendo referencia a la corriente que circula por el colector, la corriente que circula por la base y la corriente que circula por el emisor:

$$I_C = I_S \cdot e^{\frac{V_{BE}}{V_T}} \quad (1.22)$$

$$I_B = \frac{I_C}{\beta} \quad (1.23)$$

$$I_E = I_C + I_B \quad (1.24)$$

Los resultados obtenidos se recogen en la siguiente tabla:

Tabla 3. Intensidades analíticas de los transistores PNP y NPN

M(PNP)	M(NPN)
$I_C = -3.25 \text{ mA}$	$I_C = 4.41mA$
$I_E = 4.3mA$	$I_E = 4.3mA$
$I_B = -16.82\mu A$	$I_B = 29.04\mu A$

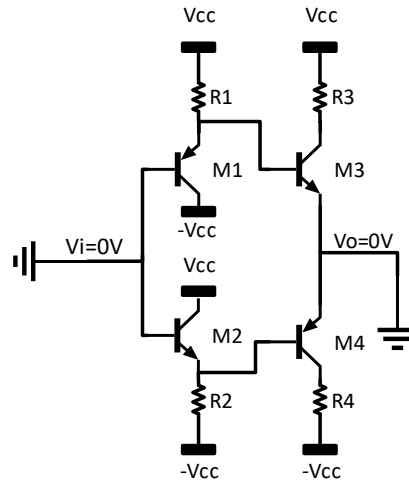


Figura 9. Polarización etapa de salida de clase AB

2.2 Cálculo del rango máximo de entrada y salida.

En este apartado se establecerán los límites máximos y mínimos de entrada y salida en la etapa de salida de clase AB. Como se conoce la potencia máxima aplicable al altavoz, de valor $P_L = 1 \text{ W}$, se calcula la tensión de salida máxima a partir de la ecuación (1.12) conociendo la carga del altavoz de $R_L = 8 \Omega$:

$$P_L = \frac{\hat{V}_o^2}{2R_L} \quad (1.25)$$

Despejando \hat{V}_o^2 se obtiene la amplitud máxima de salida de la etapa:

$$\hat{V}_o(\max) = \sqrt{2P_L R_L} = 4 \text{ V} \quad (1.26)$$

Una vez conocido el voltaje máximo a la salida, se calcula la intensidad de salida máxima $\hat{I}_o(\max)$ que puede proporcionar el circuito:

$$\hat{I}_o(\max) = \frac{\hat{V}_o^2(\max)}{R_L} = 0.5 \text{ A} = 500 \text{ mA} \quad (1.27)$$

Como $\hat{I}_o(\max) \gg I_E$ (intensidad de polarización) $\approx 4.3 \text{ mA}$ se puede despreciar la corriente de base siendo la corriente de salida 500 mA .

Haciendo referencia a la intensidad de salida, se observa que los transistores tienen una limitación en la corriente que circula por ellos, siendo esta de 200 mA , lo cual hace que no se pueda obtener la potencia deseada de 1 W . Por lo que se calcula el voltaje máximo a la salida con una corriente máxima de 200 mA [3] [4]:

$$\hat{V}_o(max) = \sqrt{\hat{I}_o(max)2R_L} = 1.78V \quad (1.27)$$

Una vez conocido cual es nuestro voltaje máximo siendo este de $\hat{V}_o(max) = 1.78V$, se calcula el valor de la potencia disipada en la carga:

$$P_L = \frac{\hat{V}_o^2}{2R_L} = 0.19W \quad (1.28)$$

Haciendo referencia a la potencia que se suministra a la carga, se puede observar que es 10 veces menor de la deseada ya que el altavoz está limitado a 1W. Esto quiere decir que el diseño sonará un poco más bajo de lo deseado, ya que hay una limitación de corriente en los transistores usados, siendo esta de 200mA. Por otro lado, haciendo referencia al voltaje de salida máximo, se observa que es de 1.78V, lo que quiere decir que no se puede rebasar ese valor, ya que si se introduce un voltaje superior a 1.78V, la salida comienza a saturarse, manteniéndose constante a $v_{out} = 1.78V$ para $v_{in} > 1.78V$.

Se concluye que las especificaciones de la etapa de salida de clase AB funcionan correctamente si el rango de entrada para que no se distorsione la señal de salida es de $0V < V_{in} < 1.78V$, siendo la potencia disipada en la carga de 0.19W.

2.3 Cálculo de la ganancia en corriente

Como se ha explicado en los apartados anteriores del proyecto, la etapa de salida de clase AB está formada por el par de transistores complementarios M3 y M4, las resistencias R_1 y R_2 , los transistores seguidores de emisor M1 y M2, y las resistencias R_3 y R_4 que son utilizadas como mecanismos de protección contra cortocircuitos (Figura 10).

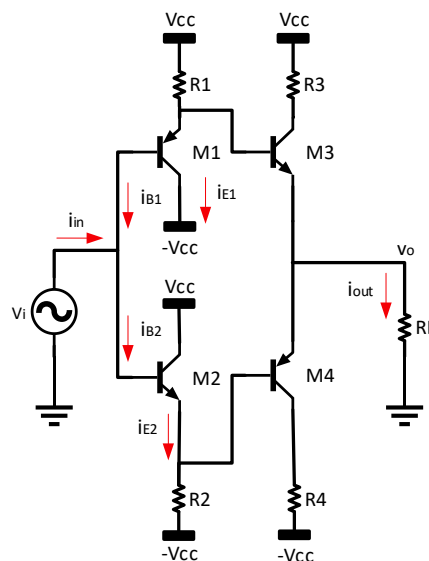


Figura 10. Detalle de intensidad en el circuito de la etapa de clase AB propuesta

Siempre que los transistores estén polarizados en zona lineal, la señal de entrada v_i es igual al voltaje de salida v_o , dada la configuración como seguidor de emisor de M3 y M4. Cuando el voltaje de entrada v_i aumenta desde cero, el voltaje V_{B3} y el voltaje de salida (v_o) aumentan. La corriente de carga I_{out} es positiva y la corriente del emisor en el transistor M3 aumenta, para suministrar la corriente a la carga, lo que provoca un aumento de la corriente en la base del transistor M3. Dado que el voltaje de la base del transistor M3 aumenta, la caída de voltaje en R_1 disminuye lo que da como resultado una menor corriente en R_1 , eso significa que i_{E1} e i_{B1} disminuyen. A medida que v_i aumenta, el voltaje a través de R_2 aumenta, al igual que pasa con i_{E2} e i_{B2} . Luego se produce una corriente de entrada i_{in} para tener en cuenta la reducción en i_{B1} y el aumento en i_{B2} [5].

Así, la corriente de entrada es:

$$i_{in} = i_{B2} - i_{B1} \quad (1.29)$$

Sin tener en cuenta el voltaje en R_3 , R_4 y las corrientes de base en los transistores M3 y M4, se obtienen las intensidades de base de los transistores M1 y M2:

$$i_{B2} = \frac{V_{cc} + (v_{in} - V_{BE2})}{(1 + \beta_n)R_2} \quad (1.30)$$

$$i_{B1} = \frac{V_{cc} - (v_{in} + V_{EB1})}{(1 + \beta_p)R_1} \quad (1.31)$$

Combinando las ecuaciones (1.29) (1.30) y (1.31) y suponiendo que $R_1 = R_2 = R$, $V_{BE} \approx V_{EB}$ y que $\beta_p \approx \beta_n \approx \beta$ se obtiene la corriente por la entrada:

$$i_{in} = \frac{V_{cc} + (v_{in} - V_{BE2})}{(1 + \beta_n)R_2} - \frac{V_{cc} - (v_{in} + V_{EB1})}{(1 + \beta_p)R_1} = \frac{2v_{in}}{(1 + \beta)R} \quad (1.32)$$

Como la ganancia de voltaje en la etapa de salida de clase AB es la unidad, la corriente de salida es:

$$i_{OUT} = \frac{v_o}{R_L} \approx \frac{v_{in}}{R_L} \quad (1.33)$$

Usando las ecuaciones (1.32) y (1.33) se obtiene la ganancia en corriente de la etapa de salida de clase AB:

$$\Delta_i = \frac{i_{OUT}}{i_{in}} = \frac{(1 + \beta)R}{2R_L} \quad (1.34)$$

Para el cálculo de la ganancia se ha utilizado un valor de $R = 1K\Omega$, $\beta = 172.525$ y $R_L = 8\Omega$, teniendo como resultado una ganancia de:

$$\Delta_i = \frac{i_{OUT}}{i_{in}} = 10845 \quad (1.34)$$

Como en este caso los transistores no son iguales, no tienen la misma ganancia en corriente (β) por lo que la ganancia en voltaje no es exactamente la unidad. Para ello,

se calcula con Pspice el porcentaje de error en el cálculo de la ganancia en voltaje y se le añade a la ganancia en corriente para aproximar el cálculo al realizado en la simulación. Se realiza un análisis transitorio y se representa la tensión de salida frente a la entrada cuando está en el límite de saturación (1.7V).

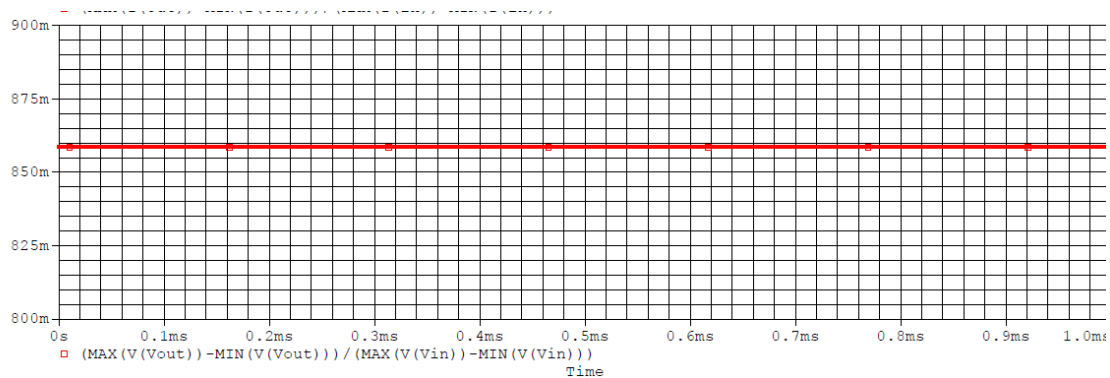


Figura 11. Simulación en PSPICE para etapa de salida de clase AB

En la simulación se observa que la ganancia no es la unidad, siendo esta de 858.618m, lo que quiere decir que hay un porcentaje de error del 14.41% en el cálculo de la ganancia en corriente.

Conocido el dato la ganancia en tensión, puede aproximarse que la ganancia en intensidad tiene un valor de 8.1k

2.4 Cálculo de la ganancia en tensión

Para el cálculo de la ganancia en tensión de la etapa de salida de clase AB (Figura 10), se ha utilizado el modelo en pequeña señal de los transistores PNP y NPN polarizados en zona lineal, el cual se incluye en la Figura 12 [2].

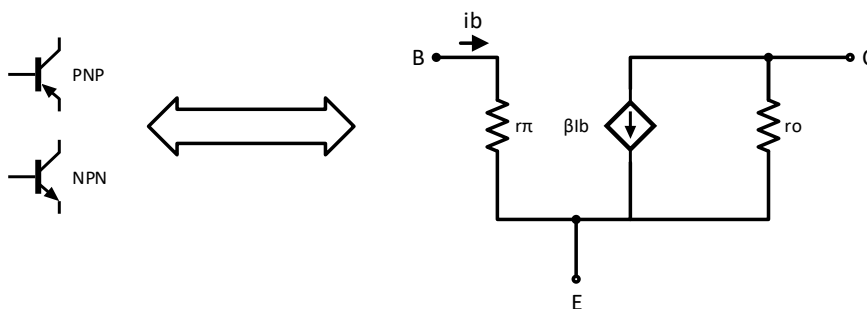


Figura 12. Modelo en pequeña señal para transistores bipolares PNP y NPN

En este apartado se analizará la etapa de salida AB utilizando los modelos en pequeña señal de los transistores y se comprobará que presentan una ganancia en tensión de valor unidad, ya que esta etapa está diseñada para proporcionar ganancia en intensidad.

Analizando el circuito para las tensiones de entrada que hacen que M3 este polarizado en zona lineal y M4 en corte, se aplicará el modelo en pequeña señal solo en

los transistores M3 y M1 por simetría del circuito, quedando la etapa de salida en pequeña señal como se muestra en la Figura 13:

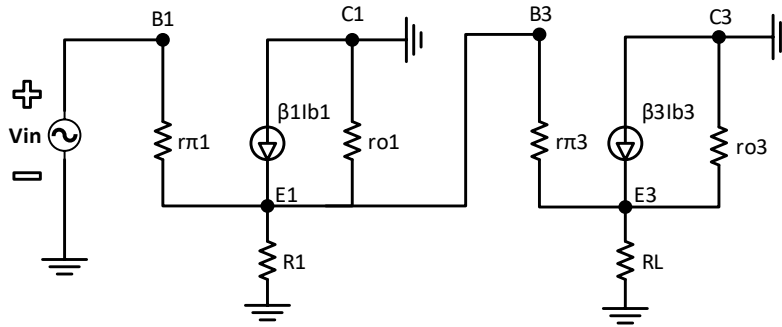


Figura 13. Modelo en pequeña señal de etapa de salida de clase AB (I).

Simplificando el circuito anterior para conseguir un circuito equivalente más sencillo, se obtiene el siguiente esquemático donde $R'_1 = R_1 || r_{o1}$ y $R'_L = R_L || r_{o3}$:

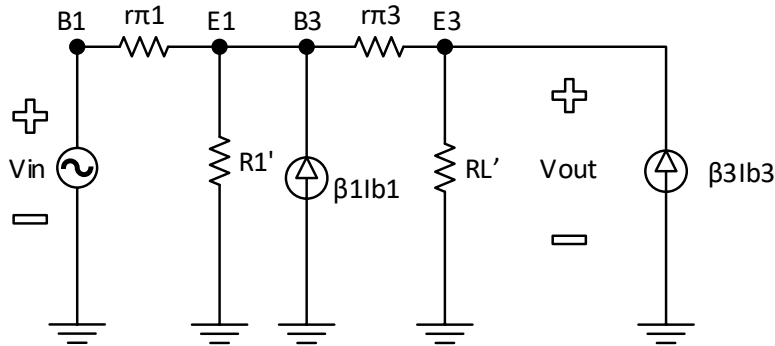


Figura 14. Modelo en pequeña señal de la etapa de salida de clase AB (II).

Una vez obtenido el circuito definitivo en pequeña señal (Figura 14), se analizará para calcular su ganancia en tensión. Analizando la corriente que entra por E3 se obtiene la siguiente expresión:

$$v_{out} = [i_{b3} + \beta_3 i_{b3}]R'_L = (\beta_3 + 1)i_{b3}R'_L \quad (1.35)$$

Analizando la tensión en V_{E1} se obtiene:

$$V_{E1} = [i_{b1} + \beta_1 i_{b1} - i_{b3}]R'_1 \quad (1.36)$$

Calculando la corriente i_{b1} se obtiene la siguiente expresión:

$$i_{b1} = \frac{v_{in} - v_{E1}}{r\pi_1} \quad (1.37)$$

Por último, calculando la corriente i_{b3} :

$$i_{b3} = \frac{v_{E1} - v_{out}}{r\pi_3} \quad (1.38)$$

Simplificando y sustituyendo en las ecuaciones anteriores se llega a la expresión de la ganancia de corriente, para ello se ha asumido que $\beta_1 + 1 \simeq \beta_1$ y $\beta_3 + 1 \simeq \beta_3$. Con esto se llega a la ecuación de la ganancia:

$$\Delta_V \simeq \frac{\beta_3 R_L'}{r\pi_3 + \beta_3 R_L'} = 0.9205 \simeq 1 \quad (1.39)$$

A continuación, se muestran la obtención de los parámetros internos del modelo en pequeña señal de los transistores de la Figura 12. Para la obtención de estos parámetros se ha utilizado la herramienta Orcad Pspice para caracterizar los transistores y calcular sus ganancias de corriente en emisor común (β), sus corrientes por los diferentes terminales y la tensión de early (V_A). La tabla que se muestra a continuación muestra el valor numérico de los parámetros obtenidos tras la simulación.

Tabla 4. Resumen de parámetros de los transistores NPN y PNP caracterizados en PSPICE

Transistores PNP	Transistores NPN
$V_A = 18.08V$	$V_A = 18.08V$
$V_T = 25mV$	$V_T = 25mV$
$\beta = 193.194$	$\beta = 151.856$

A continuación, se muestran los resultados de las resistencias internas obtenidos aplicando modelos en pequeña señal:

$$r\pi_1 = \frac{V_T}{I_{B1}} = 1481.92\Omega$$

$$r\pi_3 = \frac{V_T}{I_{B3}} = 860.88\Omega$$

$$r_{o1} = \frac{V_A}{I_C} = 76.507k\Omega$$

$$r_{o3} = \frac{V_A}{I_C} = 21.068k\Omega$$

$$R_1' = R_1 || r_{o1} = 1.0132k\Omega$$

$$R_L' = R_L || r_{o3} = 7.997\Omega$$

3 Simulación en Orcad Pspice

3.1 Caracterización de transistores NPN y PNP

Se comenzará caracterizando los transistores PNP y NPN para obtener su corriente de saturación I_S y su ganancia de corriente en emisor común β . Estos dos parámetros se

pueden calcular utilizando las expresiones vistas en el anterior apartado y vienen dadas por las ecuaciones (1.22) y (1.23).

$$I_C = I_S \cdot e^{\frac{V_{BE}}{V_T}} \quad (1.22)$$

$$I_B = \frac{I_C}{\beta} \quad (1.23)$$

Siendo V_T el voltaje térmico, $V_T = \frac{KT}{q} \approx 25$ mV a temperatura ambiente, I_S la corriente de saturación, β la ganancia de corriente en emisor común, I_B la corriente por base e I_C la corriente por colector.

3.2 Caracterización de transistor NPN

Para la caracterización del transistor NPN se ha seleccionado de la librería de Orcad un transistor NPN cuyo modelo es el 2N3904. Para caracterizar el transistor, hay que alimentarle debidamente con 5V y con una corriente máxima por la base de 10mA como se muestra en la Figura 15. Estos datos de alimentación los facilita el fabricante en su hoja de características [3].

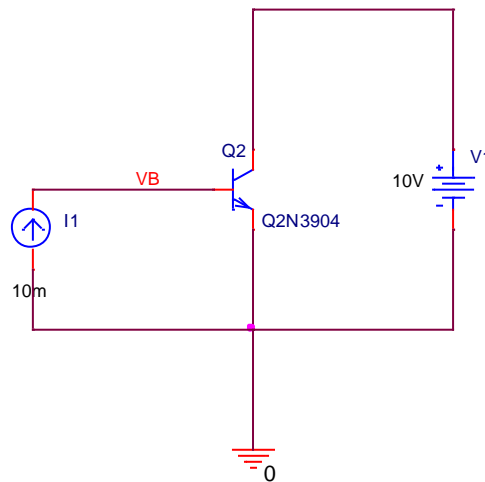


Figura 15. Caracterización del transistor NPN

Para mostrar las curvas de salida se ha realizado un barrido en corriente continua de la fuente de tensión, barriendo de 0V hasta 5V y de la fuente de corriente, barriendo desde 1μA hasta 20 μA. Una vez realizada la simulación se seleccionará la corriente por el colector del circuito de la Figura 15 para representar su curva de salida. En esta simulación se observan varias curvas, cada una de ellas pertenece a un valor de las diferentes intensidades simuladas.

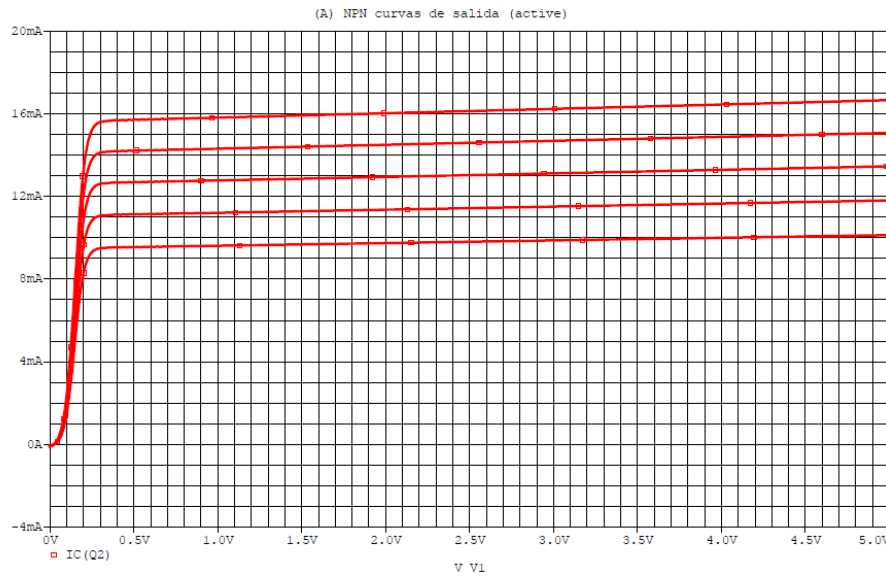


Figura 16. Curva de salida transistor NPN I_D vs V_{CE}

Utilizando la herramienta para implementar funciones de Orcad se representa I_S , β y la tensión V_{BE} para asegurarnos que estamos en zona activa, es decir que $V_{BE} = 0.7V$.

Para representar I_S se despeja de la fórmula (1.22) y se obtiene que:

$$I_S = \frac{I_C}{\frac{V_{BE}}{e^{V_T}}} \quad (40)$$

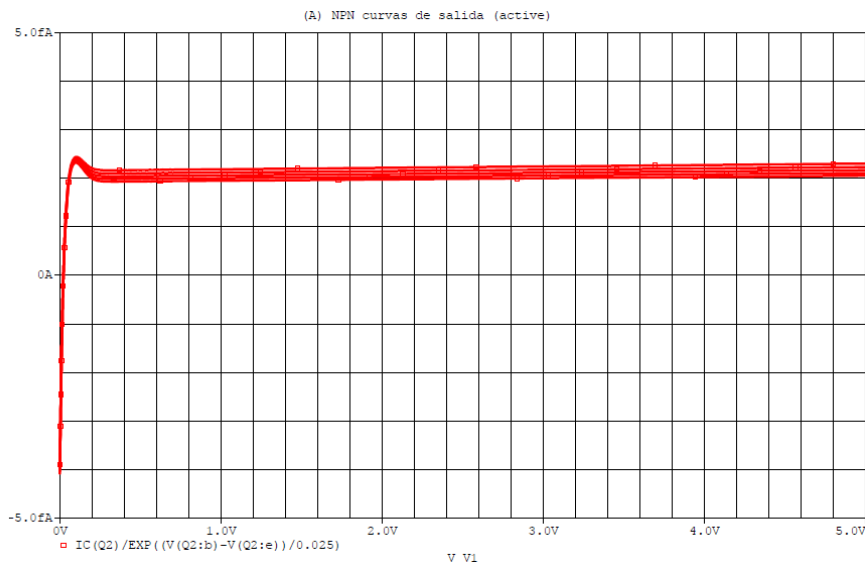


Figura 17. Caracterización I_S del transistor NPN

Para representar la ganancia de corriente en emisor común β se despeja de la fórmula (1.23) y se obtiene la siguiente ecuación:

$$\beta = \frac{I_C}{I_B} \quad (1.41)$$

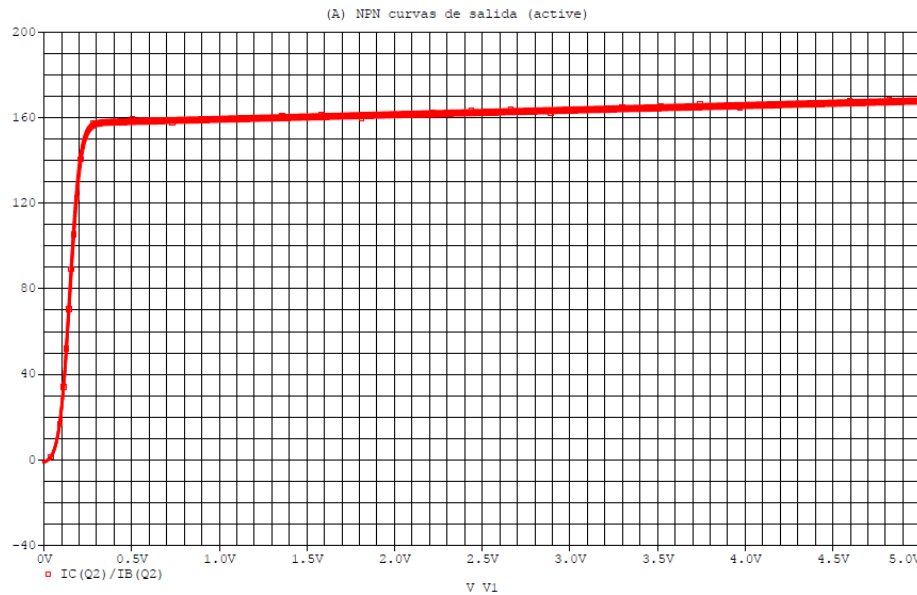


Figura 18. Representación β del transistor NPN

Para obtener los valores de I_S , V_{BE} y β hay que asegurarse de que el transistor está en zona activa, para ello se representa la tensión V_{BE} y se aproxima al valor de tensión 0.7V, además el valor de V_{CE} tiene que estar entre $0.2V < V_{CE} < 5V$ para que el transistor entre en conducción. El valor escogido de V_{CE} es de 2V. Como resultado se obtiene las curvas mostradas en la Figura 19. Se ampliará la gráfica en el valor de $V_{CE} = 2V$ para poder obtener de una manera más precisa las variables I_S , β y V_{BE} .

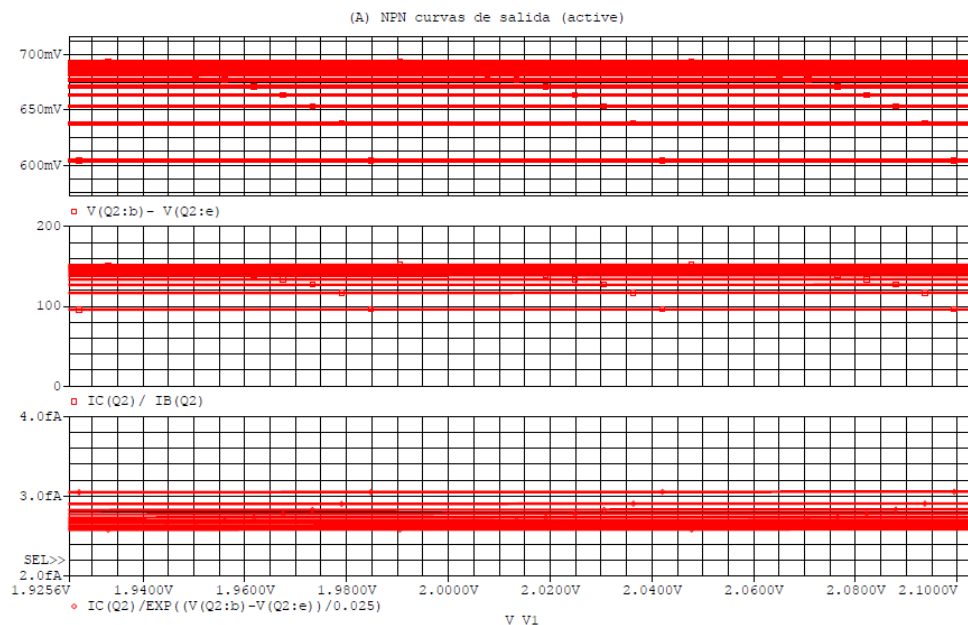


Figura 19. Transistor NPN I_S , β_N para $V_{BE} = 0.7V$

Para terminar, la Tabla 5, incluye los valores que caracterizan al transistor NPN (2N3904):

Tabla 5. Resultados de caracterización del transistor NPN

Parámetro	Valor
V_{BE}	700mV
I_S	3.05fA
β_N	151.856

3.3 Caracterización de transistor PNP

Una vez caracterizado el transistor NPN, se procede a analizar el transistor PNP, para ello se ha seleccionado de la librería el transistor 2N3906 y se ha alimentado de la misma manera que el anterior.

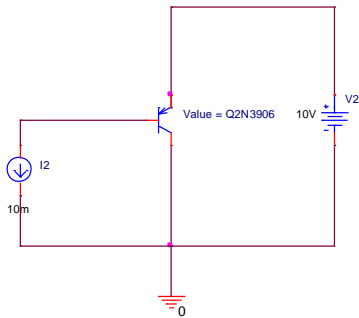


Figura 20. Caracterización del transistor PNP

Como en la simulación anterior, se realiza el mismo barrido en DC para la fuente de tensión y para la fuente de corriente. Se coloca el marcador de corriente en el colector del circuito y se representa la curva su de salida obteniendo así una curva para cada distinto valor de intensidad simulado.

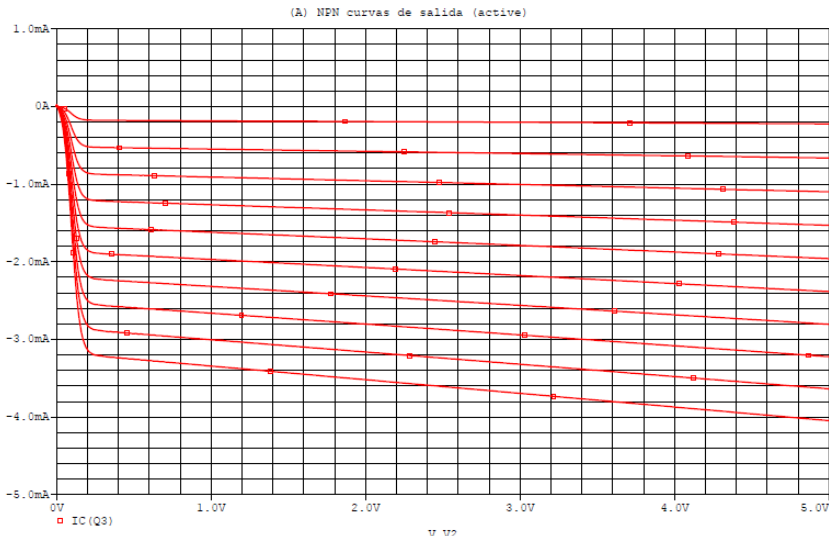


Figura 21. Curva de salida del transistor PNP I_C vs V_{EC}

Como se ha hecho anteriormente, se calcula la corriente de saturación despejando de la ecuación (1.22) y se simula dicha ecuación con la herramienta Pspice:

$$I_S = \frac{I_C}{\frac{V_{EB}}{e^{V_T}}} \quad (1.40)$$

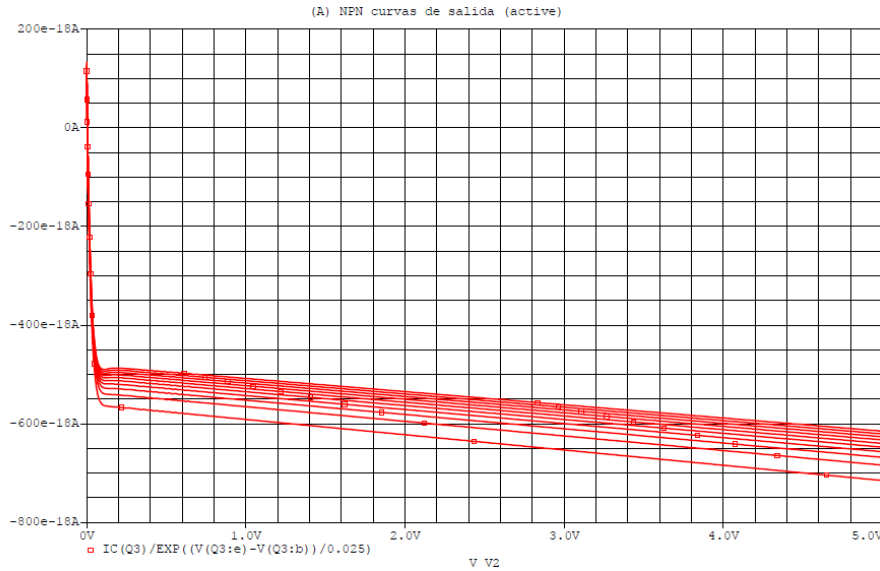


Figura 22. Representación I_S del transistor PNP

Para representar la ganancia de corriente en emisor común β , se despeja de la ecuación (1.23):

$$\beta = \frac{I_C}{I_B} \quad (1.41)$$

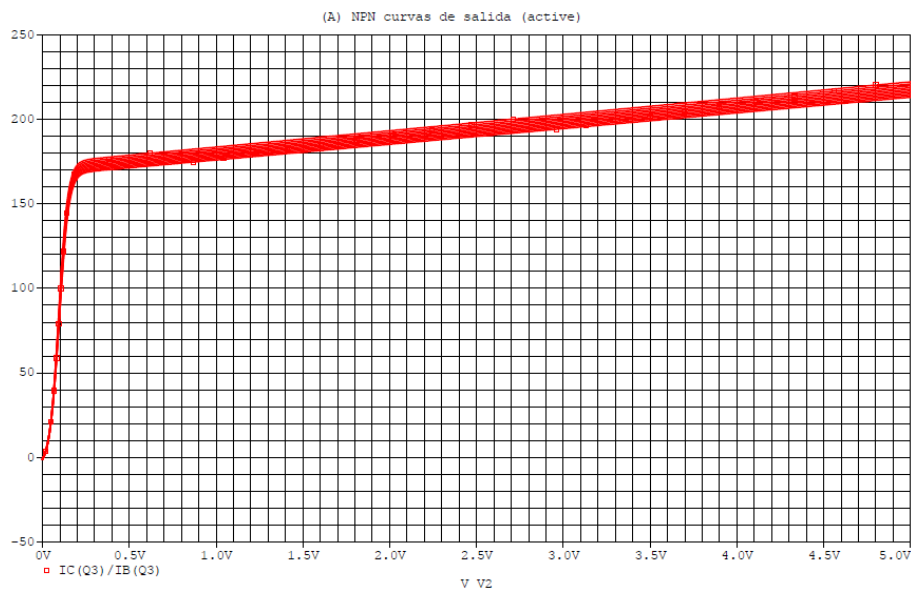


Figura 23. Representación β del transistor PNP

Se representa la tensión I_S , β y V_{BE} teniendo en cuenta que el transistor esté funcionando, para ello se selecciona en la curva un valor de V_{EC} que este entre $0.2V < V_{EC} < 5V$ para que el transistor entre en conducción. El valor escogido de V_{EC} es de 2V. Como resultado se obtiene la simulación:

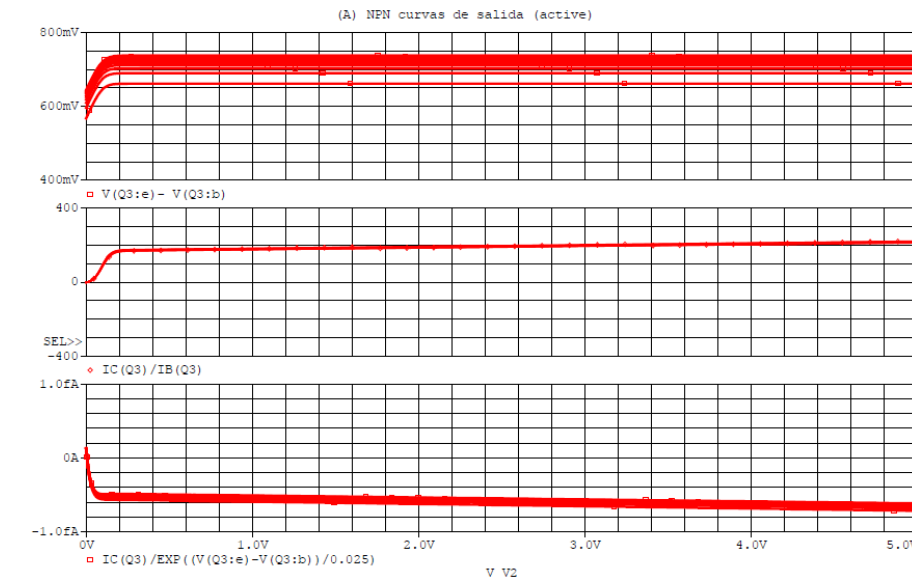


Figura 24. Transistor PNP I_S , β_P para $V_{BE} = 0.7V$

Haciendo zoom en la gráfica se obtienen los valores que caracterizan al transistor PNP (2N3906):

Tabla 6. Resultados de caracterización del transistor PNP

Parámetro	Valor
V_{BE}	734.965mV
I_S	-0.5565fA
β_P	193.194

3.4 Simulación de amplificador de clase AB

En esta parte del proyecto se va a analizar la clase AB, obteniendo las ganancias en corriente DC, las ganancias de tensión en AC y el ancho de banda del circuito. Se comenzará analizando la ganancia en corriente y después la ganancia en tensión para posteriormente comparar los resultados de la simulación con los analíticos y ver que existe una concordancia en los resultados.

3.5 Clase AB: rango de tensión de entrada y salida

En este apartado se calculará el rango de entrada para la etapa de salida de clase AB. Para ello se realiza un barrido en DC de la fuente de voltaje V_{in} entre los valores de alimentación $\pm 5V$. En la Figura 25 se muestra el esquemático seguido para este análisis

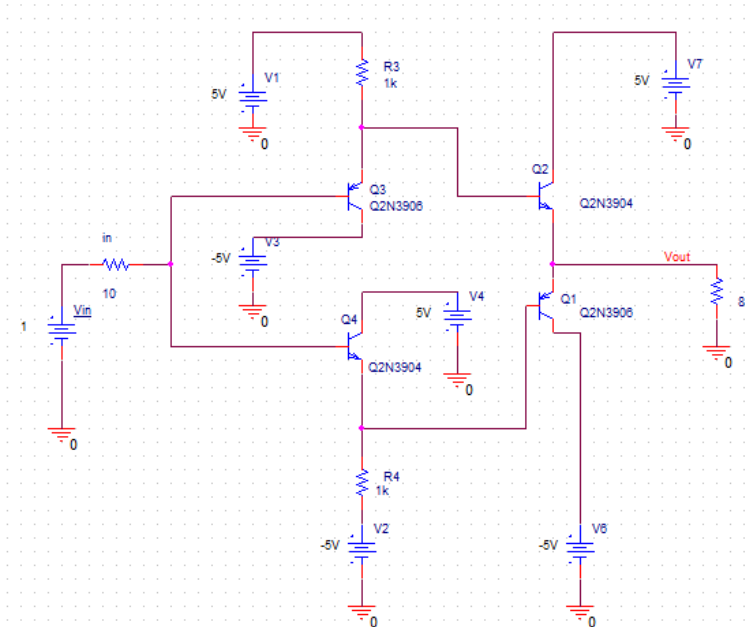


Figura 25. Circuito de clase AB para rango de tensión de entrada y salida

A continuación, en la Figura 26, se observa que para valores de $V_{in} > 1.7V$ la entrada está saturada mientras que para valores inferiores funciona adecuadamente. Con lo que se puede concluir, que el rango de entrada de la etapa de salida de clase AB es de $0V < V_{in} < 1.7V$ concordando con el resultado calculado analíticamente en anteriores apartados.

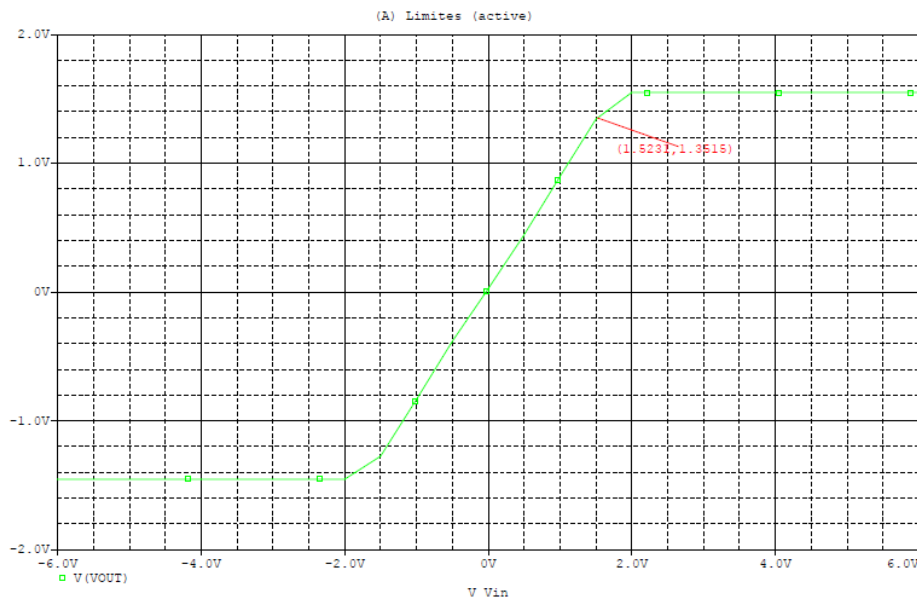


Figura 26. Límites de la etapa de salida de clase AB

3.6 Clase AB: ganancia en corriente

Para obtener la ganancia en corriente se implementa el diseño de la Figura 27. El circuito está alimentado con una fuente de $\pm 5V$. Se ha introducido a la entrada el voltaje máximo que permite la etapa $\hat{V}_{in} = 1.7V$ para calcular su ganancia.

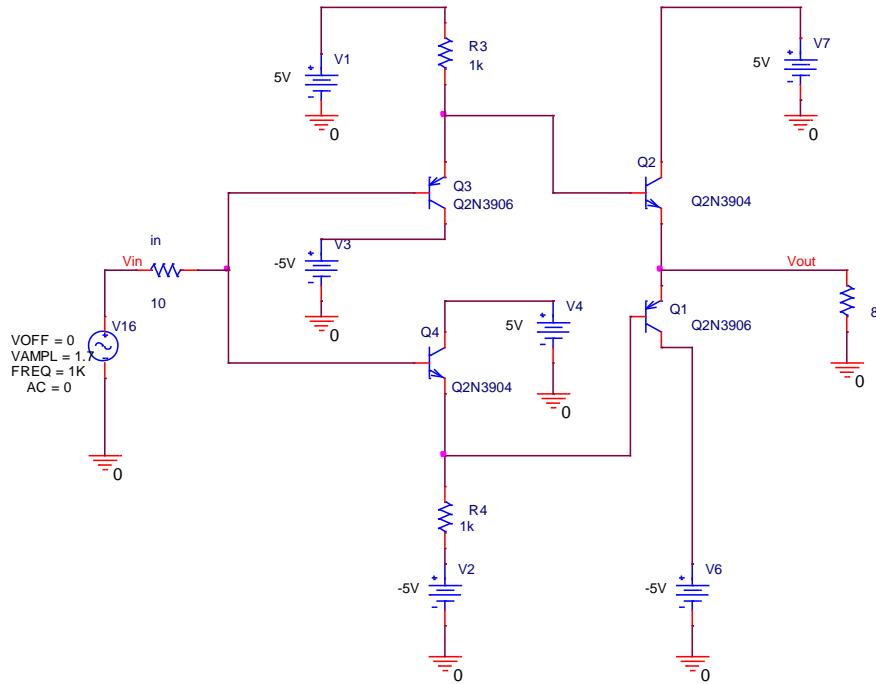


Figura 27. Circuito clase AB en Pspice

Para obtener la ganancia se realiza un análisis en el tiempo (transitorio) donde se visualizan las corrientes de salida y entrada. Se ha eliminado la componente de continua representando solo la amplitud en alterna para una obtención más precisa de la ganancia.

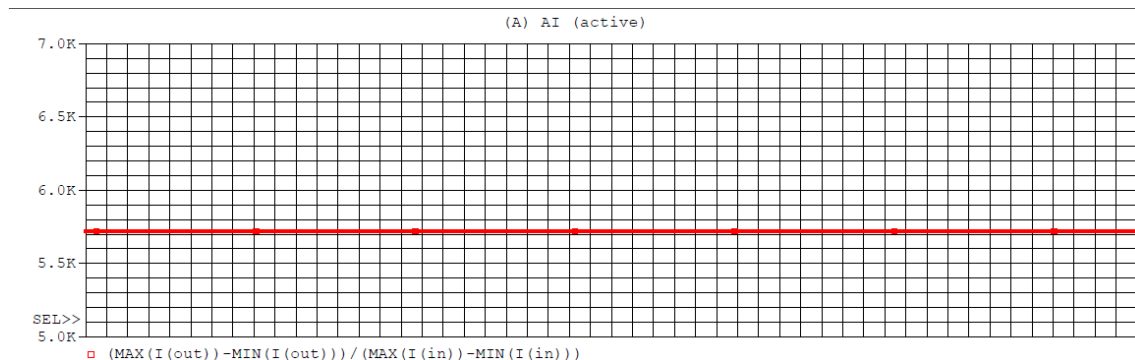


Figura 28. Ganancia de corriente sin componente DC

El valor obtenido de la ganancia en corriente es de:

$$\Delta_i = \frac{I_{OUT}}{I_{IN}} = 5.7206K$$

Este valor no coincide con el calculado analíticamente ya que en este caso los transistores no son pareados y sus ganancias de corriente en emisor común (β) no coinciden, por lo que hay una ligera diferencia entre ambas ganancias.

También se ha realizado una simulación del tipo "BIAS POINT" donde se pueden representar las intensidades que circulan por los transistores. A continuación, se muestra el esquemático con las intensidades y una tabla con los valores recogidos tras la simulación:

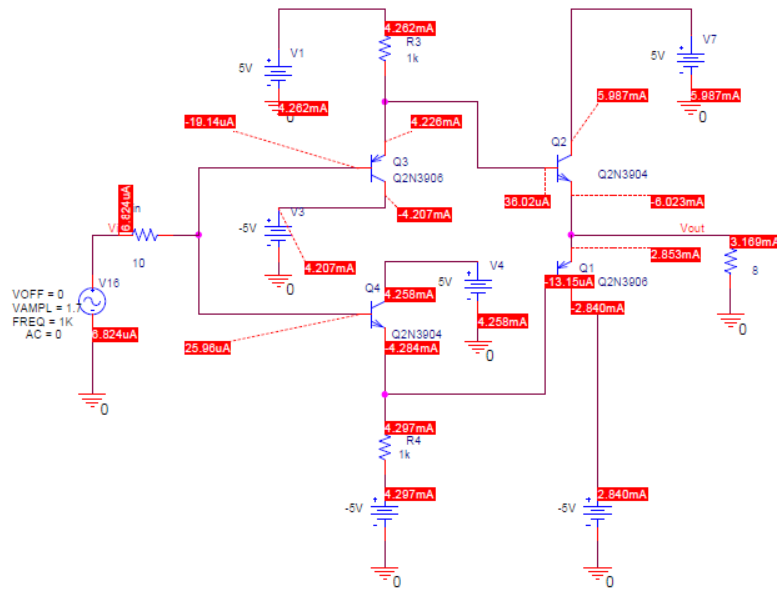


Figura 29. Simulación "BIAS POINT" para el cálculo de intensidades

Tabla 7. Intensidades simuladas para los transistores PNP y NPN en Orcad Pspice

M1(PNP)	M2(NPN)	M3(NPN)	M4(PNP)
$I_c = 4.207mA$	$I_c = 4.258mA$	$I_c = 5.979mA$	$I_c = 2.844mA$
$I_E = 4.226mA$	$I_E = 4.824mA$	$I_E = 6.015mA$	$I_E = 2.857mA$
$I_B = 19.14\mu A$	$I_B = 25.96\mu A$	$I_B = 35.98\mu A$	$I_B = 13.17\mu A$

3.7 Clase AB: ganancia en tensión

En esta parte se realizará un barrido en frecuencia AC para obtener la ganancia del circuito, al mismo tiempo que se mostrará el voltaje de polarización. Para ello, se introduce a la entrada una onda sinusoidal de 1V de amplitud y se fija a '1' la componente de alterna AC ya que se va a realizar un barrido de este tipo. Como en el montaje anterior, el circuito se alimenta con una tensión de $\pm 5V$ suficiente para garantizar la correcta polarización de la etapa.

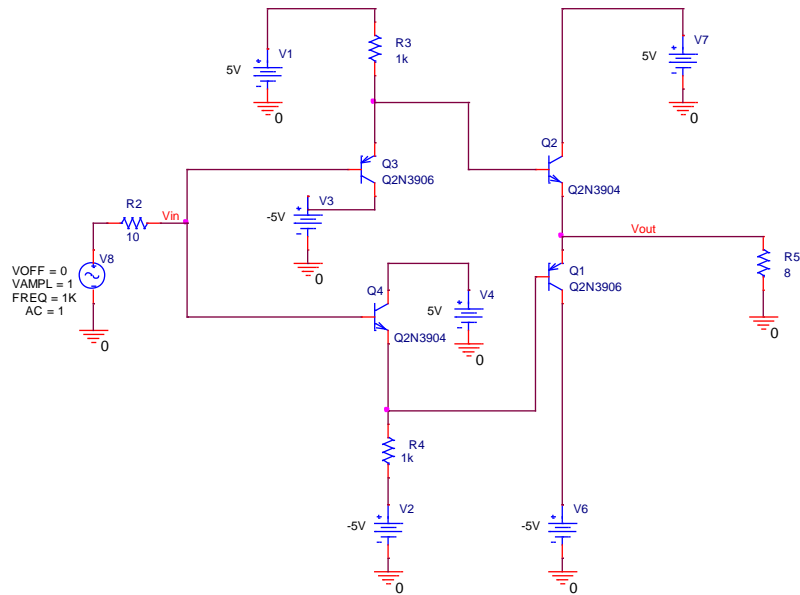


Figura 30. Esquemático para simulación de tipo “AC” en PSPICE

Realizando la simulación “BIAS” se pueden conseguir las tensiones en los diferentes terminales del transistor.

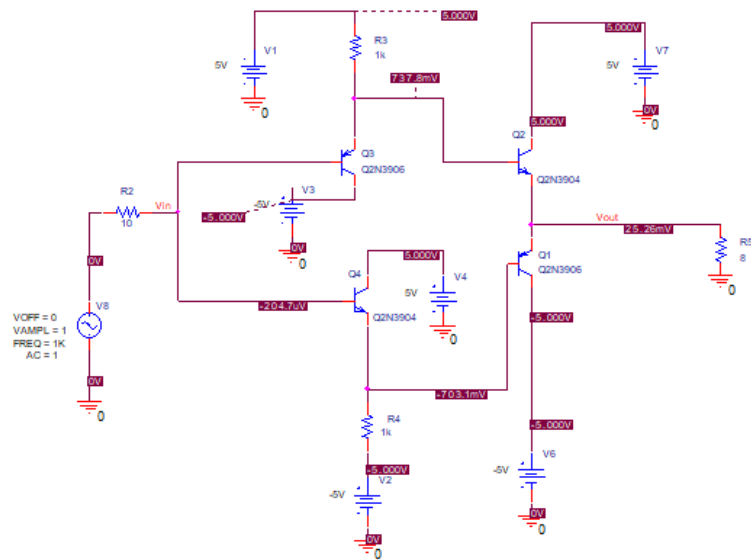


Figura 31. Simulación “BIAS POINT” para el cálculo de gancia en tensión

Para el cálculo de los voltajes base-emisor y emisor-colector se aplican las siguientes ecuaciones, y se obtienen de los resultados mostrados en la Figura 31 las tensiones V_B , V_E y V_C para cada transistor.

$$V_{BE} = V_B - V_E \quad (1.42)$$

$$V_{EC} = V_E - V_C \quad (43)$$

Los resultados de las tensiones entre los diferentes terminales de los transistores se recogen en la siguiente tabla:

Tabla 8. Voltajes simulados en los transistores PNP y NPN en PSPICE

M1(PNP)	M2(NPN)	M3(NPN)	M4(PNP)
$V_{BE} = -0.738V$	$V_{BE} = 0.7028V$	$V_{BE} = 0.7125V$	$V_{BE} = -0.7283V$
$V_{EC} = 5.7278V$	$V_{CE} = -5.7031V$	$V_{CE} = -4.9747V$	$V_{EC} = 5.0252V$

A continuación, para poder calcular la ganancia en tensión del circuito, se realiza un barrido frecuencial, comenzando en 1 GHZ y finalizando a los 10 GHZ.

Para obtener la ganancia del circuito, se representa con la herramienta de ecuaciones de Pspice la ecuacion de la ganancia del circuito ($\Delta_V = \frac{V_{IN}}{V_{OUT}}$) y se coge cualquier punto dentro de los limites de ancho de banda del circuito. Como se muestra en la Figura 32, la ganancia es casi 1 en tensión , lo cual concuerda con el resultado esperado.

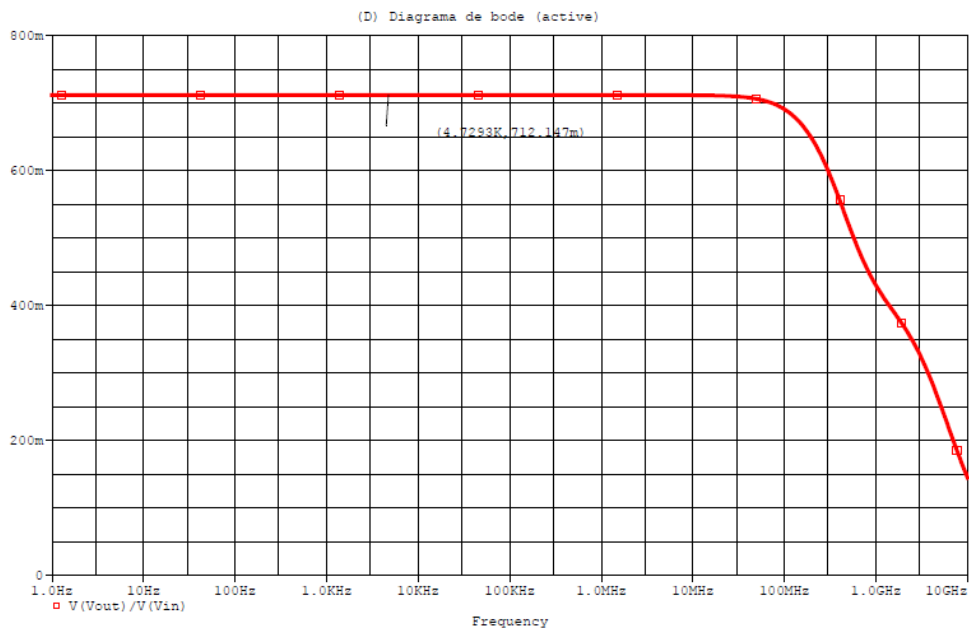


Figura 32. Simulación para la ganancia en tensión de la etapa de salida de clase AB

Tabla 9. Ganancia en tensión simulada de la etapa de salida de clase AB

Parametro	Valor
$\Delta_V = \frac{V_{IN}}{V_{OUT}}$	$0.712 \approx 1$

3.8 Resultados de la simulación

Las siguientes tablas recogen las tensiones, intensidades y ganancias obtenidas tras la simulación del circuito de clase AB en Pspice:

M1(PNP)	M2(NPN)	M3(NPN)	M4(PNP)
$V_{BE} = -0.738V$	$V_{BE} = 0.7028V$	$V_{BE} = 0.7125V$	$V_{BE} = -0.7283V$
$V_{EC} = 5.7278V$	$V_{EC} = -5.7031V$	$V_{EC} = -4.9747V$	$V_{EC} = 5.0252V$
$I_c = 4.207mA$	$I_c = 4.258mA$	$I_c = 5.979mA$	$I_c = 2.844mA$
$I_E = 4.226mA$	$I_E = 4.824mA$	$I_E = 6.015mA$	$I_E = 2.857mA$
$I_B = 19.14\mu A$	$I_B = 25.96\mu A$	$I_B = 35.98\mu A$	$I_B = 13.17\mu A$

Parámetro	Valor
$\Delta_V = \frac{V_{OUT}}{V_{IN}}$	$0.712 \approx 1$
$\Delta_i = \frac{V_{OUT}}{V_{IN}}$	$5.7206K$

4 Caracterización experimental

4.1 Puesto de medida

Durante todo el proyecto, se ha trabajado con el mismo puesto de trabajo. Puesto formado por un generador de ondas, una fuente de alimentación, un multímetro digital, una estación de soldadura y un osciloscopio. A continuación, se profundizará en las características de los instrumentos utilizados.

4.1.1 Generador de funciones 30 MHz 33522A con 2 canales.

Este instrumento es un generador de formas de onda arbitrarias de la serie 33500 de Keysight Technologies, ofrece una alta fidelidad de señal e implementa una tecnología que genera formas de onda arbitrarias precisas y además permite un control preciso de la frecuencia [6].

- El ancho de banda de las señales de tipo seno, cuadrado y pulso es de 30 MHz lo cual las aplicaciones de audio.
- Jitter inferior a 40ps, y distorsión armónica menor de 0.4%.
- Frecuencia de muestro de 250Msa/s con profundidad de 16 bits.

El interfaz de usuario cuenta con una pantalla gráfica en color y ofrece una configuración simultánea de parámetros, visualización de señales y edición para su operación.

A continuación, se muestra una foto del generador de funciones utilizado en el laboratorio para el desarrollo del proyecto.

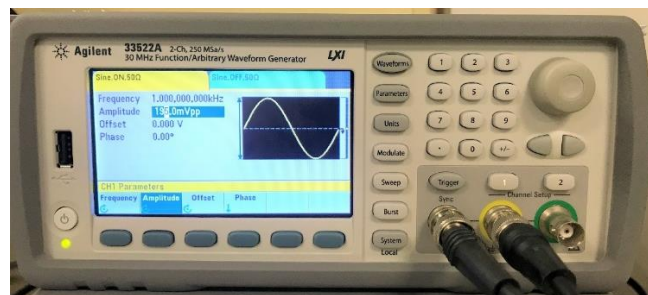


Figura 33. Generador de funciones 33522A 30MHz con dos canales.

4.1.2 Fuente de alimentación programable Keysight E3631A.

Respecto a su usabilidad, la fuente presenta un panel frontal con una serie de botones y una ruleta con los que configurar la salida a la resolución deseada de manera rápida y fácil. También se puede almacenar y recuperar hasta tres configuraciones completas utilizando la memoria interna no volátil. El botón de encendido / apagado de salida establece la salida a cero [7].

La fuente de alimentación E3631A de triple salida de 80 vatios ofrece tres salidas independientes: 0 a 6 V / 5A, 0 a + 25V / 1A y 0 a -25V / 1A. La salida de 6 V está aislada eléctricamente del suministro de ± 25 V para minimizar cualquier interferencia entre los circuitos bajo prueba. Las salidas de ± 25 V se pueden configurar para rastrearse entre sí.

Sus características son:

- Salida simple y triple.
- Potencia de salida de 80 W a 200 W.
- Bajo nivel de ruido y precisa regulación.
- Control mediante GPIB y estándar RS-232.

A continuación, en la Figura 34, se muestra una foto de la fuente de alimentación utilizada:

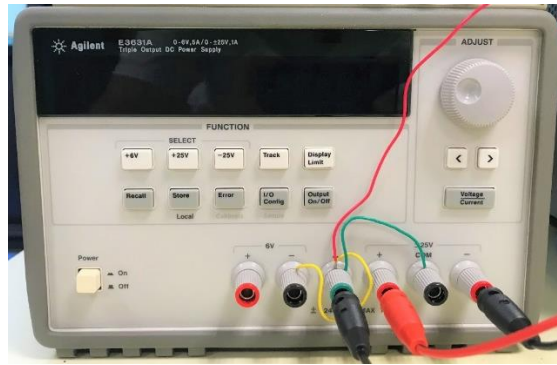


Figura 34. Fuente de alimentación E3631A.

4.1.3 Multímetro digital 34410A.

Las características principales del multímetro digital 34410A de Agilent incluyen [8]:

- Mide hasta 1000 voltios con una resolución de $6\frac{1}{2}$ dígitos.
- 0.0015% de precisión básica de DC (24 horas).
- 0.06% de precisión básica de AC (1 año).
- Ancho de banda de AC de 3 Hz a 300 kHz.
- Posibilidad de control mediante GPIB.

El equipo de medida se muestra en la Figura 35:



Figura 35. Multímetro digital 34410A.

4.1.4 Estación de soldadura Weller WD 1000.

Las características más relevantes de la estación de soldadura Weller WD 1000 son [9]:

- Estación soldadora controlada por microprocesador.
- Temperatura regulable de 50°C a 450°C.
- Pantalla LCD para la visualización de la temperatura.

- Programación de hasta 3 temperaturas diferentes, control y calibración de la temperatura, programación de reducción de la temperatura (retroceso). Función de bloqueo de la temperatura por medio de un control remoto ID para aplicaciones ISO.
- Soporte antiestático con 4.
- Reconocimiento automático de todos los soldadores conectados.
- Protección clase 1 (unidad de control) y clase 3 (soldador).
- Protección ESD (toma a tierra).

La estación de soldadura se muestra en la Figura 36:



Figura 36. Estación de soldadura Weller WD 1000

4.1.5 Osciloscopio MSO 2024

Este osciloscopio cuenta con una conectividad, USB 2.0 en el panel frontal para el almacenamiento de datos, también tiene un USB 2.0 en el panel posterior para una conexión a un PC o a una impresora compatible con PictBridge®, posee un puerto Ethernet 10/100 opcional para conexión de red y un puerto de salida de video permitiendo conectar la pantalla del osciloscopio a un monitor o a un proyector [10].

Sus características son:

- Ancho de banda de 200 MHz.
- 2 y 4 canales analógicos.
- 16 canales digitales.
- Velocidad de muestreo de 1 GS/s en todos los canales.
- Pantalla a color de 7 pulgadas (180 mm). TFT-LCD para la visualización de señales.

A continuación, se muestra el osciloscopio utilizado (Figura 37):



Figura 37. Osciloscopio MSO 2024

4.1.6 Osciloscopio MSO9254A

A parte del osciloscopio anterior, se ha utilizado un osciloscopio más potente para la obtención de los resultados de manera precisa [11].

Sus características son:

- Ancho de banda de 2.5Ghz.
- 4 canales analógicos.
- 16 canales digitales
- Pantalla con resolución de 15”.

A continuación, en la Figura 38 se muestra el osciloscopio descrito.



Figura 38. Osciloscopio MSO9254A

4.2 Componentes utilizados

Los componentes que se han utilizado para la etapa de salida de clase AB son 2 transistores NPN (2N3904) [4] y 2 PNP (2N3906) [3]. Estos transistores son de propósito general cuyas corrientes por el colector tienen un rango entre 10 μ A y 200mA. A

continuación, se mostrará el patillaje de dichos transistores. Ambos transistores son de orificio pasante:

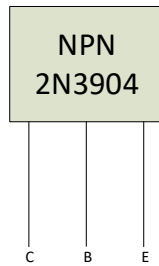


Figura 39. Patillaje transistor NPN

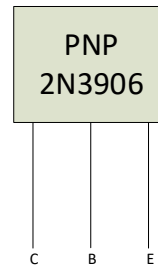


Figura 40. Patillaje transistor PNP

También se ha utilizado una placa de soldadura para soldar los componentes, placa PadBoard-1 [12].

Esta placa presenta las siguientes características:

- Tamaño 1 de 50 mm x 80 mm x 0.8 mm
- Placa de circuito de vidrio epoxi FR4 grabada.
- Separación de los agujeros se perforan en centros de 2,54 mm.
- Agujeros de 0.94 mm dimensionados para circuitos integrados o headers.
- 31 x 19 agujeros (589 en total).

A continuación, se muestra la placa de prototipado:

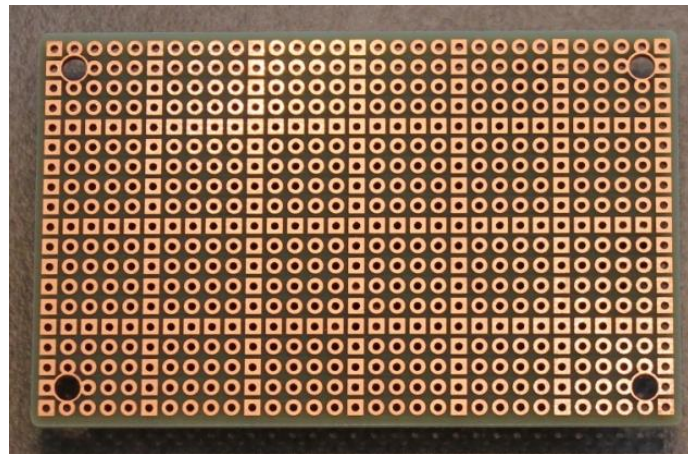


Figura 41. Placa PadBoard-1

4.3 Circuito prototipo demostrador

A continuación, se mostrará la etapa de salida de clase AB soldada en una protoboard mediante las estaciones de soldadura Weller WD 1000. Se han colocado varios headers para la alimentación, tierra y tensiones de entrada, para facilitar la

realización de las medidas. La etapa cuenta con dos resistencias de $1\text{K}\Omega$ para controlar la intensidad de entrada que circula por los dos transistores M1 y M2.

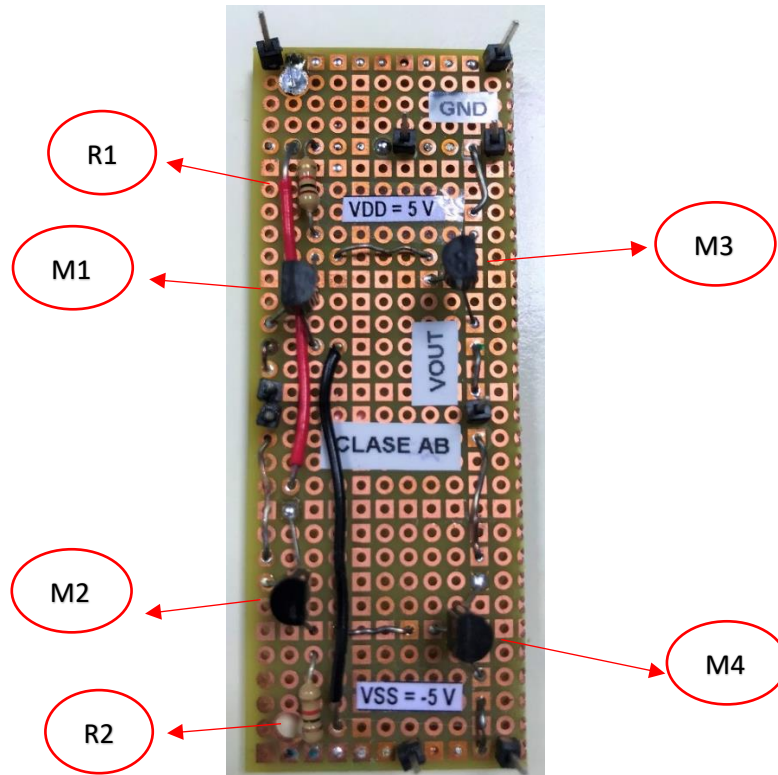


Figura 42. Circuito demostrador de etapa de salida AB.

4.4 Medidas experimentales

4.5 Polarización de la clase AB

En este apartado se medirán las tensiones en cada transistor. Para ello se alimenta el circuito con $\pm 5\text{V}$ y se conecta la entrada a tierra, recogiendo así los resultados de la Tabla 10.

Tabla 10. Voltajes medidos en el laboratorio sobre los transistores PNP y NPN

M1(PNP)	M2(NPN)	M3(NPN)	M4(PNP)
$V_{BE} = 0.685\text{V}$	$V_{BE} = -0.630\text{V}$	$V_{BE} = 0.724\text{V}$	$V_{BE} = -0.6975\text{V}$
$V_{EC} = -5.75\text{V}$	$V_{EC} = 5.5\text{V}$	$V_{EC} = 3.9\text{V}$	$V_{EC} = -4.9\text{V}$

Se observa que las tensiones negativas son de los transistores PNP y que las tensiones emisor-base están entre los 0.7V lo que quiere decir que los transistores están trabajando en zona activa.

4.6 Rango de tensión de entrada salida.

En esta parte del proyecto se realizarán las medidas sobre la etapa de clase AB soldada. Para ello se alimentará debidamente con $\pm 5V$, se introducirán varias entradas con diferentes voltajes y se observará la salida conectada a una carga de 8Ω (altavoz). Se calculará el valor de entrada máximo observando cuando empieza a distorsionar la señal de salida.

Se comenzará introduciendo una señal sinusoidal de 1Vpp (señal amarilla) y se observará la salida (señal verde), la cual es una réplica de la entrada, lo que indica una ganancia en tensión de $\Delta_V = 1$ y la ausencia de distorsión para $v_{in} = 1V_{pp}$

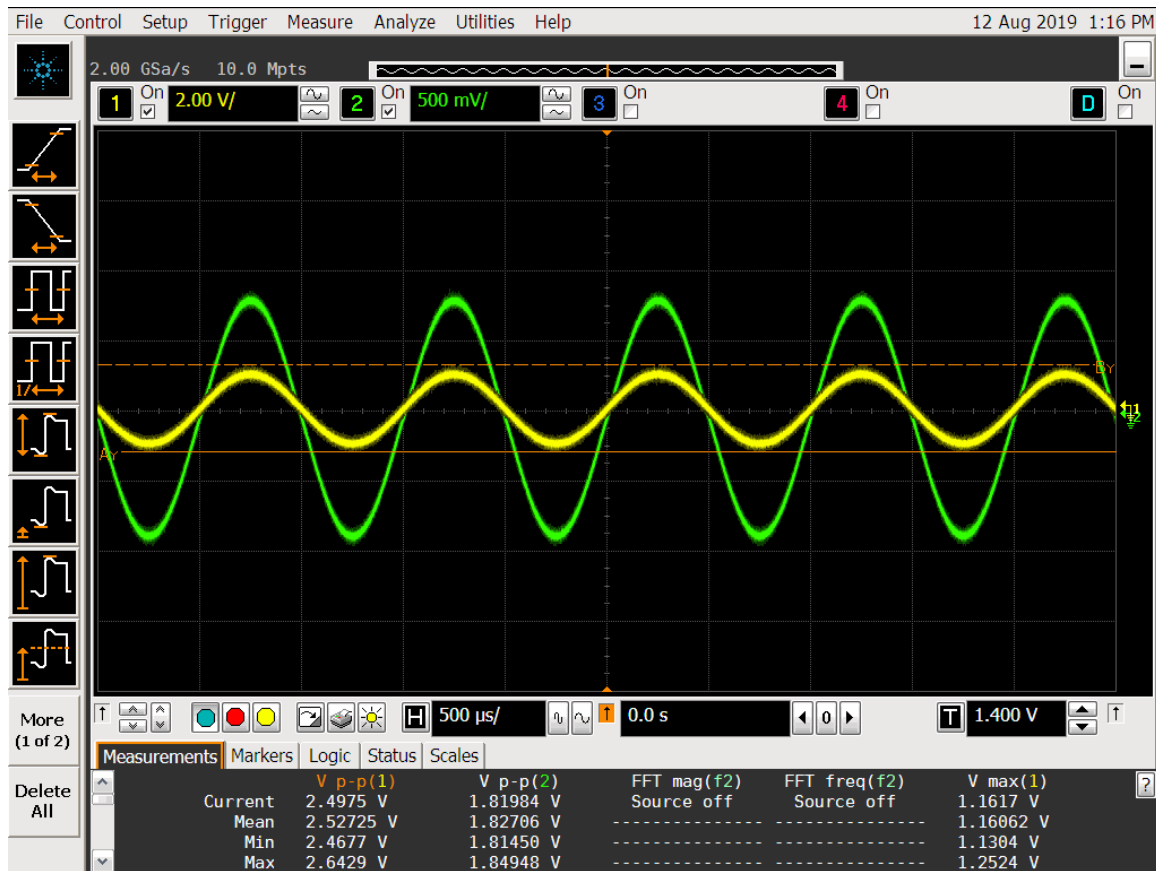


Figura 43. Salida de la clase AB con entrada de 1V

A continuación, se irá subiendo el voltaje de la señal de entrada hasta que se produzca distorsión en la señal de salida. En el momento que la señal de entrada llega a 1.7V se observa una ligera distorsión en la señal de salida.

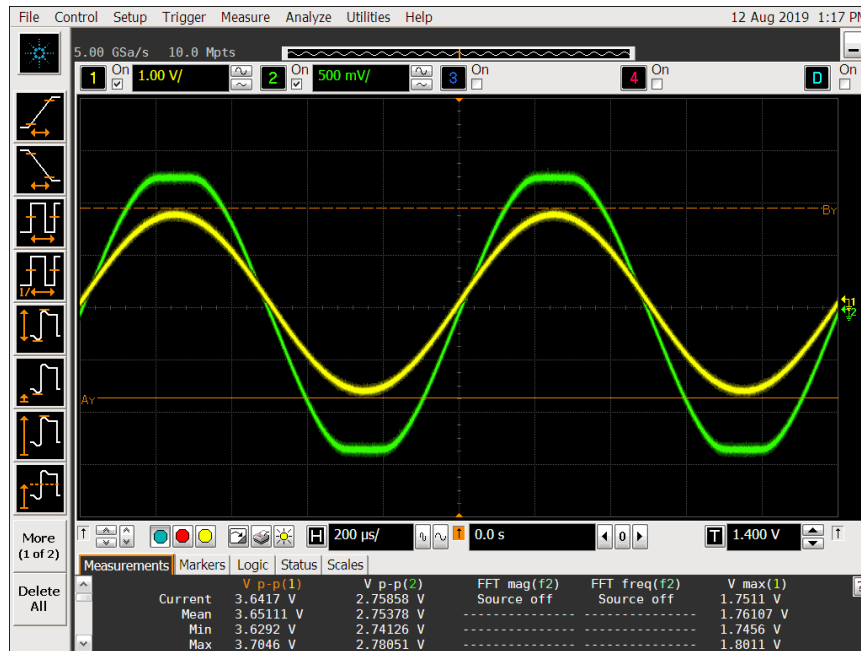


Figura 44. Salida de la etapa AB con 1,7V distorsionada.

Con esto se puede concluir que el rango de entrada máximo está entorno a 1Vpp sin que haya una distorsión de la señal de entrada.

4.7 Ganancia en tensión

Para calcular la ganancia en tensión de este circuito, se introduce una tensión de entrada que está en el rango de funcionamiento de la etapa de salida de clase AB es decir entre 0V y 1.7V.

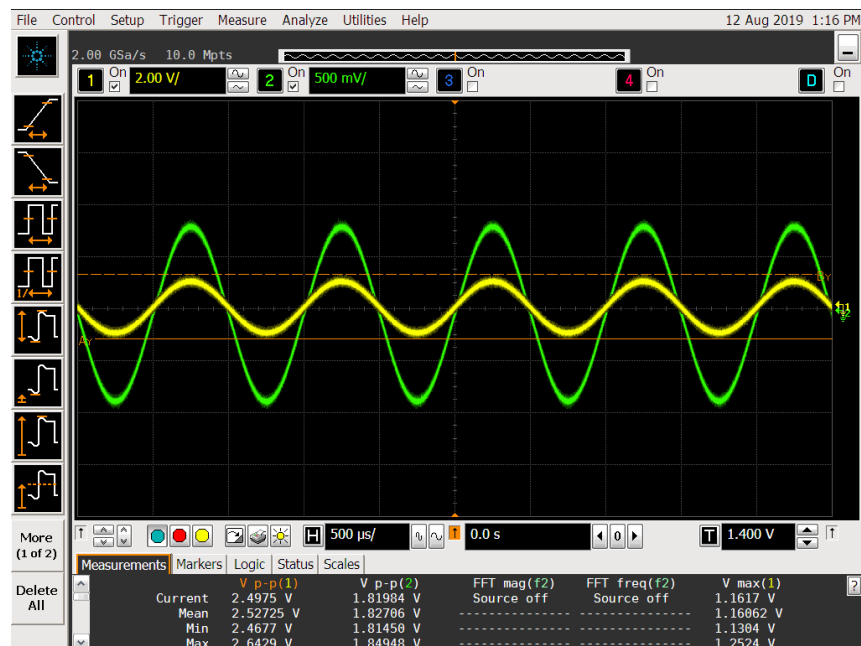


Figura 45. Ganancia en tensión para $V_{in} = 1V_{pp}$

En la Figura 45 se observa como la ganancia en tensión es casi unidad ya que la tensión de entrada es de 1V y la de salida es de 900mV.

4.8 Ganancia en intensidad

Para el cálculo de la ganancia en intensidad se ha colocado una resistencia de 1KΩ a la entrada y se introduce una señal de 1.6V. Posteriormente se calcula la intensidad de salida conociendo la resistencia de carga, para ello se mide la tensión en la salida, siendo esta de $v_{out} = 1.6V$ y se calcula la corriente de salida:

$$I_{out} = \frac{v_{out}}{R_L} = 0.2A \quad (1.43)$$

Por otro lado, se calcula la intensidad de entrada en la resistencia colocada de 1KΩ, para ello se colocan dos sondas a los extremos de la resistencia y se mide la tensión en ambos terminales. Para calcular la tensión en la resistencia se restan ambos voltajes como se muestra en la Figura 46:

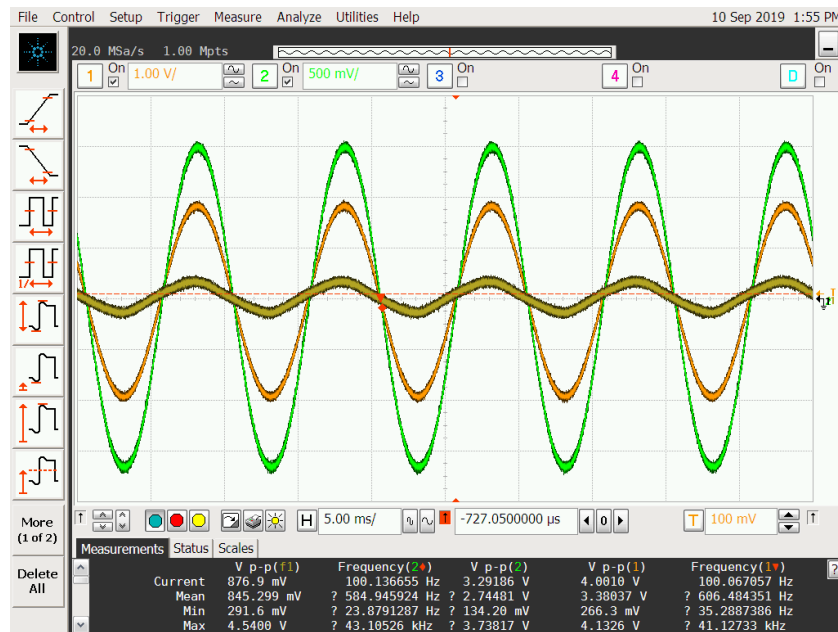


Figura 46. Diferencia de voltajes en resistencia de entrada para el cálculo de la ganancia en intensidad

Como se observa en la Figura 46, la caída de tensión en la resistencia es de 440mV por lo que se puede obtener la intensidad de entrada:

$$I_{in} = \frac{v_R}{R_L} = 44\mu A \quad (1.44)$$

Una vez obtenidas las corrientes de entrada y salida, se procede a calcular la ganancia en corriente:

$$\Delta_i = \frac{I_{out}}{I_{in}} = 4.545K \quad (1.44)$$

5 Comparación de resultados

En las siguientes tablas se muestran una comparativa de los resultados calculados analíticamente, los simulados y los experimentales.

Tabla 11. Comparativa de los resultados de polarización obtenidos

Dispositivo	Parámetro	Analítico	PSPICE	Experimental
M1	I_C	3.25 mA	4.207mA	-
	I_E	4.3mA	4.226mA	5.065mA
	I_B	16.82 μ A	19.14 μ A	-
	V_{EB}	734.965mV	738mV	685mV
	V_{EC}	5V	5.7278V	5.75V
M2	I_C	4.41mA	4.258mA	-
	I_E	4.3mA	4.824mA	5.065mA
	I_B	29.04 μ A	25.96 μ A	-
	V_{BE}	700m V	702.8mV	630mV
	V_{CE}	5V	5.7031V	5.5V
M3	I_C	4.41mA	5.979mA	-
	I_E	4.3mA	6.015mA	31.76mA
	I_B	29.04 μ A	35.98 μ A	-
	V_{BE}	700m V	712.5mV	724mV
	V_{CE}	5V	4.9747V	3.9V
M4	I_C	3.25 mA	2.844mA	-
	I_E	4.3mA	2.857mA	42.025mA
	I_B	16.82 μ A	13.17 μ A	-
	V_{EB}	734.965mV	728.3mV	697.5mV
	V_{EC}	5V	5.0252V	4.9V

Tabla 12. Comparación de rango de entrada y ganancias en tensión y corriente

	Analítico	PSPICE	Experimental
--	-----------	--------	--------------

Rango de entrada/salida	1.78V	1.52	1.7V
Ganancia en tensión	$0.9205 \simeq 1$	$0.712 \simeq 1$	1
Ganancia en corriente	8.1K	5.72K	4.54K

Capítulo 2: Circuito Wah-Wah

1 Fundamentos teóricos

En esta parte del proyecto, se diseñará un circuito de efecto Wah-Wah. Estos circuitos son típicamente filtros paso banda variables RLC (Figura 47). La frecuencia central de este tipo de filtros viene dada en la ecuación (2.1), donde se observa que el valor de la frecuencia depende del condensador y la bobina, que en este caso es el elemento variable.

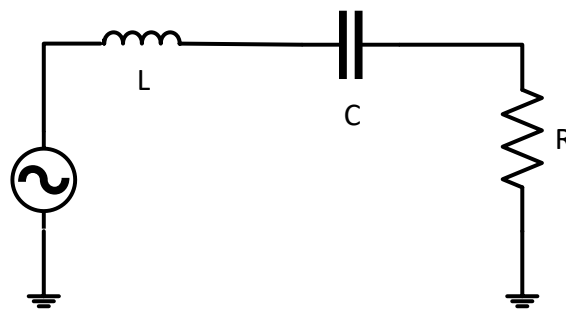


Figura 47. Filtro RLC

$$f_o = \frac{1}{2\pi \cdot \sqrt{LC}} \quad (2.1)$$

Estos filtros no son prácticos para la aplicación directa como circuitos Wah-Wah. El principal problema está en poder variar la frecuencia central con valores de L o C comerciales disponibles, los cuales no son adecuados para aplicaciones de audio. Para ello, se ha utilizado un circuito llamado “Circuito de Antoniou”, que permite variar el valor de la inductancia en función de una resistencia, posibilitando así cambiar la frecuencia de la red RLC [13].

1.1 Circuito de Antoniou

Este circuito sustituye una inductancia fija por una inductancia de valor variable, para ello, lo primero que se tiene en cuenta es la relación de corriente del inductor que viene dada en la siguiente ecuación [14]:

$$v(t) = L \frac{di(t)}{dt} \quad (2.2)$$

En definitiva, el objetivo es conseguir que nuestro circuito tenga la relación de la ecuación (2.2) entre sus terminales. En caso de conseguirse dicha relación, este circuito funcionaría como una inductancia.

Antes de empezar a analizar el circuito, se expresa la relación de un inductor utilizando la transformada de Laplace. La relación de corriente y tensión del inductor es:

$$\frac{V(s)}{I(s)} = Ls \quad (2.3)$$

Se puede decir que si el circuito de Antoniou tiene una relación:

$$\frac{V_1(s)}{I_1(s)} = L_1s \quad (2.4)$$

está funcionando como una inductancia.

A continuación, se va a analizar el circuito de Antoniou, empezando desde la parte inferior en la resistencia R_5 y subiendo hasta la resistencia R_1 . Para ello, se utiliza el modelo ideal de los amplificadores operacionales. Sabiendo esto se aplica al circuito:

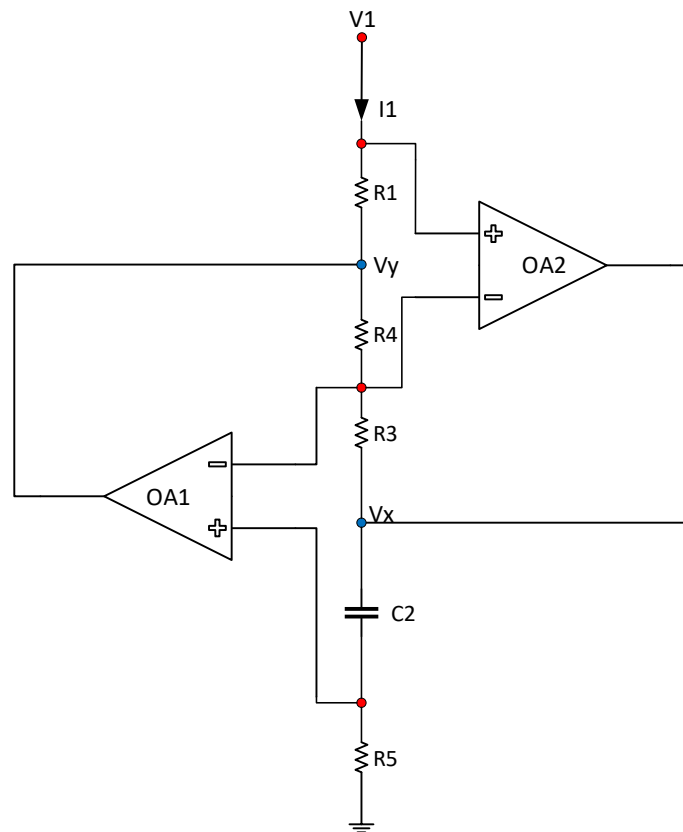


Figura 48. Circuito de Antoniou

En este punto podemos aplicar la ley de Ohm calculando la intensidad que circula por la resistencia R_5 , de la forma $I_s = \frac{V_1}{R_5}$

Como se ha supuesto el amplificador operacional ideal, la corriente por el terminal positivo es 0, por lo que la corriente I_s circula en su totalidad por el condensador C_2 .

Para calcular el voltaje en C_2 , se recuerda que la relación intensidad-tensión del condensador es:

$$i(t) = C \frac{dv(t)}{dt} \quad (2.5)$$

Aplicando la transformada de Laplace se obtiene:

$$I(s) = Cs \cdot V(s) \quad (2.6)$$

o

$$V(s) = \frac{I(s)}{Cs} \quad (2.7)$$

Sabiendo esto se puede conseguir el voltaje en el condensador C_2 :

$$V_{c2} = \frac{\frac{V_1}{R_5}}{C_2 s} = \frac{V_1}{R_5} \cdot \frac{1}{C_2 \cdot s} \quad (2.8)$$

Y también la tensión indicada como V_X en la Figura 48

$$V_X = V_{c2} + V_1 = \left(\frac{V_1}{R_5} \cdot \frac{1}{C_2 \cdot s} + V_1 \right) \quad (2.9)$$

Con esto ya se puede calcular el voltaje en la resistencia R_3 :

$$V_{R3} = \left(\frac{V_1}{R_5} \cdot \frac{1}{C_2 \cdot s} + V_1 \right) - V_1 = \frac{-V_1}{C_2 s \cdot R_5} \quad (2.10)$$

Aplicando la ley de Ohm se puede conocer la corriente a través de R_3 :

$$I_{R3} = \frac{V_{R3}}{R_3} = \frac{-V_1}{C_2 s \cdot R_3 \cdot R_5} \quad (2.11)$$

En este punto se sabe que no pasa ninguna corriente entre los terminales de entrada de los amplificadores operacionales, por lo que la corriente circula directamente a través de R_4 .

Como se conoce la corriente que pasa por R_3 , se puede obtener la tensión en la resistencia R_4 .

$$V_{R4} = I_{R3} \cdot R_4 = \frac{V_1 \cdot R_4}{C_2 s \cdot R_3 \cdot R_5} \quad (2.12)$$

Analizando la tensión en el nudo V_y , se obtiene:

$$V_y = V_{R4} + V_1 = -\frac{V_1 \cdot R_4}{C_2 s \cdot R_3 \cdot R_5} + V_1 \quad (2.13)$$

Como ninguna corriente pasa por el terminal positivo de OA2, se sabe que $I_{R1} = I_1$, entonces calculando la intensidad que pasa por I_{R1} se obtiene:

$$I_1 = I_{R1} = \frac{V_1 - V_Y}{R_1} = \frac{V_1 - (V_1 - \frac{V_1 \cdot R_4}{C_2 s \cdot R_3 \cdot R_5})}{R_1} = \frac{V_1 \cdot R_4}{C_2 s \cdot R_3 \cdot R_5 \cdot R_1} \quad (2.14)$$

Finalmente se obtiene la relación entre la ecuación del circuito de Antoniou con la ecuación de impedancia de una bobina.

Recordando la ecuación de la bobina, el circuito de Antoniou se expresa como:

$$\frac{V(s)}{I(s)} = Ls \quad (2.3)$$

$$\frac{V_1}{I_1} = \frac{V_1}{\frac{V_1 \cdot R_4}{C_2 s \cdot R_3 \cdot R_5 \cdot R_1}} = \frac{C_2 s \cdot R_3 \cdot R_5 \cdot R_1}{R_4} \quad (2.15)$$

Igualando las ecuaciones (2.3) y (2.15) se obtiene:

$$sL = \frac{C_2 s \cdot R_3 \cdot R_5 \cdot R_1}{R_4} \quad (2.16)$$

Despejando la inductancia de la ecuación (16), se obtiene el valor de la bobina generada en el circuito de Antoniou:

$$L = \frac{C_2 \cdot R_3 \cdot R_5 \cdot R_1}{R_4} \quad (2.17)$$

Analizando la expresión (2.17), se observa que el término que más influye en la ecuación es R_4 ya que es el único término del denominador. Por ese motivo, se decide colocar un potenciómetro en R_4 para variar la inductancia generada.

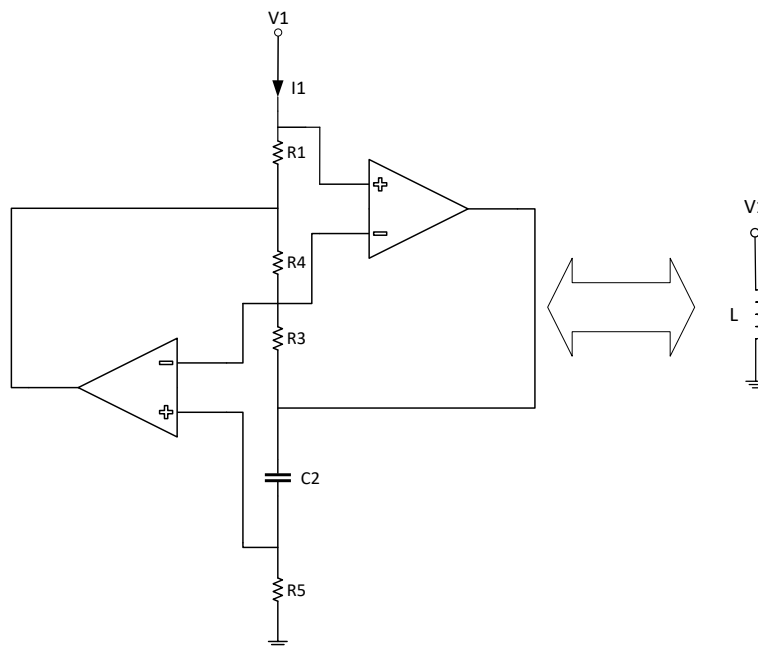


Figura 49. Circuito equivalente de Antoniou

1.2 Circuito Wah-Wah basado en un girador

Un girador es una red que tiene las características de un inductor, pero sin utilizar inductores reales en su diseño, como ya se ha visto en el circuito de Antoniou [13].

Como se ha visto, la inductancia del circuito de Antoniou es $L = \frac{C_2 \cdot R_3 \cdot R_5 \cdot R_1}{R_4}$, simula una bobina perfecta. Un aspecto interesante del girador es que podemos cambiar la inductancia fácilmente sustituyendo un potenciómetro por cualquiera de las resistencias. En este caso se ha decidido cambiar la resistencia R_4 por un potenciómetro. Al estar este valor dividiendo en la ecuación es más fácil observar el cambio producido.

Hay que tener en cuenta la disposición de los componentes para que el circuito funcione como una red RLC, para ello un terminal del girador ha de estar conectado a tierra, mientras que el terminal opuesto debe conectarse en serie con el condensador y la resistencia, formando así la red RLC mostrada en la Figura 50.

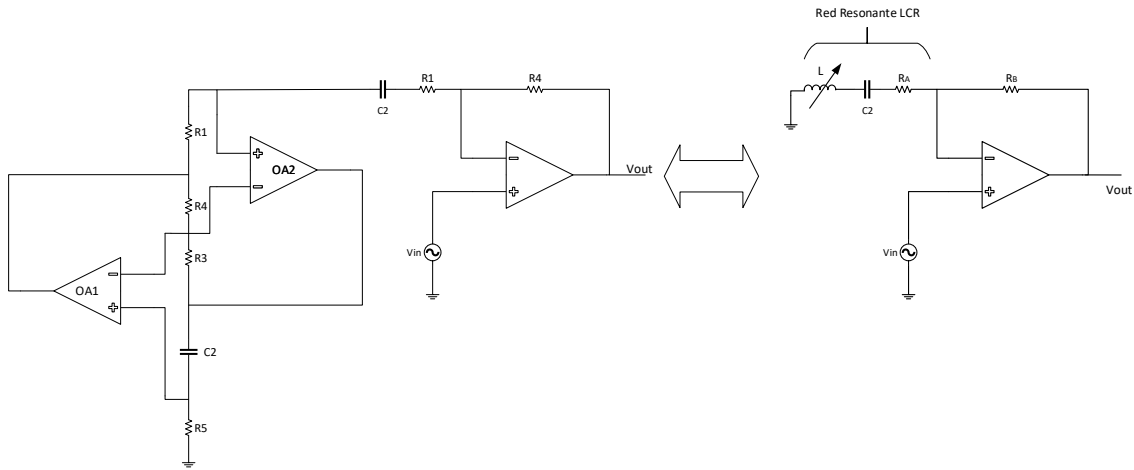


Figura 50. Circuito experimental basado en girador Wah-Wah y su circuito equivalente

En la Figura 50 se muestra el circuito Wah-Wah y la representación equivalente del circuito. El girador y el condensador junto con la resistencia forman la red resonante en serie que se comporta como un filtro paso banda de frecuencia variable. El amplificador operacional se configura como no inversor dando la ganancia deseada.

Analizando el circuito equivalente, para observar posteriormente su función de transferencia se obtiene el siguiente resultado.

$$-V_{IN} \cdot \left(\frac{1}{Z_L + Z_C + R_1} + \frac{1}{R_B} \right) = -\frac{V_{OUT}}{R_B} \quad (2.18)$$

Despejando y dejando la ecuación en función de $\frac{V_{OUT}}{V_{IN}}$ se obtiene el siguiente resultado:

$$R_4 \left(\frac{1}{Z_L + Z_C + R_1} + \frac{1}{R_B} \right) = \frac{V_{OUT}}{V_{IN}} = \frac{R_B}{Z_L + Z_C + R_A} + 1 = H(s) \quad (2.19)$$

El hecho de que las variables Z_L y Z_C sean números complejos, complican los cálculos, pero a la frecuencia de resonancia f_o la suma de $Z_L + Z_C$ se cancelan. De esa manera se obtiene la ganancia en resonancia dada por la siguiente ecuación.

$$H(s) = \frac{R_B}{R_A} + 1 \quad (2.20)$$

En el circuito diseñado $R_4 = R_1$ por lo que a frecuencias de resonancia se tiene una ganancia de tensión de $H(f_o) = 2V = -6dB$. Para más información sobre el desarrollo de la función de transferencia del circuito de la Figura 50, consulte la sección 3.5

2 Estudio analítico

2.1 Cálculo de las inductancias mínima y máxima

Antes de comenzar con la simulación del circuito, para comprobar su correcto funcionamiento se calcularán los valores mínimos y máximos de la inductancia, para posteriormente calcular el rango de frecuencias de resonancia del filtro Wah-Wah y ver así si pertenece al rango de las frecuencias de la guitarra que es de 84Hz y 1.3Khz [13].

Haciendo referencia a la ecuación (2.17), se calcula el valor mínimo y máximo de la inductancia:

$$L = \frac{C_2 \cdot R_3 \cdot R_5 \cdot R_1}{R_4} \quad (2.21)$$

Para calcular los valores de inductancia, la resistencia R_4 se implementa con un potenciómetro, el cual se mueve en un rango máximo y mínimo de $R_{4min} = 50\Omega$ y $R_{4max} = 10k\Omega$ (valores obtenidos de la hoja de características del potenciómetro P120 [15]).

Para los valores de las resistencias y del condensador se han utilizado componentes comerciales de:

$$C_2 = 0.47\mu F$$

$$R_3 = R_5 = R_A = 1k\Omega$$

Con estos datos se procede al cálculo de la inductancia máxima y mínima:

$$L_{MAX} = \frac{C_2 \cdot R_3 \cdot R_5 \cdot R_1}{R_{4min}} = 9.4H$$

$$L_{MIN} = \frac{C_2 \cdot R_3 \cdot R_5 \cdot R_1}{R_{4max}} = 47mH$$

2.2 Cálculo de las frecuencias mínima y máxima

Una vez calculadas las inductancias que se pueden conseguir con los valores máximos y mínimos del potenciómetro, se calcularán las frecuencias de resonancia mínima y máxima del filtro paso banda, para saber así si se mantienen en el rango deseado de 84Hz y 1kHz.

Para ello se hace uso de la ecuación (2.1) de la frecuencia de resonancia:

$$f_o = \frac{1}{2\pi \cdot \sqrt{LC}} \quad (2.1)$$

Para calcular el valor mínimo de frecuencia se introducirá en la fórmula la inductancia máxima, siendo el valor del condensador de 0.47μF.

$$f_{omin} = \frac{1}{2\pi \cdot \sqrt{L_{max}C}} = 75.7194\text{Hz}$$

Por otro lado, para el cálculo de la frecuencia máxima se introducirá el valor de inductancia mínimo:

$$f_{omax} = \frac{1}{2\pi \cdot \sqrt{L_{min}C}} = 1.0708\text{kHz}$$

Con esto se concluye que los valores del condensador y de la inductancia están correctamente escogidos para que el circuito Wah-Wah funcione en la banda de frecuencias de audio de la guitarra.

3 Simulación en Orcad Pspice del circuito de Antoniou

Antes de empezar la simulación ha de saberse el rango de frecuencia mínimo y máximo de las cuerdas de la guitarra. La frecuencia más baja de las cuerdas de la guitarra es aproximadamente 84 Hz, mientras que la frecuencia más alta en el traste 23 es de aproximadamente 1.3 kHz [13]. Sin incluir los armónicos, esto es solo alrededor de cuatro octavas, que es un rango práctico de frecuencias sobre las cuales podríamos variar la frecuencia central de un filtro de paso de banda para crear un efecto Wah-Wah.

Una vez conocidas las frecuencias, se calculará el valor mínimo y máximo de las inductancias para observar cómo responde el circuito en frecuencia (inductancias calculadas en la sección 2.1).

Una vez conocidos los valores de las bobinas, se simulará una bobina ideal con estos valores y con una resistencia en serie como se muestra en la Figura 51. La respuesta del circuito RL de la Figura 51 se comprobará posteriormente con un circuito similar en el que la inductancia L sea sustituida por su equivalente de Antoniou. De esta forma será posible comprobar el correcto funcionamiento del circuito de Antoniou como una inductancia ideal.

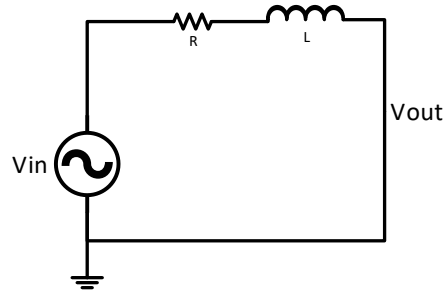


Figura 51. Circuito para simulación RL

Nótese que la resistencia se añade para poder representar la respuesta en frecuencia, siendo la función de transferencia del circuito RL dada por las siguientes ecuaciones:

$$\Delta_v = \frac{sL}{R + sL} = \frac{\frac{sL}{R}}{1 + \frac{sL}{R}} \quad (2.22)$$

$$|\Delta_v| = \frac{\frac{wL}{R}}{\sqrt{1 + (w\frac{L}{R})^2}} = \frac{A}{B} \quad (2.23)$$

Donde se puede observar que hay un cero en el numerador ubicado en el origen, el cual añade +20dB/dec como se muestra a continuación:

$$A = 20 \log \left(\frac{wL}{R} \right)$$

- $W = 0 \rightarrow A = -\infty dB$
- $W = \frac{R}{L} \rightarrow A = -0dB$
- $W = \frac{10R}{L} \rightarrow A = 20dB$

Por otro lado, analizando el denominador se observa la existencia de un polo en $W = \frac{R}{L}$, responsable de una caída de -20dB/dec, cancelando así los efectos del polo y el cero a partir de $W = \frac{R}{L}$ y dando lugar a un filtro paso alto.

$$B = 20 \log \left(\sqrt{1 + \left(w \frac{L}{R} \right)^2} \right)$$

- $W = 0 \rightarrow B = -\infty dB$
- $W = \frac{R}{L} \rightarrow B = -20 \log(\sqrt{2}) = 3dB$
- $W = \frac{10R}{L} \rightarrow B = 20 \log \sqrt{1 + 100} \approx 20 \log \sqrt{100} \approx 20 \log(10) = 20dB$

3.1 Simulación con inductancia ideal mínima

En la simulación, se observará que la bobina ideal y el circuito de Antoniou funcionan de la misma manera, para ello, se observará que el punto de caída -3dB es el mismo en ambos circuitos, valor fijado por la relación $\omega = \frac{R}{L}$.

Una vez conocidos los resultados esperados se comenzará simulando la bobina ideal de 47mH y se observará la respuesta en frecuencia del circuito RL ideal.

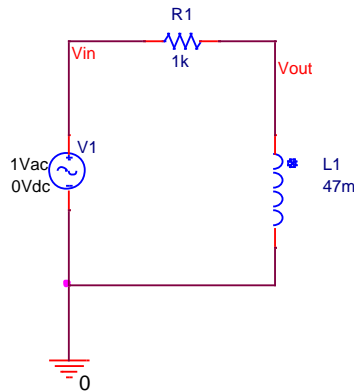


Figura 52. Circuito RL ideal en Pspice para bobina de 47mH

Se realiza una simulación AC de 1Hz a 100 kHz y se representa en decibelios la respuesta en frecuencia del circuito. Como se explicó anteriormente se localizará el punto de caída 3dB para calcular el valor del polo.

En la Figura 53 se muestra la simulación AC con un marcador puesto a -3dB, mostrando su valor de $f_o = 3.3746Khz$ cercano al valor ideal analítico del polo, dado por $f_o = \frac{R}{2\pi} = 3.3863kHz$.

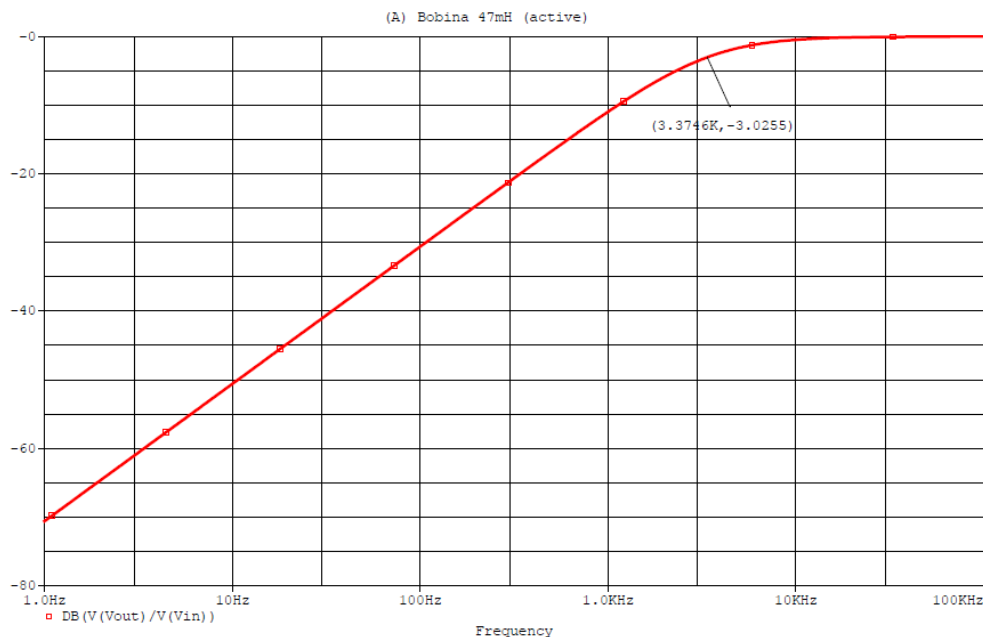


Figura 53. Simulación AC de circuito RL con bobina ideal de 47mH.

3.2 Simulación del circuito de Antoniou para inductancia mínima

Una vez obtenido el resultado para la bobina ideal de 47mH se simulará el circuito RL con la inductancia sustituida por el circuito de Antoniou. Para que este circuito se comporte como una bobina de $L=47\text{mH}$, se sabe que el valor del potenciómetro R_4 debe de ser $R_4 = 10\text{ k}\Omega$.

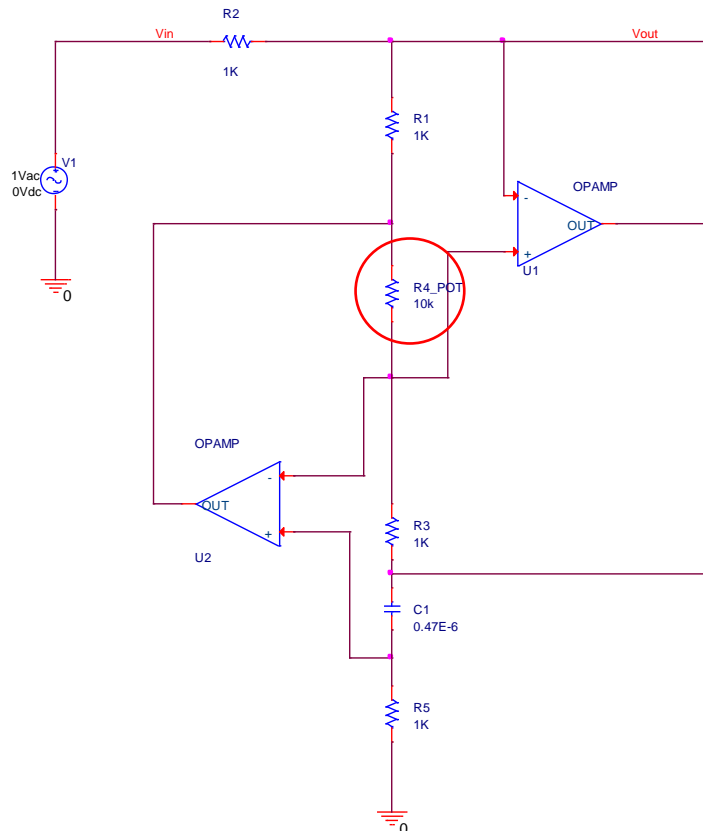


Figura 54. Circuito RL con bobina de 47mH implementada con equivalente de Antoniou en PSPICE

Así, la simulación del circuito de la Figura 54, se realizará de la misma forma que en la bobina ideal, pudiendo comprobar que el circuito de Antoniou está funcionando de la manera esperada.

En la Figura 55, se observa que el punto de caída 3dB es idéntico que el de la Figura 53, presentando un polo en $f_o = 3.3746\text{KHz}$, similar al valor analítico dado por $f_o = \frac{R}{2\pi L} = 3.3863\text{KHz}$.

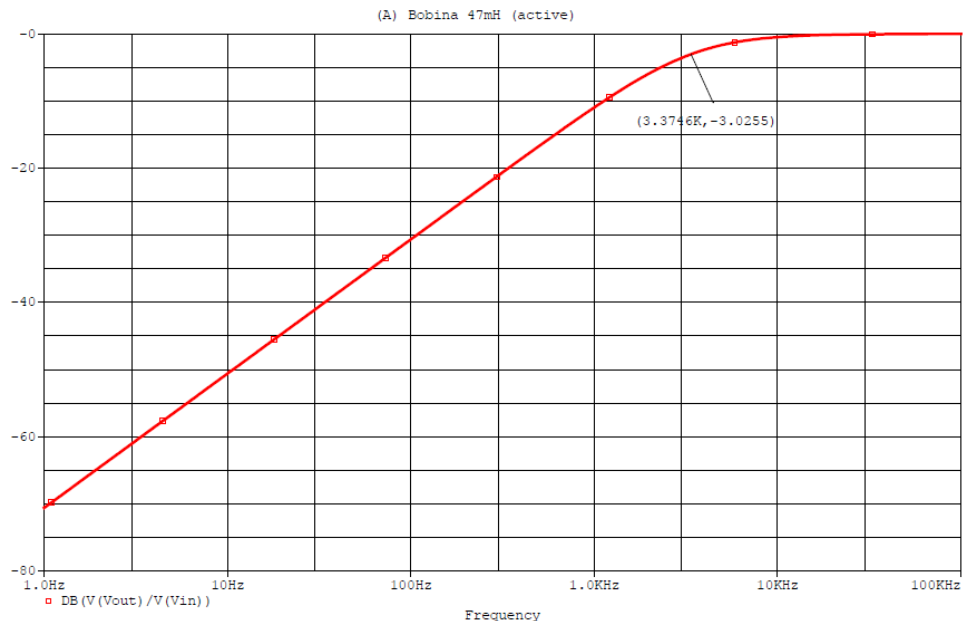


Figura 55. Simulación AC de circuito RL con circuito de Antoniou simulando bobina de 47mH.

3.3 Simulación con inductancia ideal máxima

Una vez comprobado que el circuito de Antoniou funciona de manera correcta para el valor de bobina mínimo, se comprueba que funciona para el valor máximo calculado de $L_{MAX} = 9.4\text{H}$.

El circuito ideal a simular se muestra en la Figura 56:

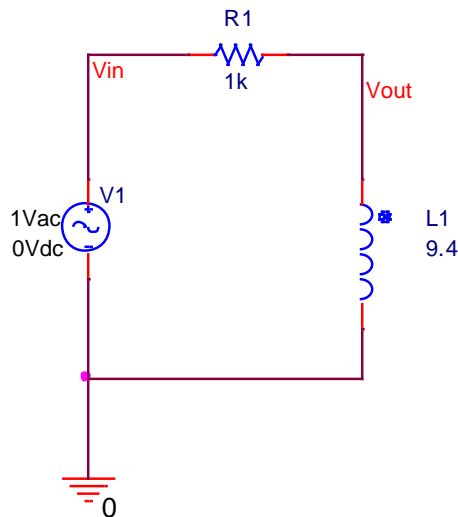


Figura 56. Circuito RL ideal en Pspice para bobina de 9.4H

Se vuelve a realizar la misma simulación AC que en los apartados anteriores y se observa que ahora el valor de frecuencia para una caída de -3dB en la función de transferencia es de $f_o = 16.819\text{Hz}$, lo que se aproxima al valor analítico del polo $f_o = \frac{R}{2\pi L} = 16.9316\text{Hz}$.

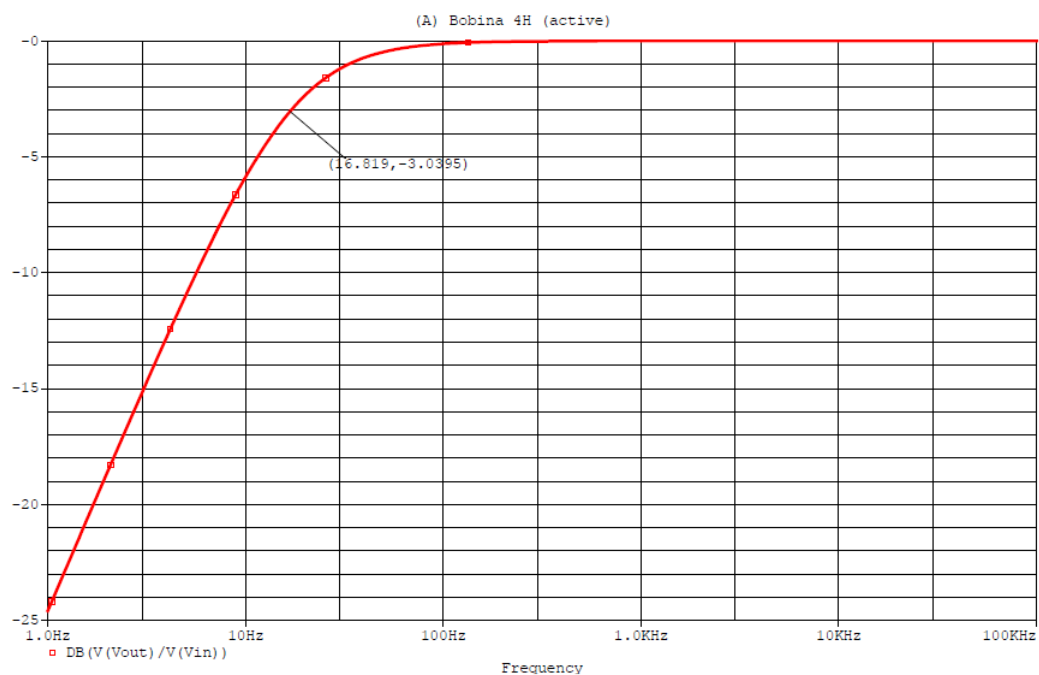


Figura 57. Simulación AC del circuito RL con Bobina de 9.4H

3.4 Simulación del circuito de Antoniou para inductancia máxima

En este caso, para obtener la inductancia máxima de $L=9.4\text{H}$, el valor del potenciómetro R_4 es de 50Ω , como se muestra en la siguiente Figura 58:

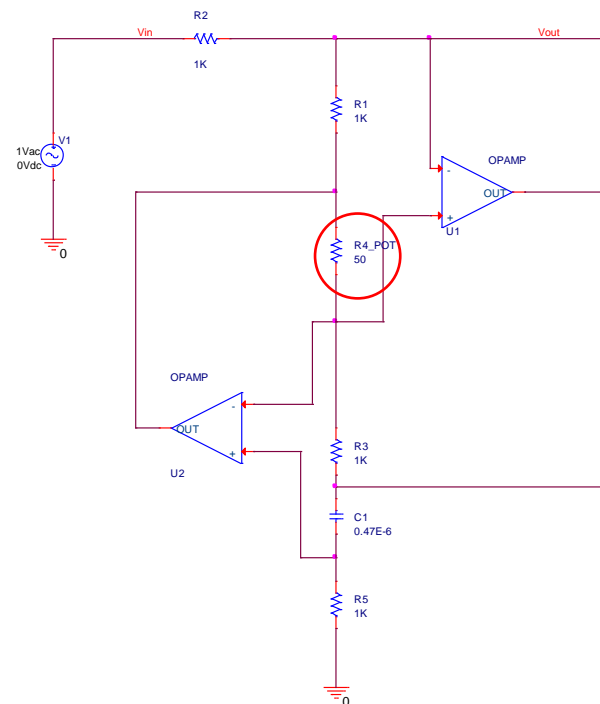


Figura 58. Circuito RL con bobina de 9.4H implementada con equivalente de Antoniou en PSPICE

Simulando el circuito de la Figura 58 es posible identificar el punto de caída de -3dB en la frecuencia $f_o = 16.819\text{Hz}$, valor similar al obtenido de la simulación del circuito RL ideal, y aproximado al polo analítico definido como $f_o = \frac{R}{2\pi L} = 16.9314\text{Hz}$.

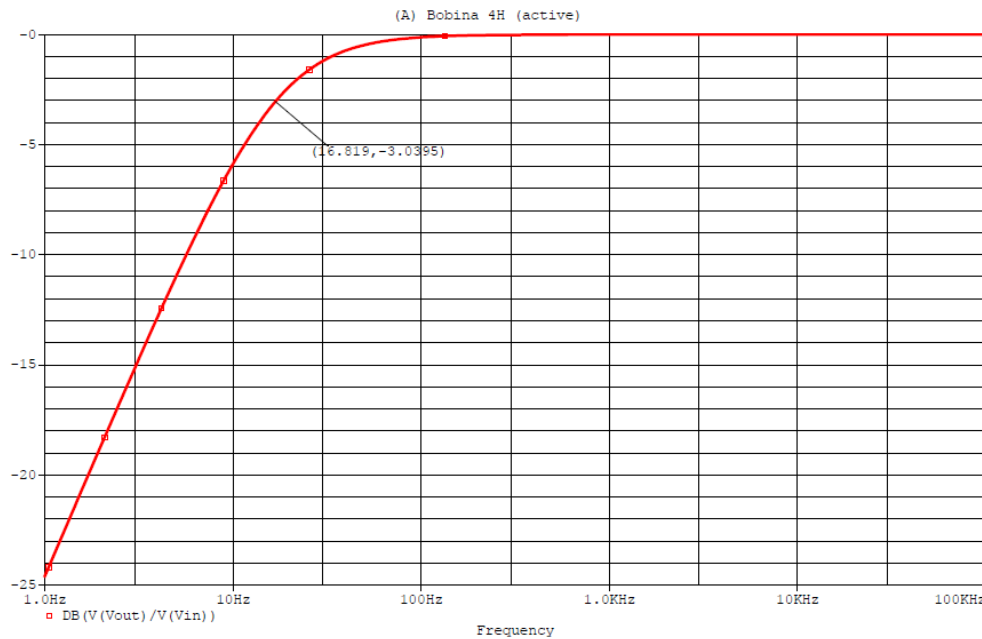


Figura 59. Simulación AC del circuito RL con bobina de 9.4H implementada mediante circuito de Antoniou.

A la vista de los resultados obtenidos se puede concluir que el circuito de Antoniou funciona como una bobina ideal, tanto como para la inductancia máxima como para la mínima.

3.5 Circuito Wah-Wah

Una vez comprobado el correcto funcionamiento del circuito de Antoniou, se dispondrá a realizar el sistema completo basado en el girador Wah-Wah. Este sistema consta de una red RLC con una inductancia variable (Implementada con el circuito de Antoniou) y un amplificador no inversor [13].

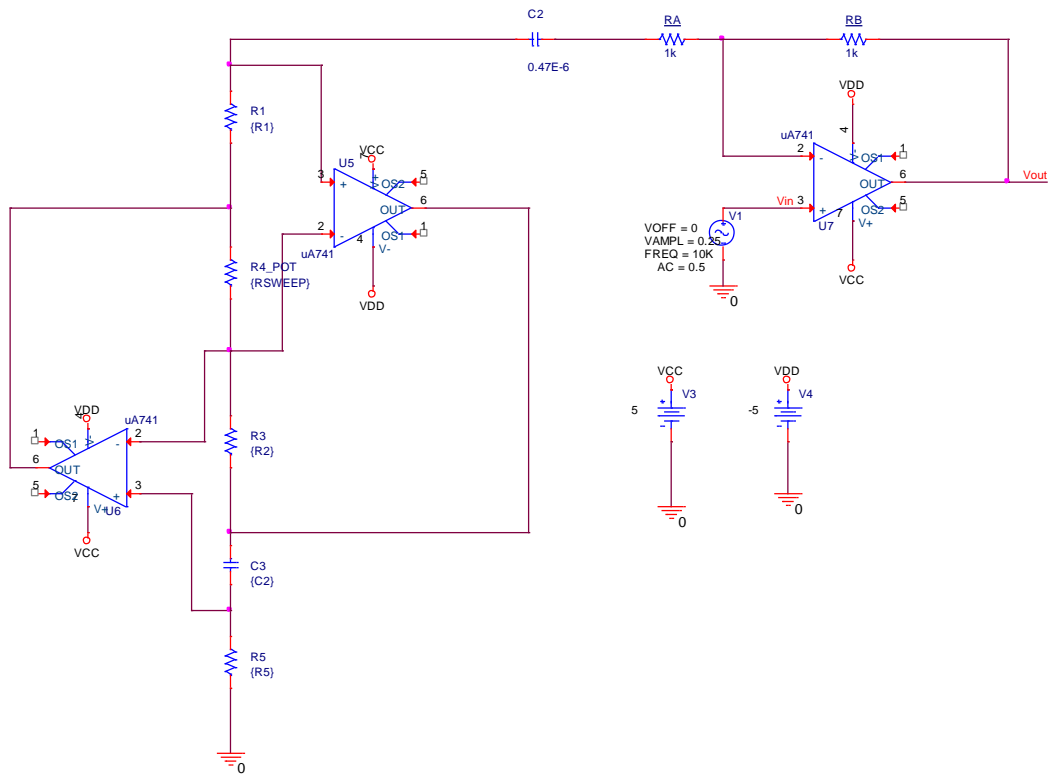


Figura 60. Circuito Wah-Wah

Una vez implementado el circuito completo se realizará su simulación en PSPICE. Para ello, se ha utilizado la herramienta “PARAMETERS” en la que se han definido el valor de las resistencias, el condensador y de la resistencia R_4 , definida como “RSWEEP”, variable que simula un potenciómetro.

Tabla 13. Valor de los componentes utilizados para la simulación en PSPICE del circuito Wah-Wah

PARAMETERS

RSWEEP	50Ω
R_1	1KΩ
R_2	1KΩ
C_2	0.47μF
R_5	1KΩ
R_A	1KΩ
R_B	1KΩ

A la hora de la simulación se ha realizado un barrido AC variando la variable global “RSWEEP” entre los valores de resistencia máximos y mínimos del potenciómetro $R_4 = [50\Omega, 10k\Omega]$ con un paso de 1kΩ. De esta manera se obtendrá el rango máximo y mínimo de frecuencias de resonancia de la red RLC.

En la Figura 61 se observa que el valor mínimo de frecuencia es de $f_{omin} = 75.542\text{Hz}$ y el máximo es de $f_{omax} = 1.060\text{kHz}$.

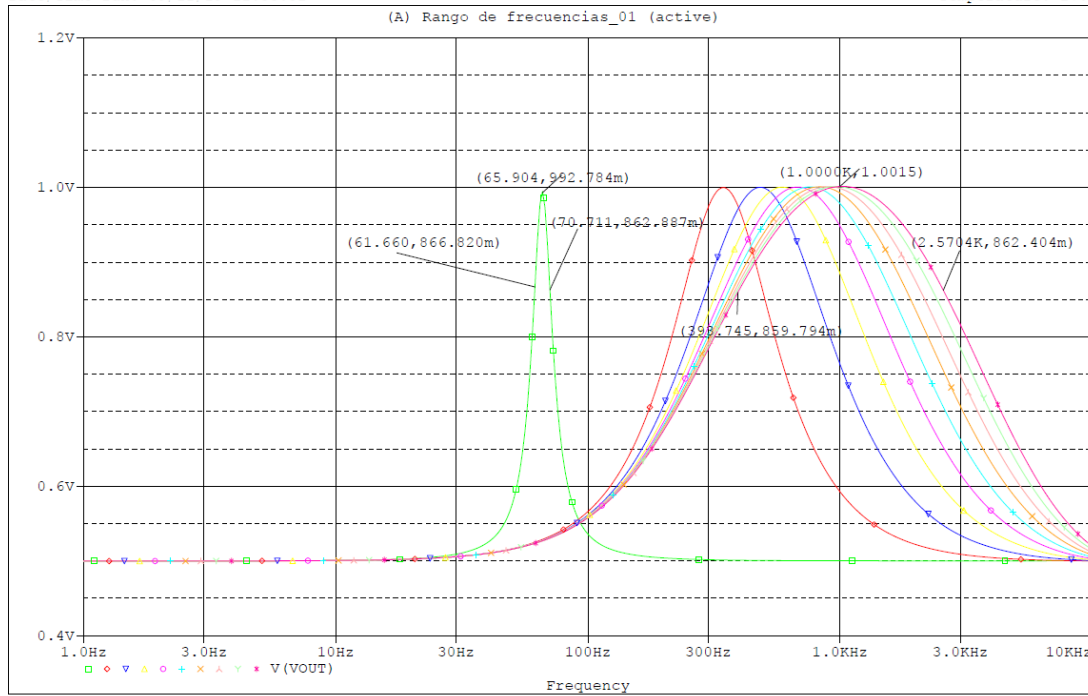


Figura 61. Rango de frecuencias red RLC simuladas en PSPICE.

En la simulación anterior se observa que hay diferentes curvas, cada una de ellas corresponde a un valor del potenciómetro R_4 . Para saber a qué resistencia pertenece cada curva se hace referencia a la ecuación (2.1) de la frecuencia de resonancia:

$$f_o = \frac{1}{2\pi \cdot \sqrt{LC}} \quad (2.1)$$

Donde se observa que este valor depende de L y C . En este caso el valor que varía es L , el cual depende de R_4 como se muestra en la ecuación (2.17):

$$L = \frac{C_2 \cdot R_3 \cdot R_5 \cdot R_1}{R_4} \quad (2.17)$$

Haciendo referencia a las ecuaciones (2.1) y (2.17), cuanto mayor sea la resistencia R_4 menor será la inductancia y cuanto menor inductancia mayor será la frecuencia central de forma que: $R_4 \uparrow \Rightarrow L \downarrow \Rightarrow f_o \uparrow$.

Por tanto, se puede concluir que para una resistencia $R_4 = 10\text{ k}\Omega$ s(resistencia máxima del potenciómetro), se obtiene una frecuencia máxima central de $f_{omax} = 1.060\text{kHz}$ y para una resistencia $R_4 = 50\Omega$ (resistencia mínima del potenciómetro) se obtiene una frecuencia mínima de $f_{omin} = 75.542\text{Hz}$. Con estos se confirma que nos encontramos en el rango de frecuencias generado por la guitarra.

Otro dato significativo que se puede observar en la simulación es el factor de calidad Q , este representa la eficacia de un filtro al realizar su función.

Este parámetro, se puede calcular analizando la función de transferencia del circuito ecuación (2.19):

$$R_4 \left(\frac{1}{Z_L \cdot Z_C \cdot R_A} + \frac{1}{R_B} \right) = \frac{V_{OUT}}{V_{IN}} = \frac{R_B}{Z_L \cdot Z_C \cdot R_A} + 1 = H(s) \quad (2.19)$$

Desglosando la fórmula y expresando las impedancias del condensador y de la bobina como $Z_L = sL$ y $Z_C = \frac{1}{sC}$, se obtiene la siguiente expresión:

$$H(s) = \frac{R_B}{\frac{s^2 LC + 1 + sCR_A}{sC}} + 1 = \frac{R_B sC + s^2 LC + sCR_A + 1}{s^2 LC + sCR_A + 1} \quad (2.24)$$

Dividiendo al numerador y al denominador entre LC se obtiene la función de transferencia siguiente:

$$H(s) = \frac{s^2 + s \frac{C(R_A + R_B)}{CL} + \frac{1}{LC}}{s^2 + s \frac{CR_A}{CL} + \frac{1}{LC}} = \frac{s^2 + s \frac{(R_A + R_B)}{L} + \frac{1}{LC}}{s^2 + s \frac{R_A}{L} + \frac{1}{LC}} \quad (2.25)$$

Comparando la ecuación (2.25) con la ecuación general del filtro paso banda (2.26) se obtienen los factores de calidad del numerador y del denominador:

$$H(s) = \frac{s^2 + s \frac{W_o}{Q_1} + W_o^2}{s^2 + s \frac{W_o}{Q_2} + W_o^2} \quad (2.26)$$

Se igualan los términos correspondientes de las ecuaciones (2.25) y (2.26) para calcular Q_1 , Q_2 , y se obtienen así los factores de calidad del filtro circuito Wah-Wah:

$$Q_1 = \frac{1}{R_A + R_B} \cdot \sqrt{\frac{L}{C_2}} \quad (2.27)$$

$$Q_2 = \frac{1}{R_A} \cdot \sqrt{\frac{L}{C_2}} \quad (2.28)$$

Como se puede observar en las ecuaciones (2.27) y (2.28) el factor de calidad depende de L y C . En nuestro caso la L es variable por lo que, si aumentamos la L , el factor de calidad será mayor. Al aumentar la inductancia, la frecuencia baja, por lo que el factor de calidad es mayor cuanto menor sea la frecuencia: $L \uparrow \Rightarrow Q \uparrow \Rightarrow f_o \downarrow$.

En la Figura 61, se observa que la campana es más estrecha cuanto menor es la frecuencia, lo que confirma el comportamiento anticipado analíticamente de forma que el factor de calidad es mayor cuanto más baja sea la frecuencia de resonancia del filtro.

Haciendo referencia a la Figura 61, se pueden observar los límites superior e inferior de ancho de banda para los valores mínimos y máximos del potenciómetro, los cuales se recogen a continuación.

Para el valor más bajo del potenciómetro $R_4 = 38\Omega$ se obtienen unos límites del ancho de banda y una frecuencia central de:

$$f_o = 65.90\text{Hz}$$

$$BW_{SUPERIOR} = 70.71\text{Hz}$$

$$BW_{INFERIOR} = 61.66\text{Hz}$$

Por otro lado, para el valor más alto del potenciómetro $R_4 = 11.88\text{k}\Omega$, se obtienen los siguientes límites del ancho de banda y la frecuencia central:

$$f_o = 1\text{kHz}$$

$$BW_{SUPERIOR} = 2.57\text{kHz}$$

$$BW_{INFERIOR} = 398.74\text{Hz}$$

Los resultados obtenidos tras la simulación serán comparados en la siguiente sección del proyecto para comprobar el correcto funcionamiento del sistema.

4 Caracterización experimental

4.1 Componentes utilizados

En este capítulo, se utilizan los mismos instrumentos de generación y medida que en los anteriores capítulos. Para la realización del circuito demostrador, los componentes utilizados han sido tres amplificadores operacionales UA741, 5 resistencias de $1\text{k}\Omega$, dos condensadores de $0.47\mu\text{F}$ y un potenciómetro P120 de rango medido de 1Ω a $11,88\text{k}\Omega$.

El UA741 [16] es un amplificador operacional de propósito general, puede ser utilizado en diversas aplicaciones, como por ejemplo, sumador, integrador y/o de filtro activo. Este operacional se puede alimentar con $\pm 15\text{V}$ y su patillaje es el siguiente:

UA741CN

PIN	Uso	PIN	Uso
1	Offset null 1	5	Offset null 2
2	Entrada inversora	6	Salida
3	Entrada no inversora	7	VCC ⁺
4	VCC ⁻	8	No conectado

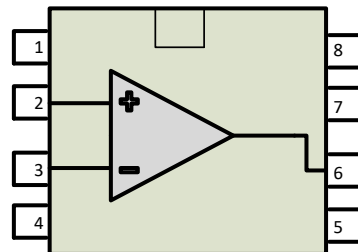


Figura 62. Encapsulado del amplificador operacional UA741CN.

El potenciómetro utilizado [15] tiene un tamaño de 12.40mm x 8.80mm, una rotación de 300°, una resistencia mínima de 1 Ω y máxima de 11.88k Ω . Este potenciómetro es de orificio pasante y su imagen real se muestra a continuación:



Figura 63. Potenciómetro P120

4.2 Circuito prototipo demostrador

Utilizando los componentes anteriormente citados y usando la estación de soldadura, se implementa en la placa protoboard el circuito Wah, dando como resultado el mostrado en la Figura 64:

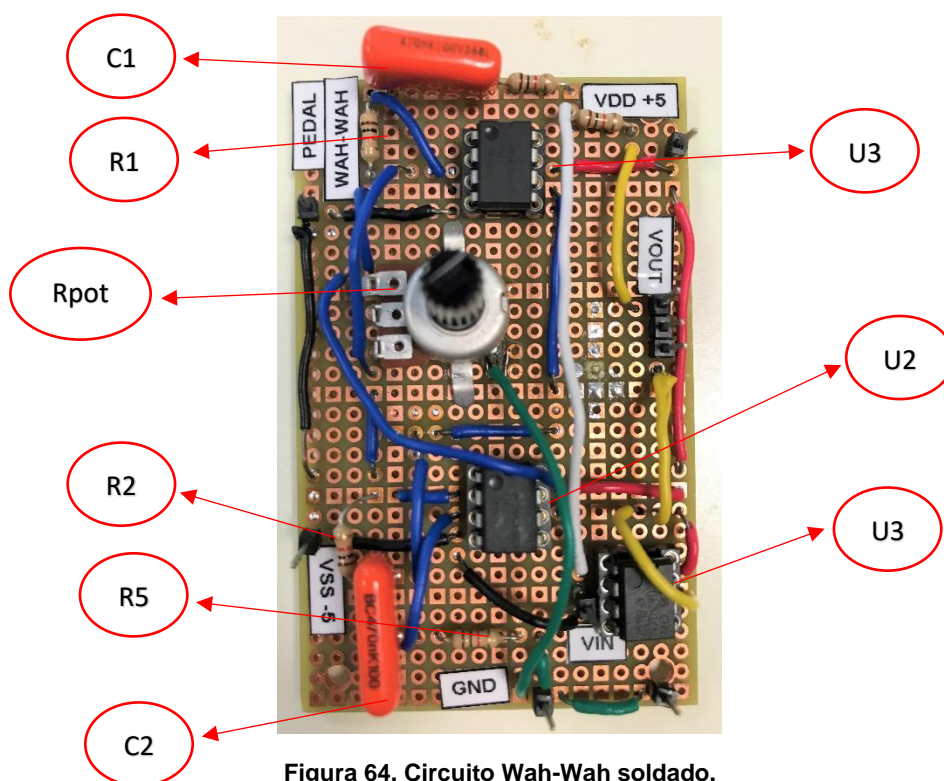


Figura 64. Circuito Wah-Wah soldado.

4.3 Medidas experimentales

En esta parte del proyecto se pasará a analizar el circuito Wah-Wah en el laboratorio, implementando previamente sobre una protoboard, y observando que los resultados

analíticos y de simulación concuerdan con los proporcionados por el circuito demostrador.

Para la excitación del circuito, se ha utilizado el generador de funciones, en el que se ha generado una señal sinusoidal de 0.5Vpp. Además, el prototipo se ha alimentado entre $\pm 5V$ mediante una fuente de alimentación DC.

Para observar la salida del circuito se utiliza un osciloscopio, el cual tiene dos sondas, la primera va conectada a la entrada (amarilla) y la segunda a la salida del circuito (verde).

Se colocará el potenciómetro en el nivel máximo permitido ($11.88k\Omega$), se ajustará el eje de tiempos para la correcta visualización de las señales, y se observarán las formas de onda de tensiones de entrada y salida.

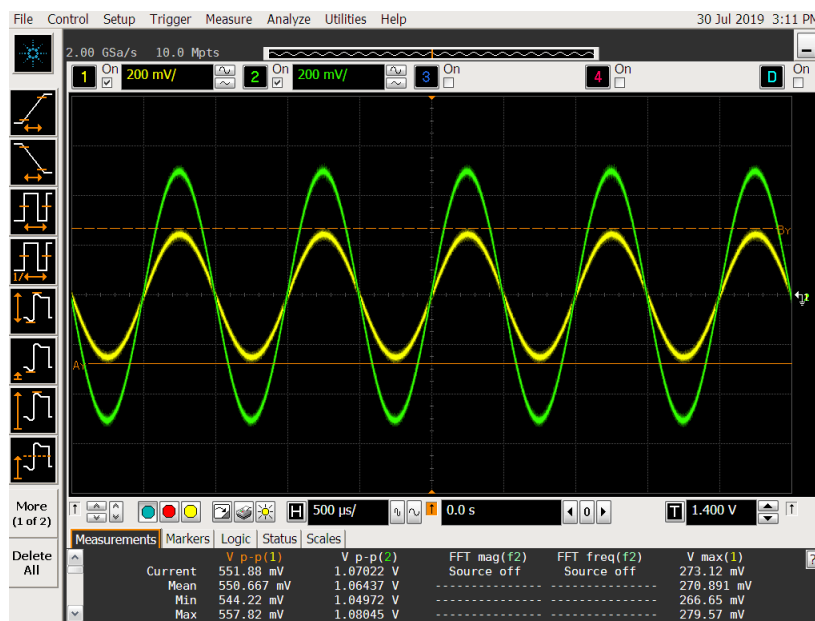
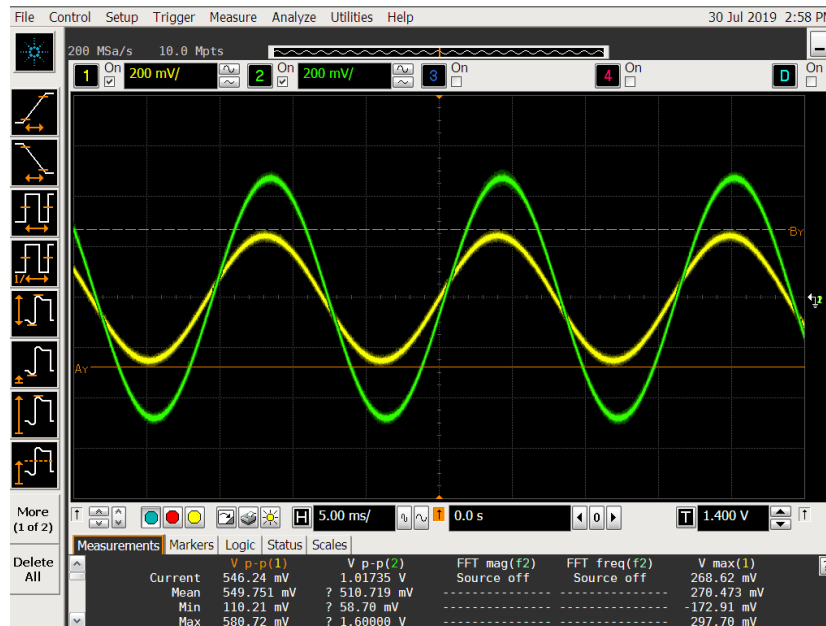


Figura 65. Pedal Wah con $\Delta_v = 2$ con resistencia máxima

Como puede observarse la sinusoidal amarilla es la entrada de 0.5Vpp y frecuencia 1kHz y la sinusoidal verde es la salida de 1Vpp. A la vista de los resultados podemos concluir que el circuito está funcionando de manera correcta, ya que tiene una ganancia de $\Delta_v = \frac{1.064V}{558.667mV} = 1.90 \approx 2$, para la frecuencia $f_o = 1Khz$, correspondiente con la resistencia máxima del potenciómetro $R_4 = 11.88k\Omega$. Debe recordarse que a mayor valor del potenciómetro mayor es la frecuencia para la que funciona el filtro tal como se indica en la expresión (2.17).

Por otro lado, se simula el mismo circuito para la resistencia mínima de 38Ω , obteniendo el siguiente resultado:

Figura 66. Pedal Wah con $\Delta_v = 2$ con mínima resistencia

A la vista del resultado, el circuito está funcionando correctamente para ambos casos ya que la ganancia es de $\Delta_v = \frac{1.064V}{558.667mV} = 1.90 \approx 2$ a la frecuencia correspondiente para el valor del potenciómetro, que en este caso es de $R_4 = 38\Omega$, al cual le corresponde una frecuencia de $f_o = 63Hz$.

Una vez comprobado el correcto funcionamiento para el valor máximo y mínimo del potenciómetro, se comprobará que para señales de entrada con frecuencias fuera del ancho de banda del filtro, este no tendrá efecto sobre la señal presentando una ganancia de $\Delta_v = 1$.

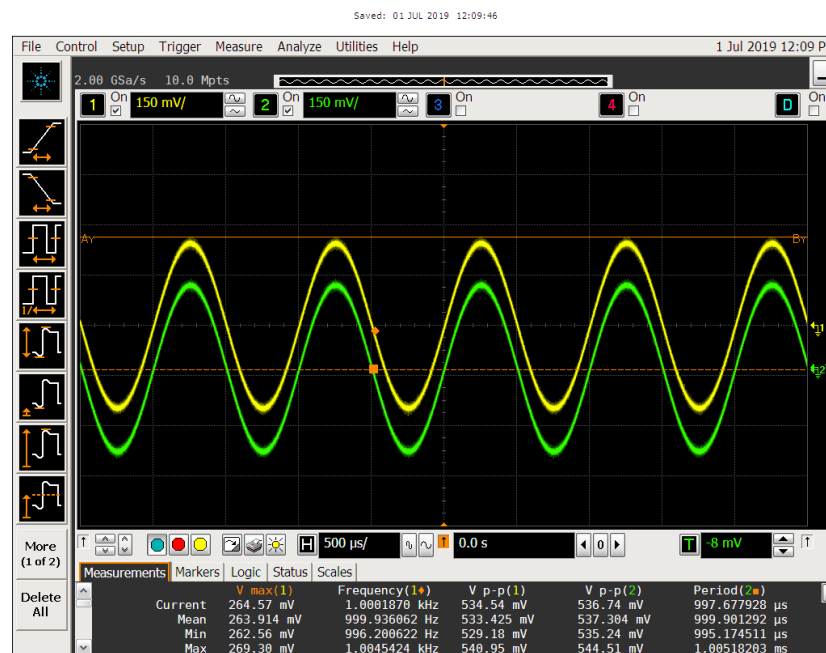


Figura 67. Pedal Wah para señal de entrada fuera de la banda fuera de la banda del filtro

Como puede observarse, la señal de salida, es indentica a la señal de entrada, funcionando así el circuito de la forma esperada.

4.4 Cálculo del ancho de banda mínimo y máximo.

A modo de ejemplo, se calculará el ancho de banda de los filtros activos obtenidos para los valores mínimo y máximo del potenciómetro. Para ello, se excitará el circuito con una señal de entrada de amplitud $0.5V_{pp}$, se identificará la frecuencia de resonancia del filtro como aquella que produce una señal de salida de amplitud $1V_{pp}$, lo que implica una ganancia de $\Delta_V = 2$. Posteriormente se variará la frecuencia de la señal v_{in} hasta alcanzar una tensión de salida de $\frac{1V_{pp}}{\sqrt{2}} = \frac{1}{\sqrt{2}} = 0.707V_{pp}$, o lo que es lo mismo, una pérdida de ganancia de -3dB.

Tal y como se muestra en las figuras 66 y 67, Para la resistencia más baja (38Ω) del potenciómetro se obtienen unos limites de ancho de banda (BW) superior e inferior de:

$$BW_{SUPERIOR} = 369.98Hz$$

$$BW_{INFERIOR} = 125.06Hz$$

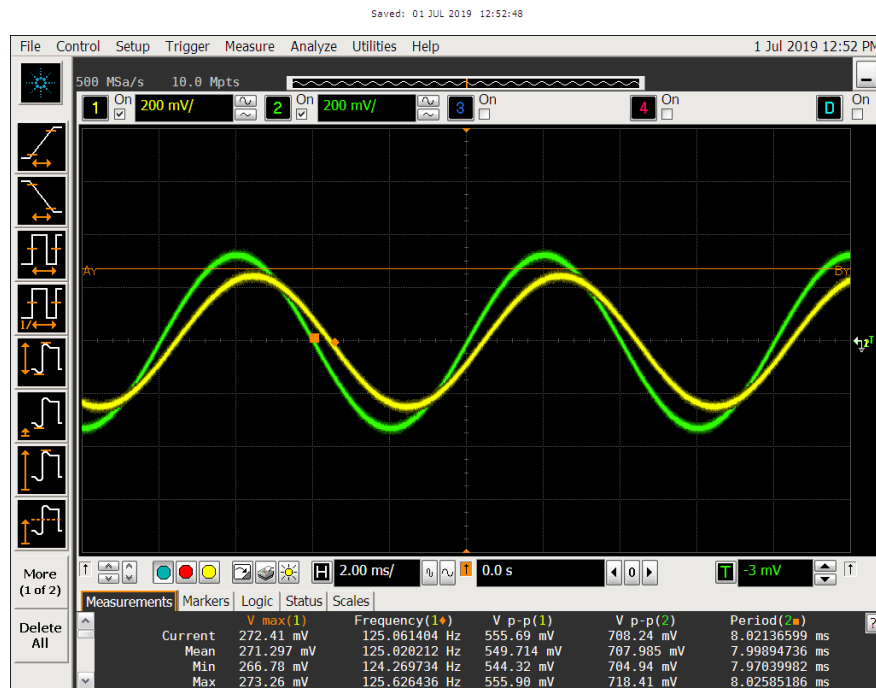


Figura 68. Límite inferior de ancho de banda para mínima resistencia

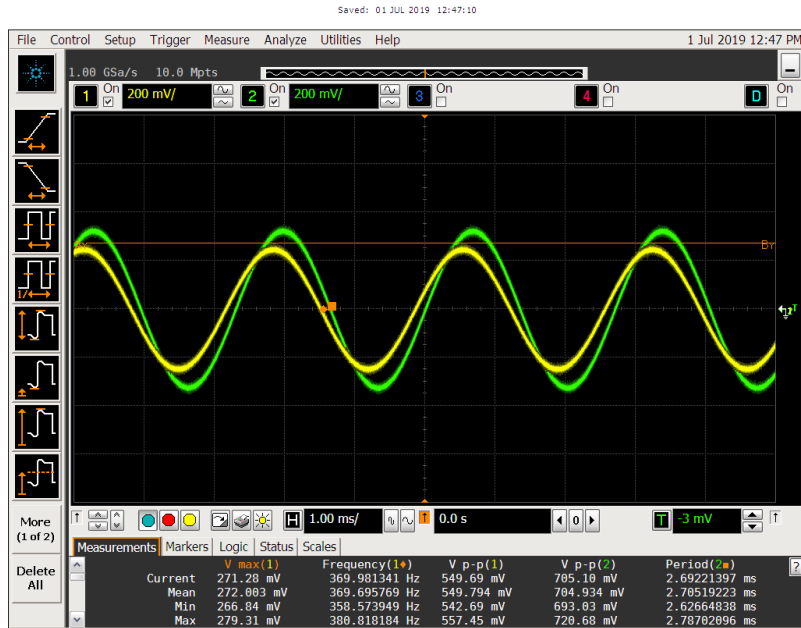


Figura 69. Límite superior de ancho de banda para mínima resistencia

Para la resistencia más alta ($11.88k\Omega$), se obtienen unos límites del ancho de banda de:

$$BW_{SUPERIOR} = 3.99kHz$$

$$BW_{INFERIOR} = 330.22Hz$$

Este comportamiento se aprecia en la Figura 70 y Figura 71, las cuales muestran la medida del ancho de banda para la resistencia máxima proporcionada por el potenciómetro R_4 , indicando los límites superior e inferior del ancho de banda respectivamente.

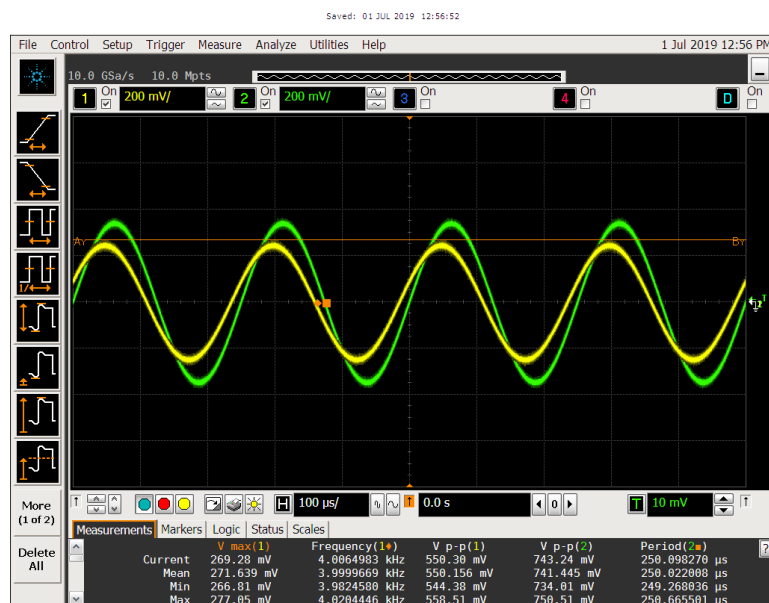


Figura 70. Límite superior del ancho de banda para resistencia máxima

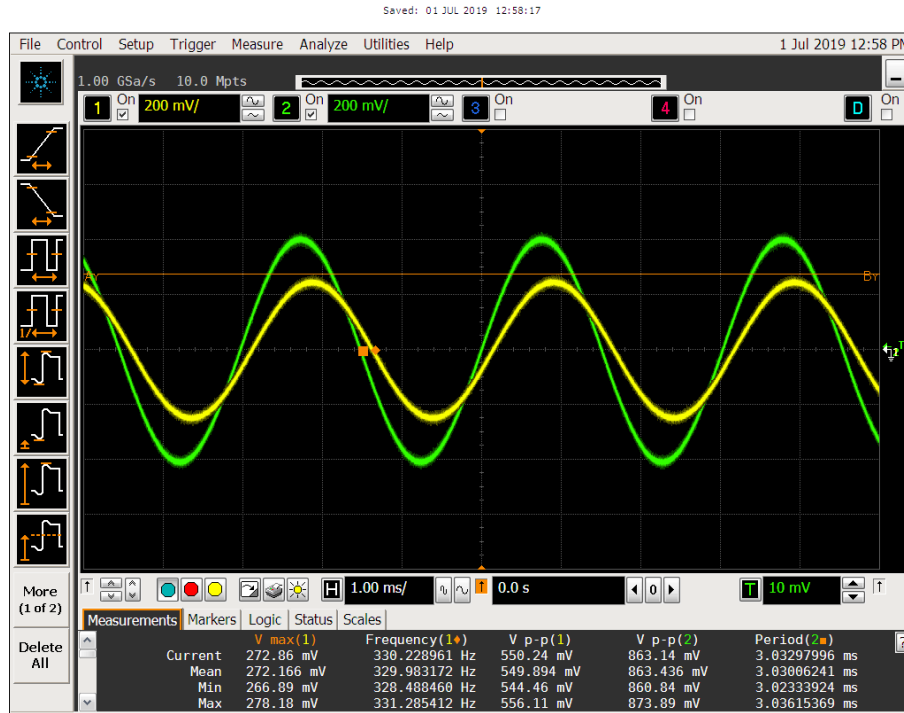


Figura 71. Límite inferior del ancho de banda para resistencia máxima

Adicionalmente, se ha utilizado la Red Pitaya [17] para calcular los límites superior e inferior del ancho banda con las diferentes resistencias del potenciómetro. Para ello se ha conectado la Red Pitaya al circuito demostrador y se ha observado directamente la medida del diagrama de Bode de la función de transferencia.

A continuación, en las Figura 72 y Figura 73 se muestran los límites inferior y superior del ancho de banda, para un valor del potenciómetro de 38Ω .

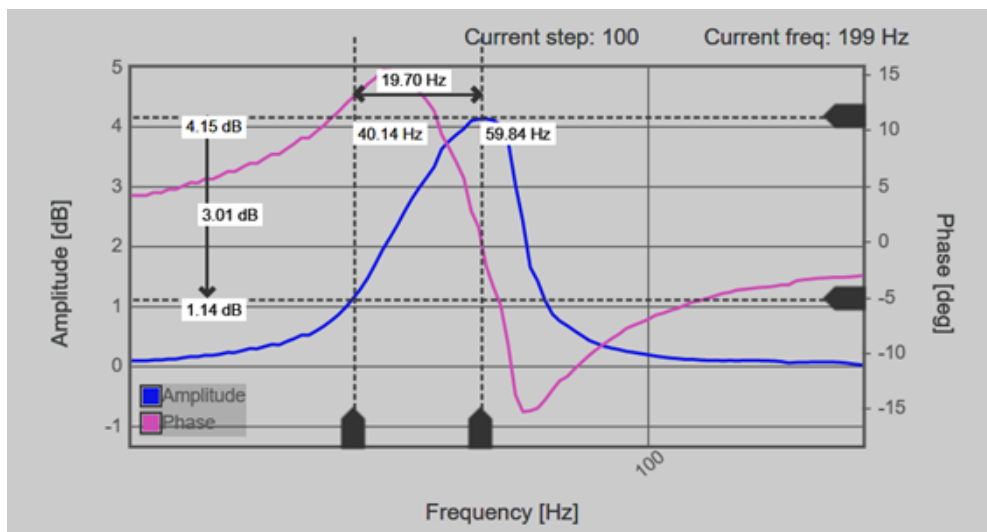


Figura 72. Límite inferior del ancho de banda para resistencia mínima con Red Pitaya.

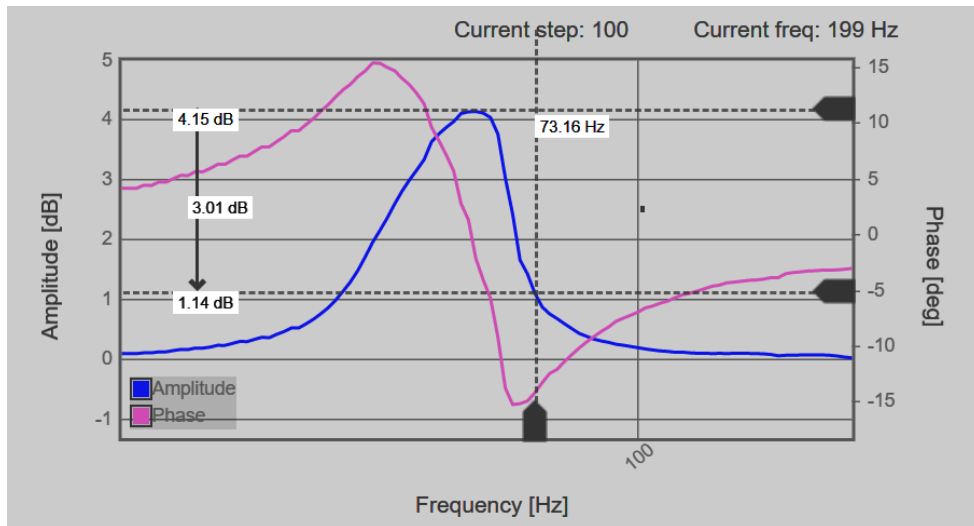


Figura 73. Límite superior del ancho de banda para resistencia mínima con Red Pitaya.

Los extremos del ancho de banda obtenidos en las Figura 72 y Figura 73 son:

$$BW_{SUPERIOR} = 13.32Hz$$

$$BW_{INFERIOR} = 19.70Hz$$

Por otro lado, se calcula el ancho de banda para el máximo valor del potenciómetro (11.88kΩ), como puede observarse en las Figura 74 y Figura 75.

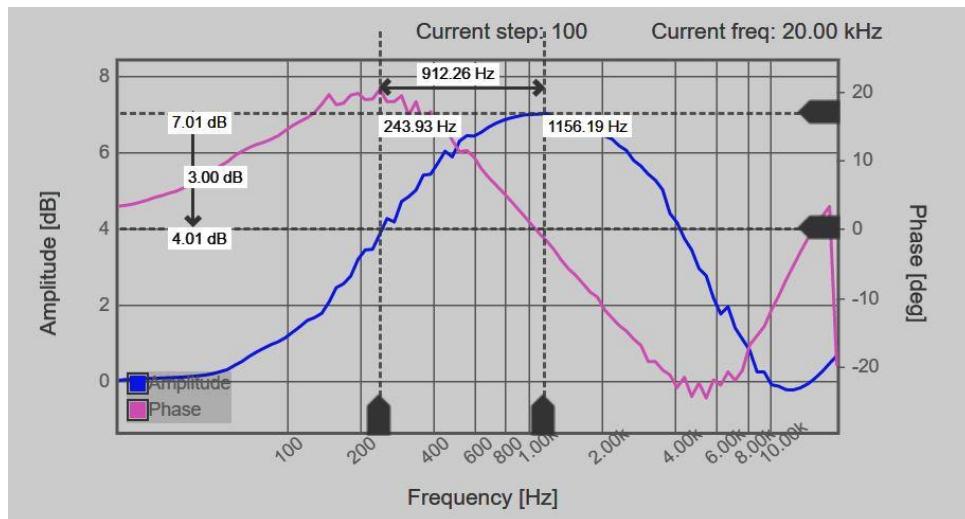


Figura 74. Límite inferior del ancho de banda para resistencia máxima con Red Pitaya.

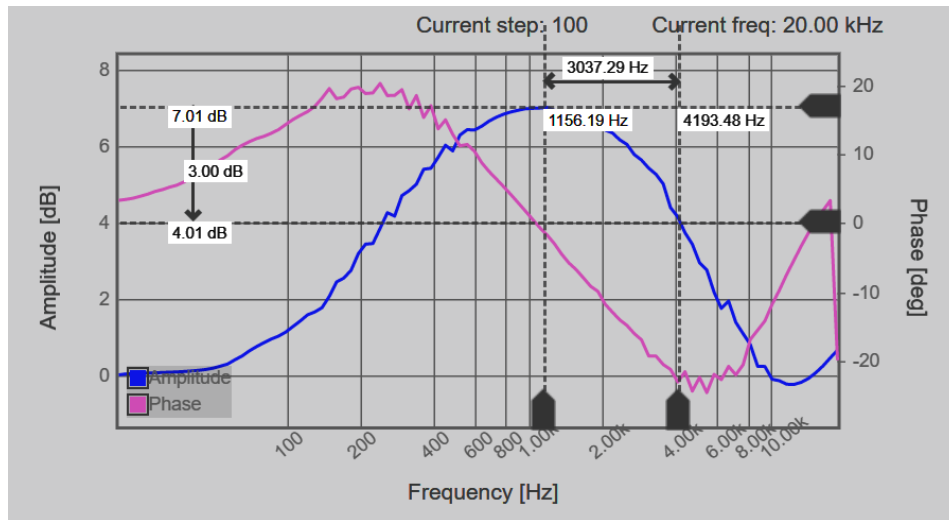


Figura 75. Límite superior del ancho de banda para resistencia máxima con Red Pitaya.

Los límites del ancho de banda obtenidos en las Figura 74 y Figura 75 son:

$$BW_{SUPERIOR} = 3.03kHz$$

$$BW_{INFERIOR} = 912.26Hz$$

A continuación, para finalizar este capítulo, se mostrará una tabla comparativa con los resultados obtenidos tras las simulaciones.

Tabla 14. Comparativa de los resultados obtenidos en el pedal Wah-Wah

R_4	Analítico	PSPICE	Experimental	Red Pitaya
38Ω	$f_o = 75.71Hz$ $BW_{min} = 64.84Hz$ $BW_{max} = 88.49Hz$ $BW = 23.64Hz$ $\Delta_v = -6dB$	$f_o = 65.90Hz$ $BW_{min} = 61.66Hz$ $BW_{max} = 70.71Hz$ $BW = 9.05Hz$ $\Delta_v = -6dB$	$f_o = 60.05Hz$ $BW_{min} = 125.06Hz$ $BW_{max} = 369.98Hz$ $BW = 244.92Hz$ $\Delta_v = -5.57dB$	$f_o = 59.84Hz$ $BW_{min} = 19.70Hz$ $BW_{max} = 13.32Hz$ $BW = 19.70Hz$ $\Delta_v = -4.15dB$
11.88kΩ	$f_o = 1.076kHz$ $BW_{min} = 229.58Hz$ $BW_{max} = 4.99kHz$ $BW = 23.64Hz$ $\Delta_v = -6dB$	$f_o = 1kHz$ $BW_{min} = 398.74Hz$ $BW_{max} = 2.57kHz$ $BW = 2.27kHz$ $\Delta_v = -6dB$	$f_o = 1.02kHz$ $BW_{min} = 330.22Hz$ $BW_{max} = 3.99kHz$ $BW = 3.65kHz$ $\Delta_v = -5.57dB$	$f_o = 1.15kHz$ $BW_{min} = 912.26Hz$ $BW_{max} = 3.03kHz$ $BW = 3.03kHz$ $\Delta_v = -7.01dB$

Capítulo 3: Multiplicador de 4 cuadrantes

1 Fundamentos teóricos

En esta parte del proyecto se desarrolla un multiplicador analógico de 4 cuadrantes, cuya función consiste en multiplicar dos señales para obtener distintos efectos de sonido. Un multiplicador analógico es un circuito con una salida proporcional al producto de dos entradas [18].

$$V_{out} = v_1 \cdot v_2 \quad (3.1)$$

El circuito se ha realizado utilizando diodos, ya que usando amplificadores operacionales con diodos se puede obtener de manera sencilla el logaritmo y la exponencial para cualquier entrada. A continuación, se muestra un pequeño esquema que explica de manera general el circuito que se implementa y la función que realiza cada bloque:

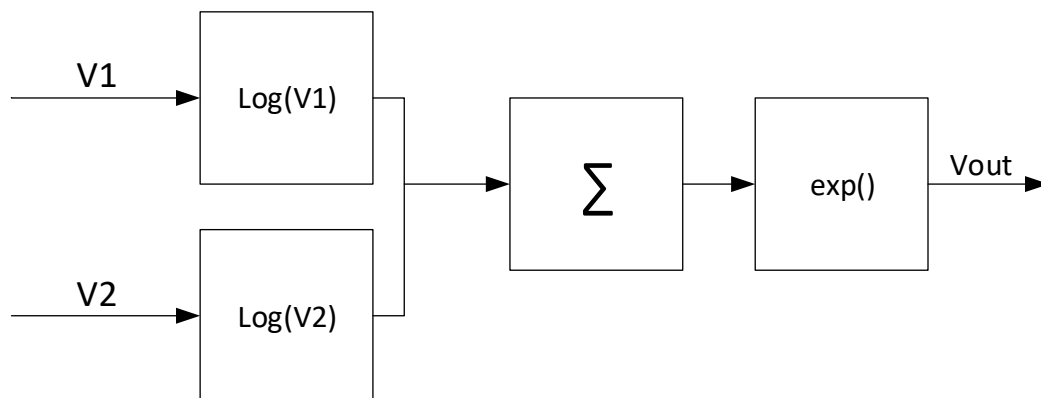


Figura 76. Esquema de un multiplicador analógico

El funcionamiento del multiplicador se basa en la propiedad de la suma de dos logaritmos, la que es igual al logaritmo del producto:

$$\log(V_1) + \log(V_2) = \log(V_1 \cdot V_2) \quad (3.2)$$

Como se observa en la Figura 76, para realizar la multiplicación de dos señales, primero se realiza su logaritmo, posteriormente se suman ambos logaritmos y finalmente, se aplica la función exponencial, obteniéndose:

$$e^{\log(V_1 \cdot V_2)} = V_1 \cdot V_2 \quad (3.3)$$

Desde el punto de vista matemático, esta solución solo permite entradas positivas ya que el algoritmo de un número negativo no existe. Por esta razón se tendrá que cambiar la orientación de los diodos dependiendo de la polaridad de la señal de entrada. A

continuación, se explica cada uno de los bloques por separado, mostrando cuál es su circuito y la función que realiza.

1.1 Amplificador logarítmico

El circuito de un amplificador logarítmico se basa en un amplificador operacional, junto a un diodo y a una resistencia. La función de la resistencia es simplemente controlar la intensidad de salida del amplificador.

En la Figura 77, se muestra un amplificador logarítmico funcionando para entradas positivas. Esto se conoce mediante la posición del diodo, ya que está colocado de manera que solo pasa la corriente en sentido positivo.

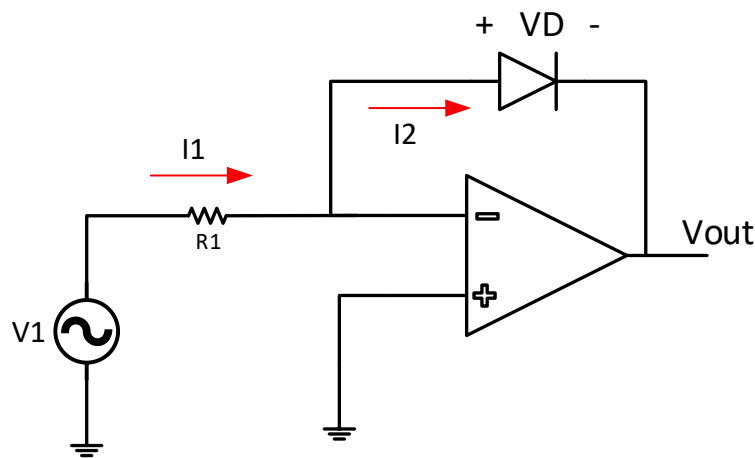


Figura 77. Amplificador logarítmico para entradas positivas.

Recordando la relación entre la corriente y el voltaje de un diodo:

$$I_D = I_S(e^{\frac{V_D}{V_T}} - 1) \quad (3.3)$$

Donde V_T es el voltaje térmico que es de 25mV para temperatura de operación ambiente e I_S es la corriente que fluye a través del diodo si está polarizado en inversa.

Se supone el amplificador operacional como ideal es decir la tensión en ambos terminales de entrada (positivo y negativo) es la misma.

Analizando la corriente I_1 se obtiene:

$$I_1 = \frac{V_1}{R_1} \quad (3.4)$$

La corriente I_2 que pasa por el diodo:

$$I_2 = I_S(e^{\frac{0-V_{out}}{V_T}} - 1) \quad (3.5)$$

Como la impedancia de entrada del amplificador operacional ideal es infinita, puede asumirse que toda la intensidad I_1 fluye a través del diodo.

$$I_1 = I_2$$

Igualando ambas corrientes se puede calcular la tensión de salida del circuito:

$$\frac{V_1}{R_1} = I_S(e^{\frac{0-V_{out}}{V_T}} - 1) \quad (3.6)$$

Despejando V_{out} de la exponencial se obtiene la tensión de salida del circuito para entradas positivas:

$$V_{out} = -V_T \cdot \ln\left(\frac{V_1}{R_1 \cdot I_S} + 1\right) \quad (3.7)$$

Nuevamente, se calcula la tensión de salida del amplificador logarítmico para entradas negativas. En este caso el diodo está dado la vuelta como se puede observar en la Figura 78:

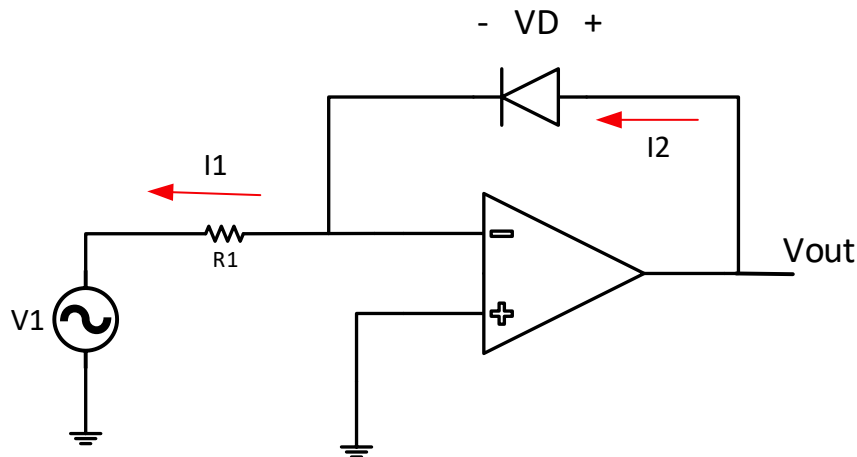


Figura 78. Amplificador logarítmico para entradas negativas.

Analizando las corrientes I_1 e I_2 como en el caso anterior se obtiene:

$$I_1 = \frac{-V_1}{R_1} \quad (3.8)$$

$$I_2 = I_S(e^{\frac{V_{out}}{V_T}} - 1) \quad (3.9)$$

Igualando las corrientes y despejando V_{out} se obtiene la tensión de salida:

$$V_{out} = -V_T \cdot \ln\left(\frac{V_1}{R_1 \cdot I_S} + 1\right) \quad (13.0)$$

1.2 Amplificador sumador inversor

Este circuito consta de un operacional y tres resistencias como se muestra en la Figura 79:

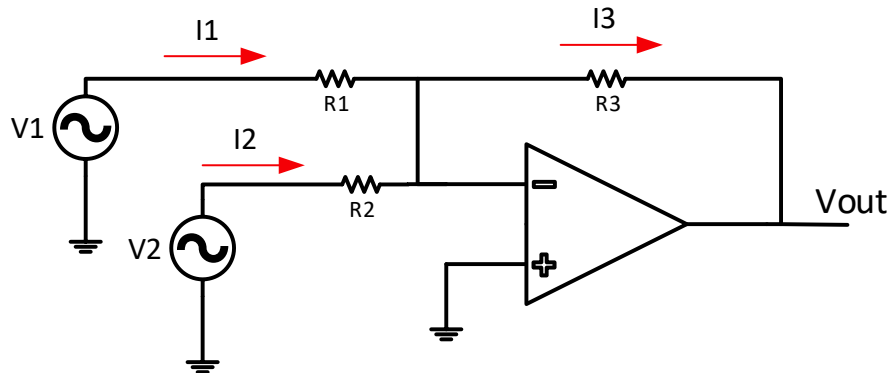


Figura 79. Sumador inversor

Analizando las corrientes, es posible calcular la tensión de salida. Para ello se supone el amplificador operacional ideal, por lo que la tensión en ambos terminales de entrada es de 0V. Con ello, se analizan las diferentes intensidades:

$$I_1 = \frac{V_1}{R_1} \quad (3.11)$$

$$I_2 = \frac{V_2}{R_2} \quad (3.12)$$

$$I_3 = \frac{-V_{out}}{R_3} \quad (3.13)$$

Igualando las intensidades I_1 y I_2 a I_3 , y despejando V_{out} :

$$\frac{V_1}{R_1} + \frac{V_2}{R_2} = \frac{-V_{out}}{R_3} \quad (3.14)$$

$$-\frac{1}{R_3} \cdot \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} \right) = V_{out} \quad (3.15)$$

Como no se quiere que el circuito tenga ganancia, se han seleccionado resistencias de igual valor ($R_3 = R_2 = R_1$), por lo que se obtiene la tensión de salida:

$$-(V_1 + V_2) = V_{out} \quad (3.16)$$

Con esto se concluye que el amplificador operacional está configurado en sumador inversor.

1.3 Amplificador antilogarítmico

El amplificador antilogarítmico consta de un diodo y una resistencia junto a un amplificador operacional. La posición del diodo depende de la polaridad de la señal de entrada.

A continuación, se mostrará el circuito para operaciones cuyas entradas son positivas, esto se debe a la posición del diodo funcionando en directa, permitiendo solo el paso de corrientes positivas.

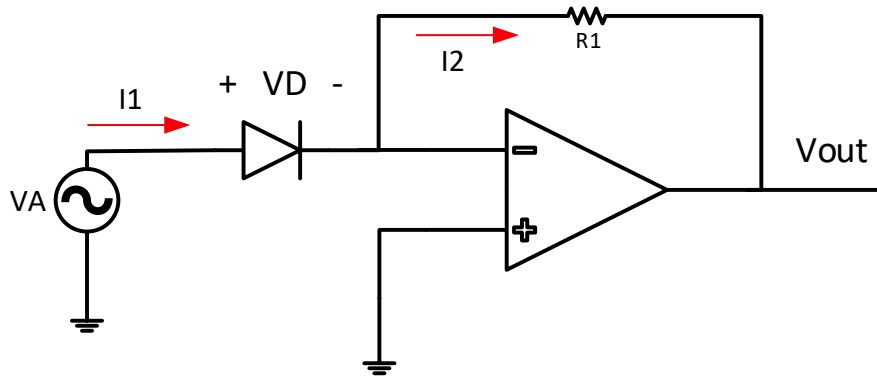


Figura 80. Amplificador antilogarítmico para entradas positivas.

Analizando las intensidades del circuito de la Figura 80 e igualándolas, se obtiene la tensión de salida. Se verifica que al introducir una señal logarítmica, se anula la función logarítmica, obteniendo solo la tensión de interés. Para la señal de entrada V_A , se utiliza la señal de salida producida por el amplificador logarítmico del apartado anterior.

$$V_A = V_T \cdot \ln\left(\frac{V_1}{R \cdot I_S} + 1\right) \quad (3.17)$$

Analizando las intensidades I_1 e I_2 :

$$I_1 = I_S \left(e^{\frac{V_D}{V_T}} - 1 \right) \quad (3.18)$$

$$I_2 = \frac{-V_{OUT}}{R_1} \quad (3.19)$$

Igualando ambas y despejando V_{out} :

$$I_1 = I_2 = \frac{-V_{OUT}}{R_1} = I_S \left(e^{\frac{V_D}{V_T}} - 1 \right) \quad (3.20)$$

$$V_{out} = -I_S \cdot R_1 \cdot \left(e^{\frac{V_D}{V_T}} - 1 \right) \quad (3.21)$$

Donde V_D es la señal de entrada logarítmica:

$$\begin{aligned}
 V_{out} &= -I_S \cdot R_1 \cdot \left(e^{\frac{V_T \cdot \ln(\frac{V_1}{R \cdot I_S} + 1)}{V_T}} - 1 \right) = -I_S \cdot R_1 \cdot \left(e^{\ln(\frac{V_1}{R \cdot I_S} + 1)} - 1 \right) \\
 &= -I_S \cdot R_1 \cdot \left(\frac{V_1}{R_1 \cdot I_S} + 1 - 1 \right) = -V_1
 \end{aligned} \quad (3.22)$$

Como se observa en la ecuación (3.22), el logaritmo de la señal se ha cancelado obteniendo el voltaje deseado. Con esto se concluye que el módulo está operando de manera correcta.

A continuación, se analiza el amplificador antilogarítmico para entradas negativas siendo la entrada V_A :

$$V_A = -V_T \cdot \ln\left(\frac{V_1}{R \cdot I_S} + 1\right) \quad (3.23)$$

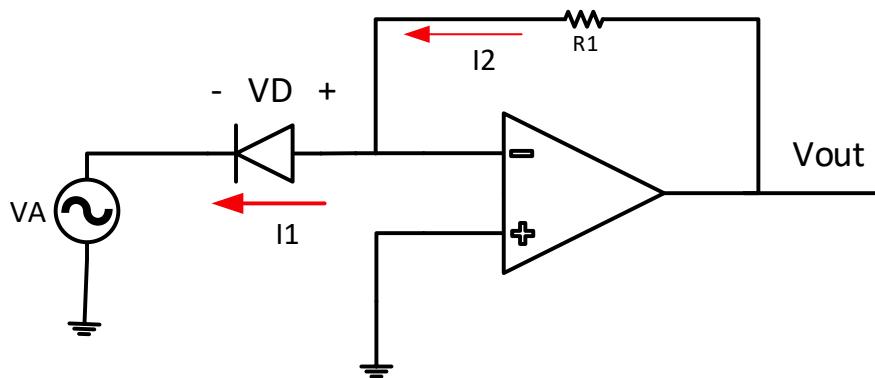


Figura 81. Amplificador antilogarítmico para entradas negativas

Analizando las intensidades:

$$I_1 = I_S \left(e^{\frac{V_D}{V_T}} - 1 \right) \quad (3.24)$$

$$I_2 = \frac{V_{OUT}}{R_1} \quad (3.25)$$

E igualándolas:

$$I_1 = I_2 = \frac{V_{OUT}}{R_1} = I_S \left(e^{\frac{-V_1}{V_T}} - 1 \right) \quad (3.26)$$

Conociendo la señal de entrada V_A logarítmica y despejando V_{OUT} se obtiene la tensión de salida:

$$\begin{aligned}
 V_{out} &= -I_S \cdot R_1 \cdot \left(e^{\frac{V_T \cdot \ln\left(\frac{V_1}{R \cdot I_S} + 1\right)}{V_T}} - 1 \right) = -I_S \cdot R \cdot \left(e^{\ln\left(\frac{V_1}{R \cdot I_S} + 1\right)} - 1 \right) \\
 &= -I_S \cdot R \cdot \left(\frac{V_1}{R \cdot I_S} + 1 - 1 \right) = -V_1
 \end{aligned} \tag{3.27}$$

1.4 Buffer no inversor

Este circuito se utiliza para añadir el retraso que añaden los amplificadores en el resto de los cuadrantes cuando no hace falta invertir la entrada. El esquemático es el mostrado en la Figura 82:

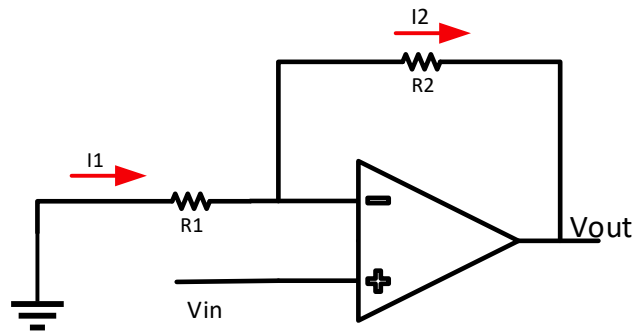


Figura 82. Buffer no inversor

Analizando por corrientes el circuito y suponiendo el amplificador operacional como ideal, se calcula la ganancia del circuito:

$$I_1 = \frac{-V_{IN}}{R_1} \tag{3.28}$$

$$I_2 = \frac{V_{IN} - V_{OUT}}{R_2} \tag{3.29}$$

Igualando ambas intensidades y sacando factor común a V_{IN} se obtiene fácilmente la ganancia del circuito:

$$I_1 = I_2 = \frac{-V_{IN}}{R_1} = \frac{V_{IN} - V_{OUT}}{R_2} \tag{3.30}$$

$$\Delta_V = \frac{V_{OUT}}{V_{IN}} = \frac{R_2}{R_1} + 1 \tag{3.31}$$

1.5 Amplificador inversor

El amplificador inversor se utiliza para invertir la señal cuando se desea cambiar el signo de la operación matemática realizada por un bloque previo. A continuación, se

mostrará el esquemático de este circuito, Figura 83 y se analizará para calcular su ganancia y comprobar que funciona como un inversor.

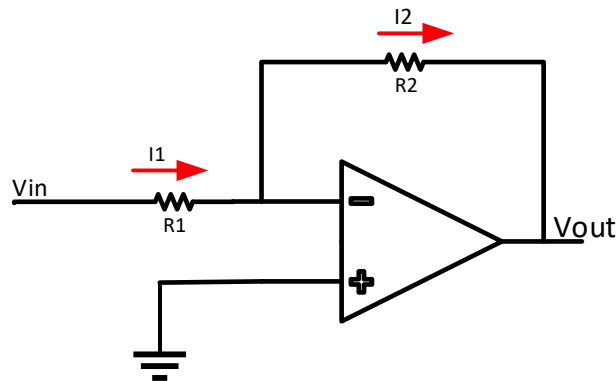


Figura 83. Amplificador inversor

Analizando las intensidades del circuito y suponiendo que funciona como un amplificador operacional ideal, se calcula la ganancia del circuito siguiendo las siguientes ecuaciones.

Calculando la intensidad por R_1 se obtiene:

$$I_1 = \frac{V_{in}}{R_1} \quad (3.32)$$

Calculando la intensidad por R_2 :

$$I_2 = \frac{-V_{OUT}}{R_2} \quad (3.33)$$

Igualando ambas intensidades se puede llegar fácilmente a la expresión de la ganancia:

$$I_1 = I_2 = \frac{V_{IN}}{R_1} = \frac{-V_{OUT}}{R_2} \quad (3.34)$$

$$\Delta_V = \frac{V_{OUT}}{V_{IN}} = \frac{-R_2}{R_1} \quad (3.35)$$

2 Caracterización analítica

En este apartado, se analizarán los cuatro cuadrantes por separado, indicando las ecuaciones de salida de cada uno de los bloques. También, se explicarán los motivos por los que los diodos se han colocado en un sentido determinado. A continuación, se comenzará a analizar cada uno de los cuadrantes.

2.1 Cuadrante 1

En este cuadrante se multiplican las entradas positivas de las señales, la primera parte consta de dos amplificadores logarítmicos que operan sobre la parte positiva de la señal. Una vez realizado el logaritmo, las dos señales se suman con el amplificador sumador inversor y se pasan por el amplificador antilogarítmico para reconstruir la señal multiplicada. El diodo del antilogaritmo está orientado de manera que reconstruye la parte positiva de la señal, ya que tanto la tensión V_{sum} como la intensidad I_{sum} son positivas. Por último, se coloca un amplificador inversor debido a la señal negativa a la salida del amplificador antilogaritmo ya que en este caso se están multiplicando dos entradas positivas cuyo resultado debe ser positivo.

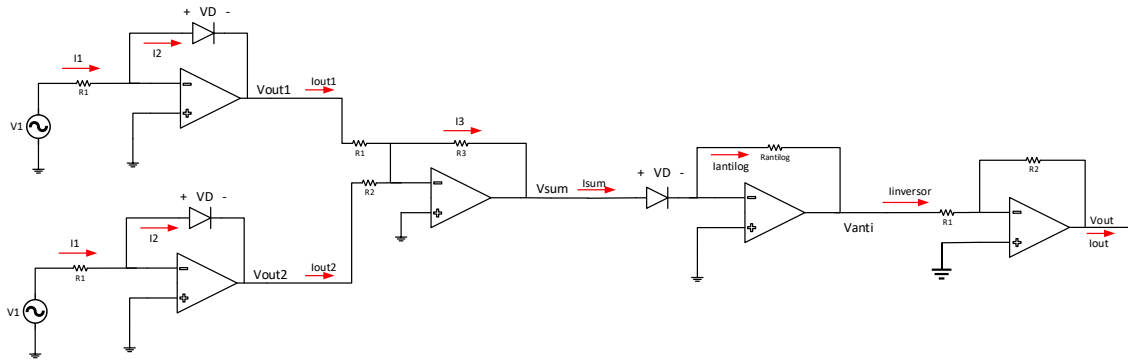


Figura 84. Primer cuadrante (Teórico).

Analizando el circuito de la Figura 84 se obtendrá la salida total y se comprobará que está funcionando de manera correcta. Para empezar a analizar el circuito se comenzará por la ecuación (3.3) de la corriente que pasa por el diodo:

$$I_D = I_S(e^{\frac{V_D}{V_T}} - 1) \quad (3.36)$$

La tensión en el terminal del diodo es $V_D = -V_{out1}$, analizando la intensidad que pasa por las resistencias de entrada e igualándolo a la intensidad de salida ($I_1 = I_2 = I_D$), se calculan las salidas V_{out1} y V_{out2} :

$$\frac{V_1}{R_1} = I_S(e^{\frac{V_{out1}}{V_T}} - 1) \quad (3.37)$$

Despejando V_{out1} de la ecuación anterior, se obtiene la salida del amplificador logarítmico:

$$V_{out1} = -V_T \cdot \ln\left(\frac{V_{in1}}{R_1 I_S} + 1\right) \quad (3.38)$$

De la misma forma se calcula la tensión de salida del segundo amplificador logarítmico (V_{out2}), obteniendo la siguiente ecuación:

$$V_{out2} = -V_T \cdot \ln\left(\frac{V_{in2}}{R_1 I_S} + 1\right) \quad (3.39)$$

Como se puede observar en la Figura 84, la salida de dos amplificadores logarítmicos llega a un amplificador sumador inversor, teniendo este todas las resistencias del mismo valor ($R_1 = R_2 = R_3$), lo que hace que no se obtenga ninguna amplificación, funcionando como un sumador inversor. Sumando ambas salidas se obtiene la siguiente ecuación:

$$-\frac{V_{sum}}{R_3} = \frac{V_{out1}}{R_1} + \frac{V_{out2}}{R_2} \quad (3.40)$$

Despejando V_{sum} se obtiene:

$$V_{sum} = -R_3 \left(\frac{V_{out1}}{R_1} + \frac{V_{out2}}{R_2} \right) \quad (3.41)$$

Como se ha dicho, el sumador no tiene ganancia por lo que todas las resistencias son del mismo valor. Cancelando las resistencias se obtiene el siguiente valor de tensión:

$$\begin{aligned} V_{sum} = -V_{out1} - V_{out2} &= V_T \cdot \ln \left(\frac{V_{in1}}{R_1 I_S} + 1 \right) + V_T \cdot \ln \left(\frac{V_{in2}}{R_1 I_S} + 1 \right) \\ &\simeq V_T \cdot \ln \left(\frac{V_{in1} \cdot V_{in2}}{(R_1 I_S)^2} \right) \end{aligned} \quad (3.42)$$

Como se ha indicado anteriormente, la tensión V_{sum} es positiva por lo que el diodo orientara como se muestra en la Figura 84. La siguiente etapa consta de un amplificador antilogarítmico cuya función es deshacer el logaritmo aplicando su operación inversa, es decir la exponencial. Analizando las intensidades que circulan por él se obtiene la siguiente ecuación:

$$I_S (e^{\frac{V_{sum}}{V_T}} - 1) = \frac{-V_{antilog}}{R_{antilog}} \quad (3.43)$$

Despejando $V_{antilog}$ se observa como desaparece el logaritmo de la ecuación anterior:

$$V_{antilog} = -R_{antilog} \cdot I_S \left(e^{\frac{V_T \cdot \ln \left(\frac{V_{in1} \cdot V_{in2}}{(R_1 I_S)^2} \right)}{V_T}} - 1 \right) \quad (3.44)$$

Como las dos resistencias $R_{antilog}$ y R_1 tienen el mismo valor se obtiene la siguiente expresión:

$$V_{antilog} \simeq -\frac{V_{in1} \cdot V_{in2}}{R_1 I_S} \quad (3.45)$$

Se observa que la intensidad de salida posee un signo menos, lo que quiere decir que la señal esta invertida, lo que produce un resultado erróneo en la multiplicación ya que en este caso se están multiplicando dos señales positivas y el resultado ha de ser positivo. Este es el motivo por el cual se coloca un amplificador en configuración inversora.

Analizando el último bloque se obtiene la expresión de la salida total del circuito. En la siguiente ecuación las resistencias R_1 y R_2 tienen el mismo valor:

$$V_{out} = \frac{-R_2}{R_1} \cdot \left(-\frac{V_{in1} \cdot V_{in2}}{R_1 I_S} \right) = \frac{V_{in1} \cdot V_{in2}}{R_1 I_S} \quad (3.46)$$

Como se observa, la salida del circuito es positiva lo cual quiere decir que está operando de la manera correcta.

2.2 Cuadrante 2

El segundo cuadrante del multiplicador se muestra en la Figura 85, en la cual se puede observar que los diodos del amplificador logarítmico están orientados de manera diferente a la anterior; ahora el diodo del primer amplificador logarítmico solo conducirá para señales de entrada negativas. Por el contrario, el segundo amplificador logarítmico tiene el diodo hacia orientado de forma opuesta, conduciendo para señales de entrada positivas.

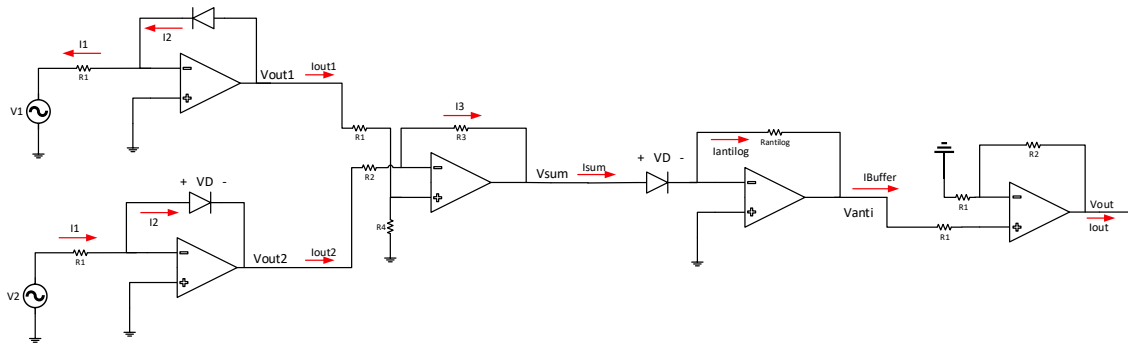


Figura 85. Segundo cuadrante (Teórico)

Nuevamente, se procede a analizar el circuito para obtener la salida total y asegurar que está operando de manera correcta. A continuación, se muestran las salidas de los amplificadores logarítmicos:

$$V_{out1} = V_T \cdot \ln\left(\frac{-V_{in1}}{R_1 I_S} + 1\right) \quad (3.47)$$

$$V_{out2} = -V_T \cdot \ln\left(\frac{V_{in2}}{R_1 I_S} + 1\right) \quad (3.48)$$

Sumando las dos salidas con el amplificador restador se obtiene la siguiente expresión:

$$V_{sum} = V_{out1} \left(\frac{R_4}{R_1 + R_2} \right) \left(1 + \frac{R_3}{R_2} \right) - V_{out2} \frac{R_3}{R_2} \quad (3.49)$$

Todas las resistencias son iguales por lo que se cancelan y queda la siguiente expresión a la salida del restador:

$$V_{sum} = V_{out1} - V_{out2} \quad (3.50)$$

$$V_{sum} = V_T \cdot \ln\left(\frac{-V_{in1} \cdot V_{in2}}{(R_1 I_S)^2}\right) \quad (3.51)$$

La tensión a la salida del sumador es positiva como en el anterior caso, lo cual quiere decir que el diodo se colocara hacia la derecha tal y como se muestra en la Figura 85. A continuación, se hará pasar la salida del sumador por un amplificador antilogarítmico para deshacer el logaritmo de la señal:

$$V_{antilog} = \frac{V_{in1} \cdot V_{in2}}{R_1 I_S} \quad (3.51)$$

En este caso, se está multiplicando una señal negativa con una positiva, es decir que el resultado es negativo, por lo que se está operando de manera correcta. Como no es necesario invertir la señal, se coloca un amplificador en configuración no inversora para añadir el retraso adicional que tienen el resto de los cuadrantes. Analizando la salida final del circuito se obtiene la siguiente expresión:

$$V_{out} = \left(\frac{R_2}{R_1} + 1\right) \cdot \left(\frac{V_{in1} \cdot V_{in2}}{R_1 I_S}\right) = \frac{2V_{in1} V_{in2}}{R_1 I_S} \quad (3.52)$$

Como se observa, la salida queda multiplicada por un factor de 2, el cual se anulará en la última etapa, quedando así todos los voltajes de salida del mismo valor.

2.3 Cuadrante 3

Este cuadrante multiplica dos entradas negativas debido a la colocación de los diodos como se observa en la Figura 86. Como en los casos anteriores, se procederá a calcular sus ecuaciones para ver que el circuito opera de la manera esperada.

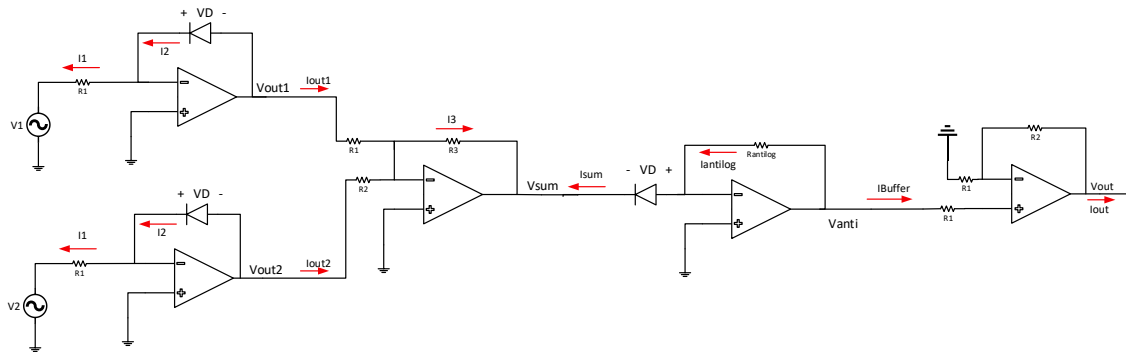


Figura 86. Tercer cuadrante (teórico)

Analizando las corrientes de entrada de los amplificadores logarítmicos se obtiene los siguientes voltajes de salida:

$$V_{out1} = V_T \cdot \ln\left(\frac{-V_{in1}}{R_1 I_S} + 1\right) \quad (3.53)$$

$$V_{out2} = V_T \cdot \ln\left(\frac{-V_{in2}}{R_1 I_S} + 1\right) \quad (3.54)$$

Una vez calculados los voltajes de salida de los amplificadores logarítmicos, se calcula la salida del amplificador sumador inversor obteniéndose así la siguiente ecuación:

$$V_{sum} \simeq -V_T \cdot \ln\left(\frac{V_{in1} \cdot V_{in2}}{(R_1 I_S)^2}\right) \quad (3.55)$$

Como la expresión es negativa, el diodo se coloca como se muestra en la Figura 86. Analizando el amplificador antilogarítmico se obtiene:

$$V_{antilog} = \frac{V_{in1} \cdot V_{in2}}{R_1 I_S} \quad (3.56)$$

Como ambas entradas son negativas, el resultado de la operación es positivo. Como se observa en la ecuación (3.41), esta no queda multiplicada por ningún factor negativo lo que quiere decir que la salida es correcta. Como no hace falta ningún amplificador inversor se coloca un buffer (amplificador no inversor) para añadir el retraso adicional que tienen los demás cuadrantes. Analizando la salida de la última etapa se obtiene el siguiente resultado:

$$V_{out} = \left(\frac{R_2}{R_1} + 1\right) \cdot \left(\frac{V_{in1} \cdot V_{in2}}{R_1 I_S}\right) = \frac{2V_{in1} V_{in2}}{R_1 I_S} \quad (3.57)$$

Las resistencias R_2 y R_1 tienen el mismo valor para no introducir una ganancia adicional. En la ecuación (3.57) se observa que la salida está multiplicada con un factor de 2, este se anulará más tarde para conseguir una simetría en la señal de todos los cuadrantes.

2.4 Cuadrante 4

En este cuadrante se multiplica una entrada positiva con una negativa, como se muestra en la Figura 87. Como en el resto de casos, se procede a analizar la salida total del circuito observando que funciona de la manera deseada.

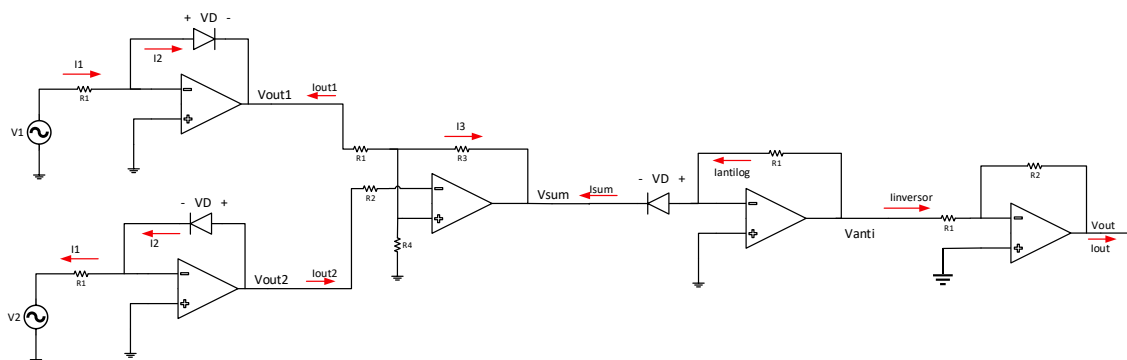


Figura 87. Cuarto cuadrante (teórico)

Se empezará calculando las salidas de los amplificadores logarítmicos:

$$V_{out1} = -V_T \cdot \ln\left(\frac{V_{in1}}{R_1 I_S} + 1\right) \quad (3.58)$$

$$V_{out2} = V_T \cdot \ln\left(\frac{-V_{in2}}{R_1 I_S} + 1\right) \quad (3.59)$$

Se sumarán con el amplificador configurado como restador:

$$V_{sum} = -V_T \cdot \ln\left(\frac{V_{in1} \cdot (-V_{in2})}{(R_1 I_S)^2}\right) \quad (3.41)$$

Una vez sumada la señal, pasa por el amplificador antilogarítmico cuyo diodo está orientado de forma que conduzca cuando la tensión de salida del restador sea negativa; obteniéndose la siguiente expresión:

$$V_{antilog} = \frac{-V_{in1} \cdot V_{in2}}{R_1 I_S} \quad (3.60)$$

Puede apreciarse en (3.60) que la tensión $V_{antilog}$ tendrá valor positivo, ya que $V_{in1} > 0$ y $V_{in2} < 0$. Sin embargo, el objetivo de este cuadrante es multiplicar V_{in1} y V_{in2} , lo que debe resultar en un valor de tensión negativo. Esto nos indica, que se tiene que colocar un amplificador inversor para conseguir la salida correcta. Una vez pasada esta señal por el amplificador inversor se obtiene la salida total del circuito corrigiendo el error de operación:

$$V_{out} = \frac{-R_2}{R_1} \cdot \left(-\frac{V_{in1} \cdot V_{in2}}{R_1 I_S}\right) = \frac{V_{in1} \cdot V_{in2}}{R_1 I_S} \quad (3.46)$$

3 Simulación en Orcad Pspice

En esta parte del proyecto, se ha simulado cada uno de los cuatro cuadrantes por separado y se ha observado que realizan el producto de las señales correctamente. El circuito tiene una limitación del voltaje de entrada máximo de 0.1V ya que, al introducir un voltaje superior, el amplificador se satura debido al nivel de intensidad que fluye por el diodo de los amplificadores antilogarítmicos. A continuación, se explicarán los cuatro cuadrantes mostrando sus simulaciones y sus respectivos esquemáticos:

3.1 Cuadrante 1

Como se observa en el esquemático de la Figura 88, este circuito multiplica dos entradas positivas, esto se puede saber observando la disposición de los diodos que acompañan a los dos amplificadores operacionales logarítmicos. La entrada que se introduce es en ambos casos de 0.1V con frecuencias de 1kHz y de 10kHz. El operacional escogido es un TLC2272 y se alimenta con una tensión de $\pm 5V$, como se muestra en la Figura 88.

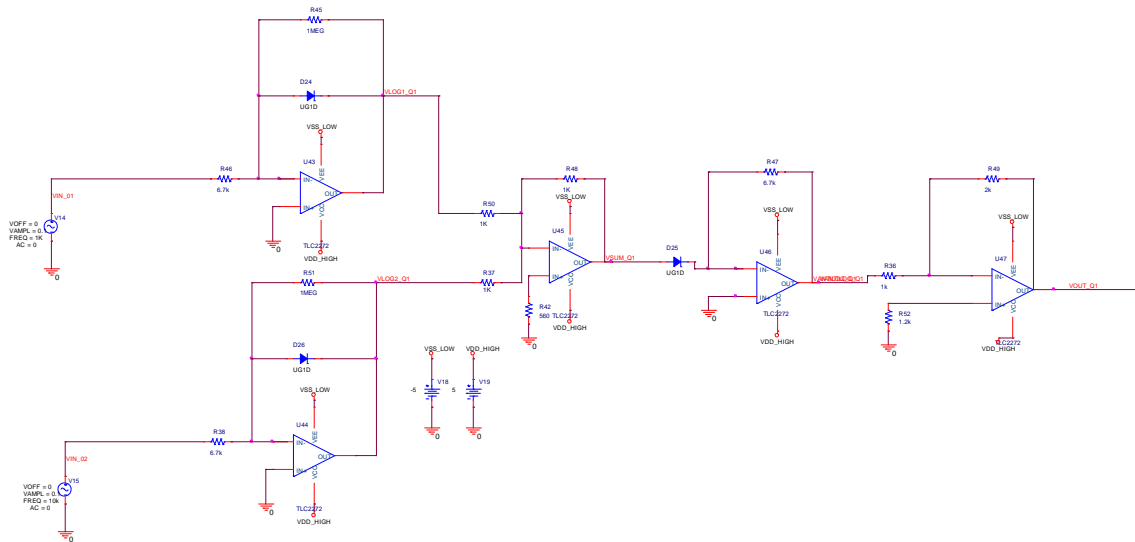


Figura 88. Cuadrante 1 del multiplicador analógico en PSPICE

A continuación, se observarán las salidas de los distintos bloques para comprobar que funcionan de la manera esperada. Para ello se realizaría un análisis transitorio, es decir en el tiempo, hasta los 1ms con un paso de 10 μ s.

Se comenzará observando la salida del amplificador logarítmico, cuyo resultado es el logaritmo de la parte positiva de la señal de entrada, que proporciona un valor próximo a la tensión de conducción del diodo. Para entradas de valor negativo, el diodo no conducirá corriente, lo que producirá una tensión de salida $v_{out} \approx V_{cc}$.

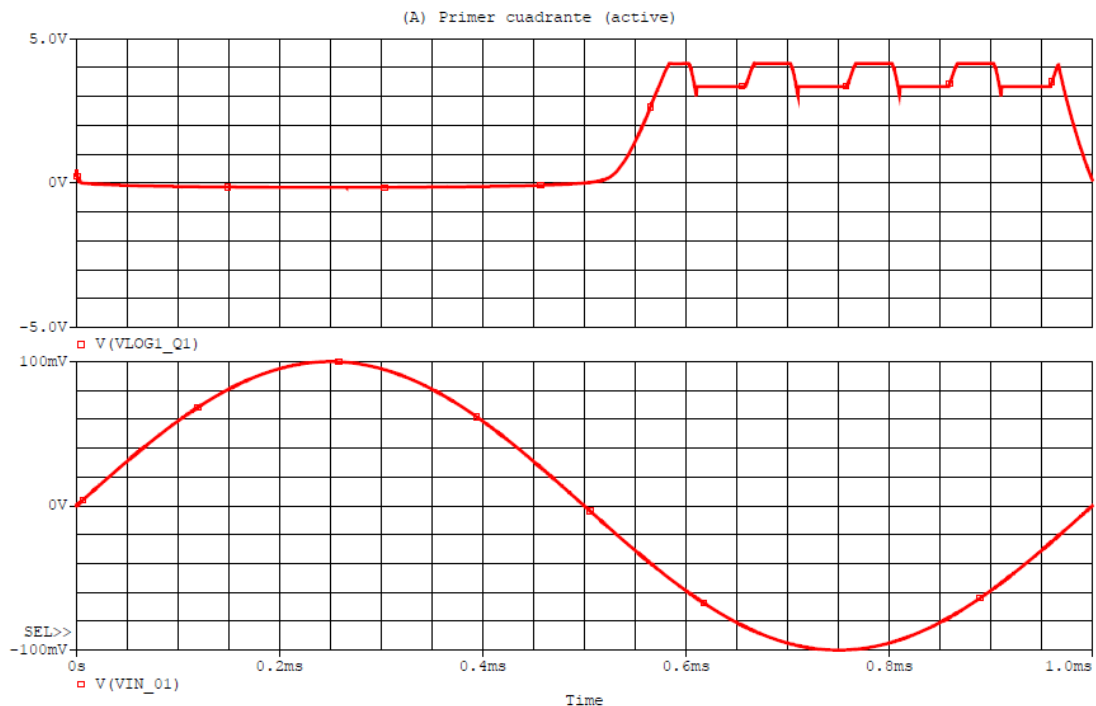


Figura 89. Simulación del amplificador logarítmico para señal de entrada sinusoidal de $f_{in1} = 1kHz$

La Figura 89 incluye las señales de entrada y de salida del amplificador logarítmico en las gráficas inferior y superior respectivamente. Como se observa tras la simulación,

el amplificador logarítmico para entradas positivas funciona debidamente ya que está realizando el logaritmo de la parte positiva de la señal de entrada, mientras que la parte negativa de la señal la satura al valor de alimentación +5V, no realizando ninguna operación con los valores negativos de la señal.

A continuación, se prueba otro amplificador logarítmico con una señal de entrada de 10kHz de frecuencia. En la simulación de la Figura 90, se observa que se está realizando la operación de la parte positiva de la señal, mientras que la parte negativa está saturando al valor de alimentación del operacional.

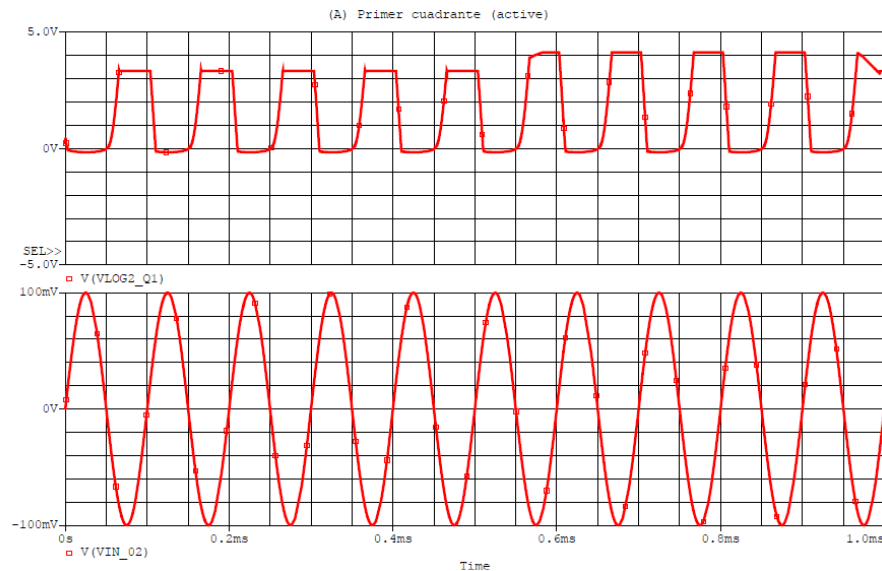


Figura 90. Simulación de amplificador logarítmico para señal de entrada sinusoidal de $f_{in1} = 10\text{Khz}$

Siguiendo el esquemático de la Figura 88, se realiza la suma de los voltajes de salida de los amplificadores logarítmicos, teniendo como resultado de interés la suma de los valores positivos de la señal de entrada como se observa en la imagen de la Figura 91:

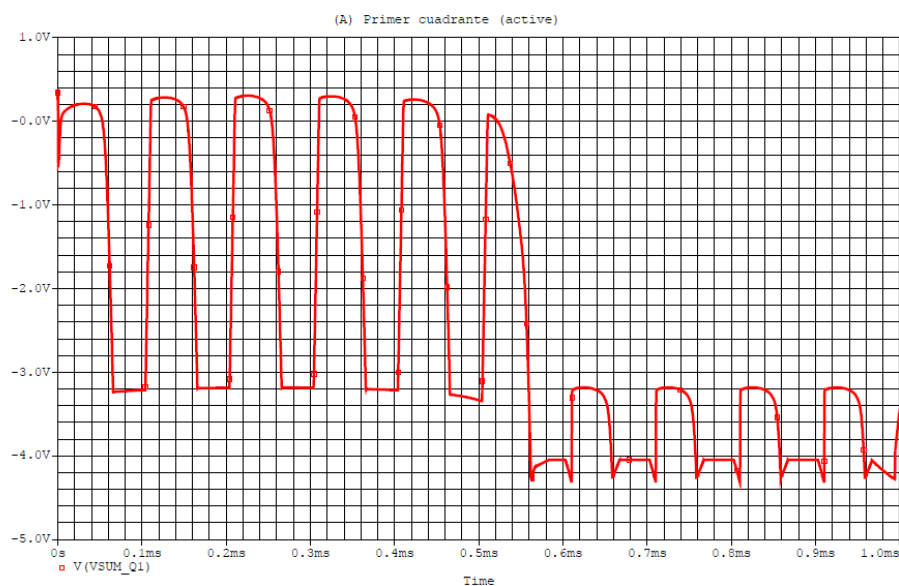


Figura 91. Simulación del amplificador sumador inversor.

Una vez realizada la suma de los logaritmos, se eliminará el logaritmo para obtener las señales multiplicadas. Como se puede observar, tras la salida del amplificador antilogarítmico, se obtiene la señal multiplicada para los valores positivos de ambas señales y no realizando ninguna operación para los valores negativos.

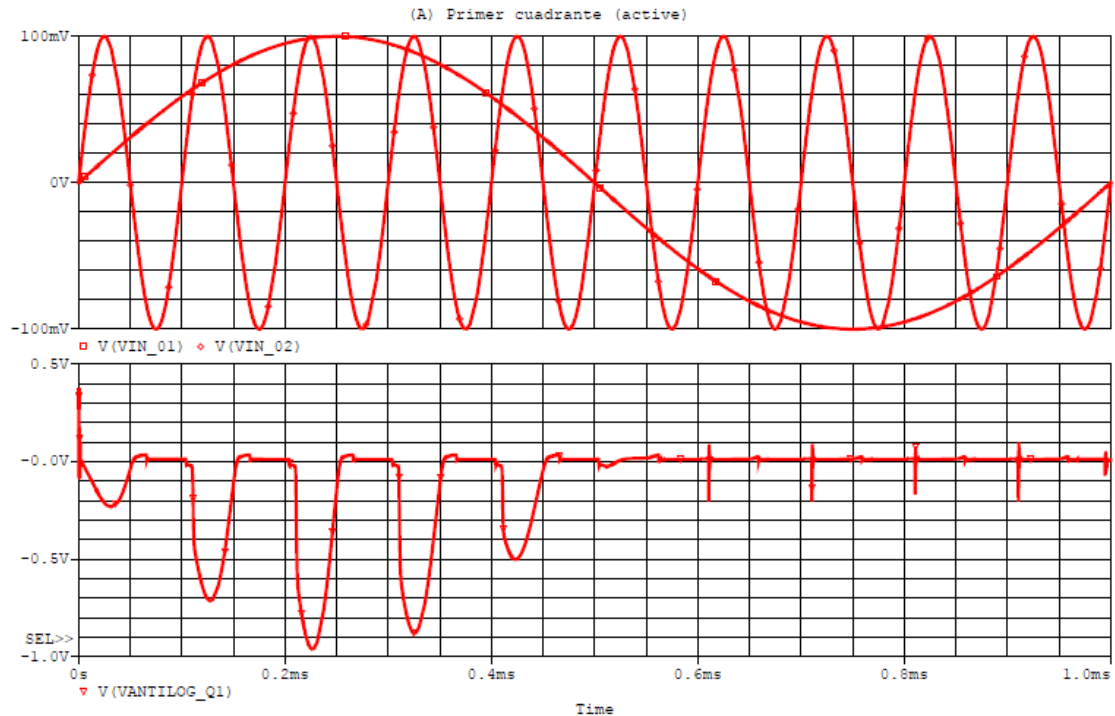


Figura 92. Simulación del amplificador antilogarítmico

Se observa que la señal de salida está invertida produciendo así un error en la multiplicación, ya el resultado de multiplicar dos señales positivas debe proporcionar un valor positivo. Por este motivo se coloca en el último bloque un amplificador operacional en modo inversor con ganancia de $\Delta_V = 2$ para observar con más precisión la salida final del circuito.

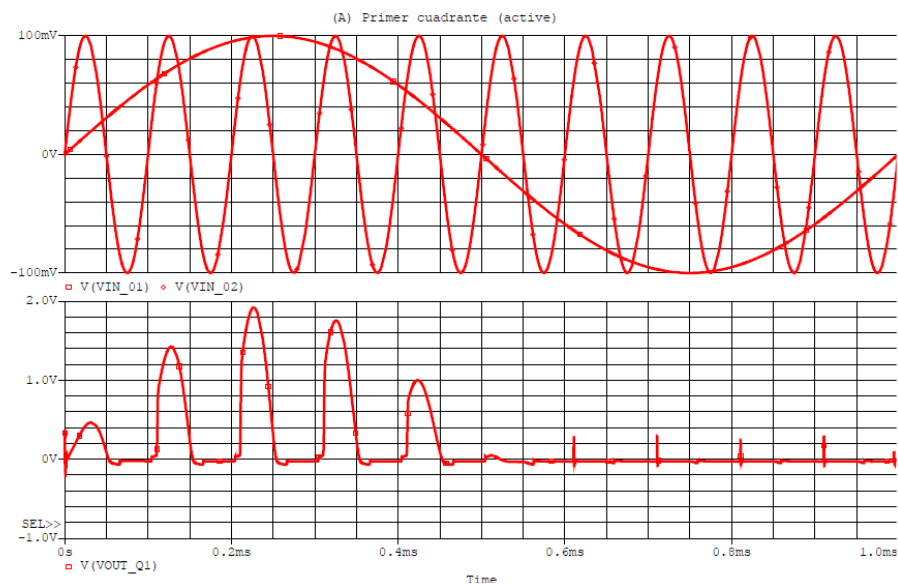


Figura 93. Simulación de entradas y salida para el primer cuadrante del multiplicador.

Así pues, en la Figura 93 se observa que la multiplicación ya es correcta para el primer cuadrante, obteniendo a la salida del multiplicador únicamente el producto de los valores positivos de las señales de entrada.

3.2 Cuadrante 2

En este cuadrante se van a multiplicar una señal negativa con una positiva como se muestra en el esquemático de la Figura 94:

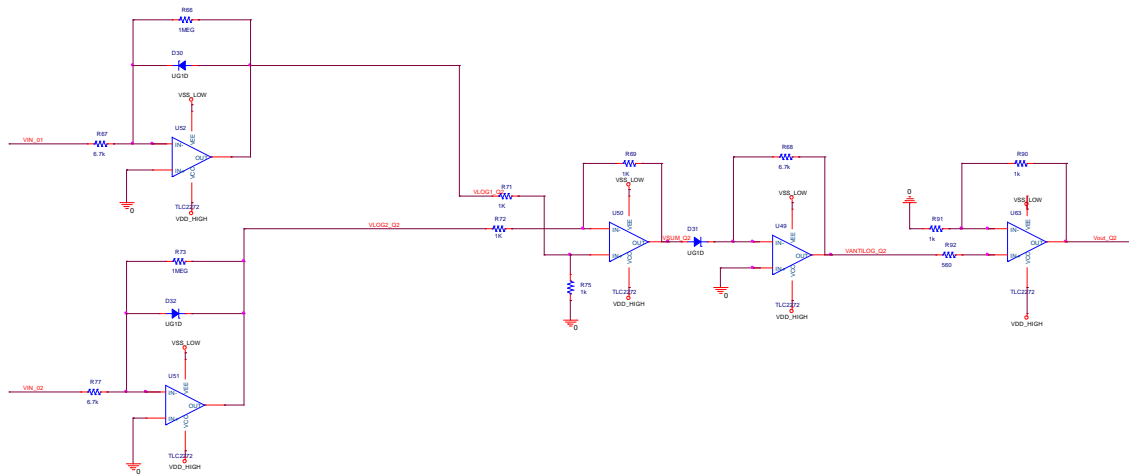


Figura 94. Cuadrante 2 del multiplicador analógico en PSPICE

Nuevamente, se mostrará la salida del amplificador logarítmico para las entradas negativas. La diferencia que tiene con el cuadrante anterior es que este realiza la operación para la parte negativa de la señal, mientras que la positiva produce a la salida la tensión V_{cc} debido a la saturación del amplificador cuando el diodo conduce.

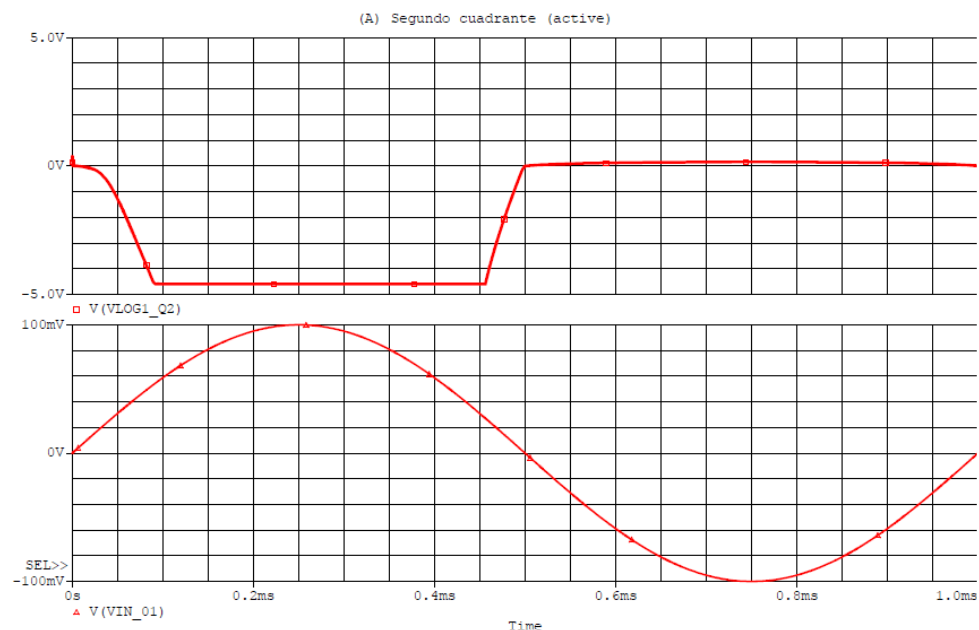


Figura 95. Simulación de amplificador logarítmico diseñado para operar con señales de entrada negativas

A continuación, se mostrará la salida total del multiplicador teniendo como resultado un valor negativo de la señal ya que en este caso se están multiplicando las partes negativas con las positivas. El resultado de la multiplicación es el siguiente:

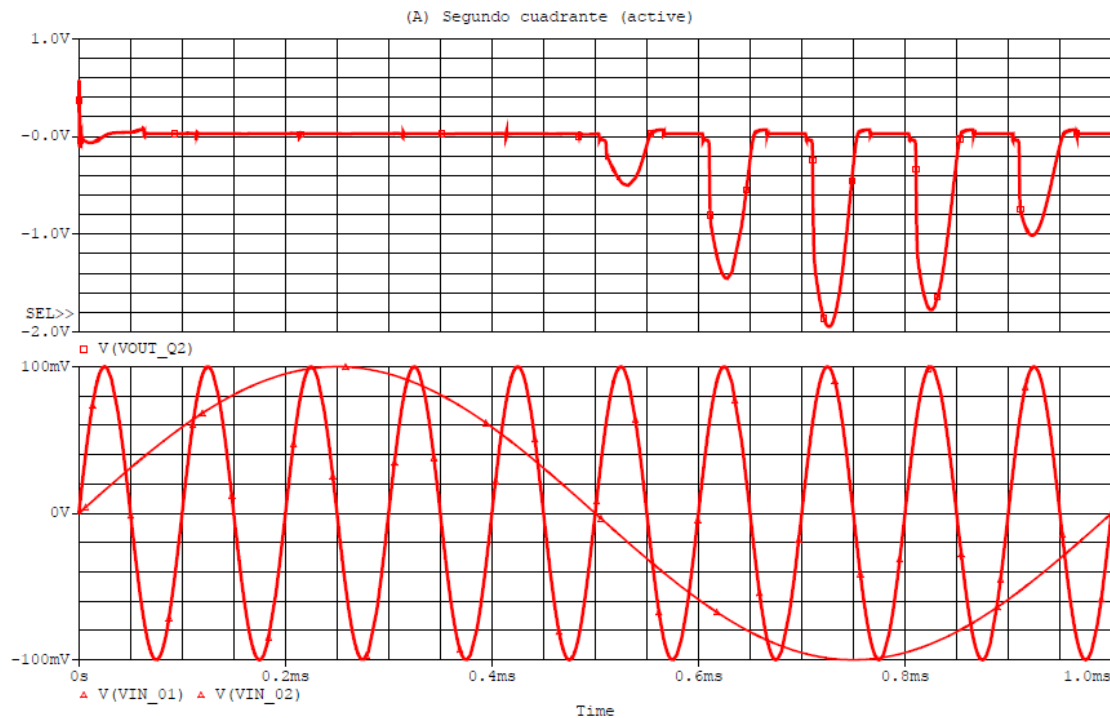


Figura 96. Simulación de entradas y salida del cuadrante 2

Puede observarse que solo se está realizando la operación cuando la señal de entrada v_{in1} es negativa y la señal de entrada v_{in2} es positiva.

3.3 Cuadrante 3

A continuación, se mostrará el esquemático realizado para obtener la multiplicación de dos entradas negativas:

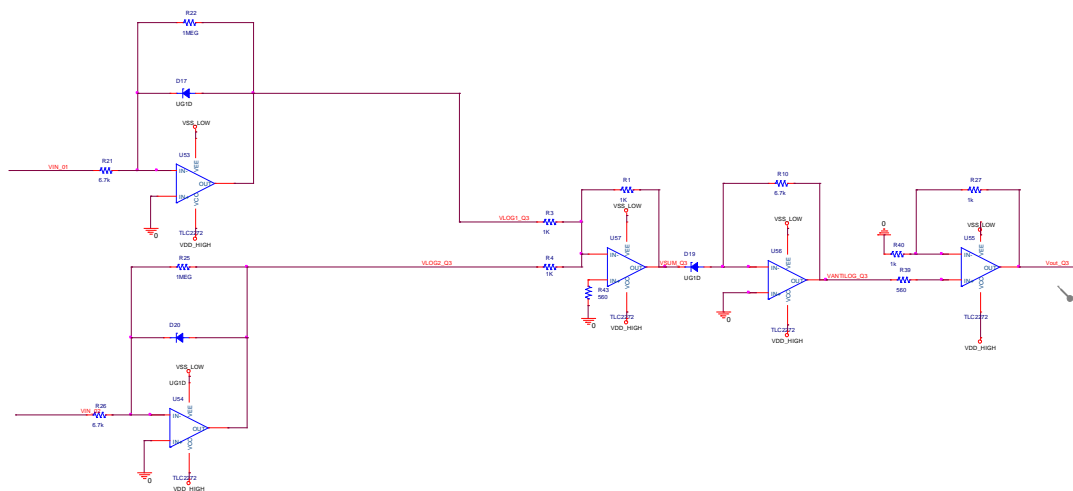


Figura 97. Cuadrante 3 del multiplicador analógico en PSPICE

Como ya se ha explicado en los cuadrantes anteriores, el funcionamiento de cada uno de los bloques comunes, únicamente se procederá a mostrar la salida final del circuito mostrada en la Figura 98:

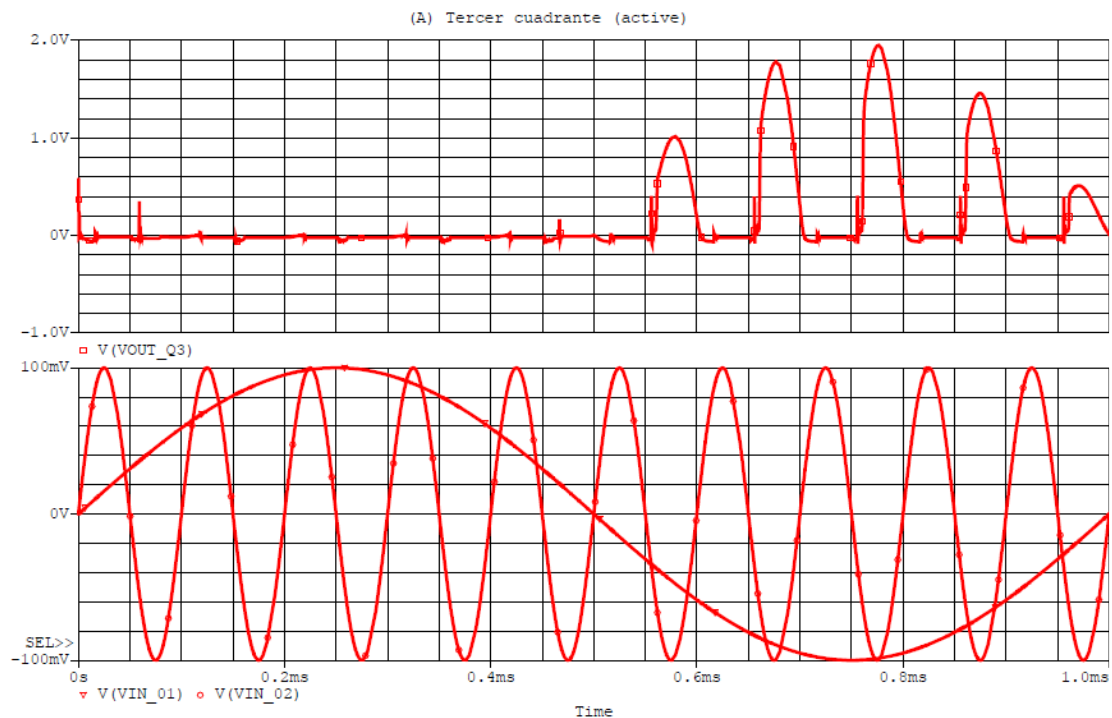


Figura 98. Simulación de entradas y salida del cuadrante 3

Como puede observarse tras la simulación, se ha obtenido el resultado de multiplicar dos señales de entrada negativas, obteniéndose a la salida una señal resultante positiva.

3.4 Cuadrante 4

Para finalizar se mostrará el esquemático que realiza la multiplicación de una entrada positiva con una negativa.

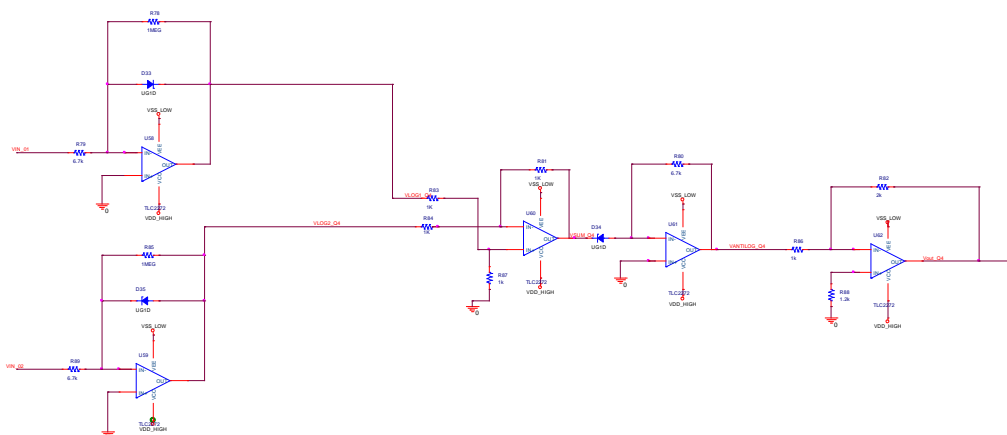


Figura 99. Cuadrante 4 del multiplicador analógico en PSPICE

En la Figura 100 se muestra el resultado de multiplicar la parte positiva de la primera señal de entrada con la parte negativa de la segunda señal de entrada, el cual tiene que tomar un valor negativo.

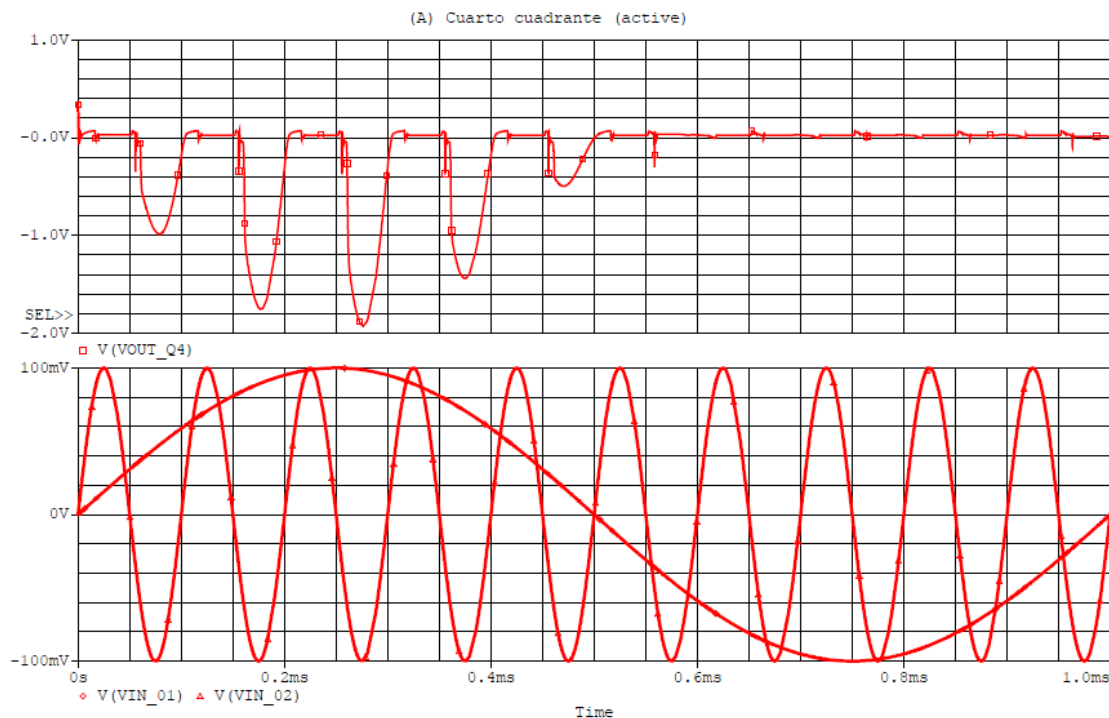


Figura 100. Simulación de entradas y salida del cuadrante 4

Tras observar la simulación de los cuatro cuadrantes que forman la señal, se procederá a reconstruir la señal producto de v_{in1} y v_{in2} sumando el resultado de todos los cuadrantes con un amplificador en modo sumador.

3.5 Multiplicador de 4 cuadrantes

Para obtener el resultado total de la multiplicación de los cuatro cuadrantes deben sumarse todas sus salidas con un sumador, y después invertirlas para mostrar el resultado correcto, ya que el sumador esta configurado en modo inversor.

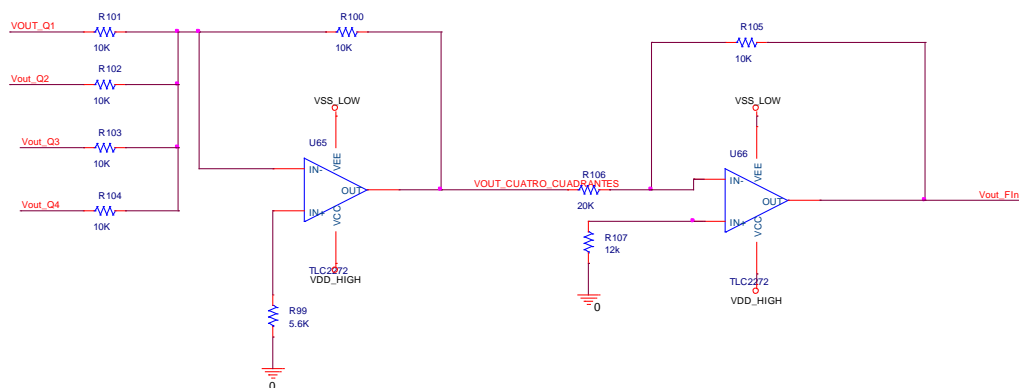


Figura 101. Sumador inversor con amplificador inversor en PSPICE

El amplificador inversor tiene una ganancia de $\frac{1}{2}$ para eliminar el factor de 2 que multiplica a cada una de las salidas, y así obtener una salida total de 1V que es la fijada como entrada por el amplificador de clase AB.

A continuación, en la Figura 107, se muestra el resultado de sumar todas las salidas de los cuatro cuadrantes, realizar su inversión y multiplicarlas para un factor $\frac{1}{2}$.

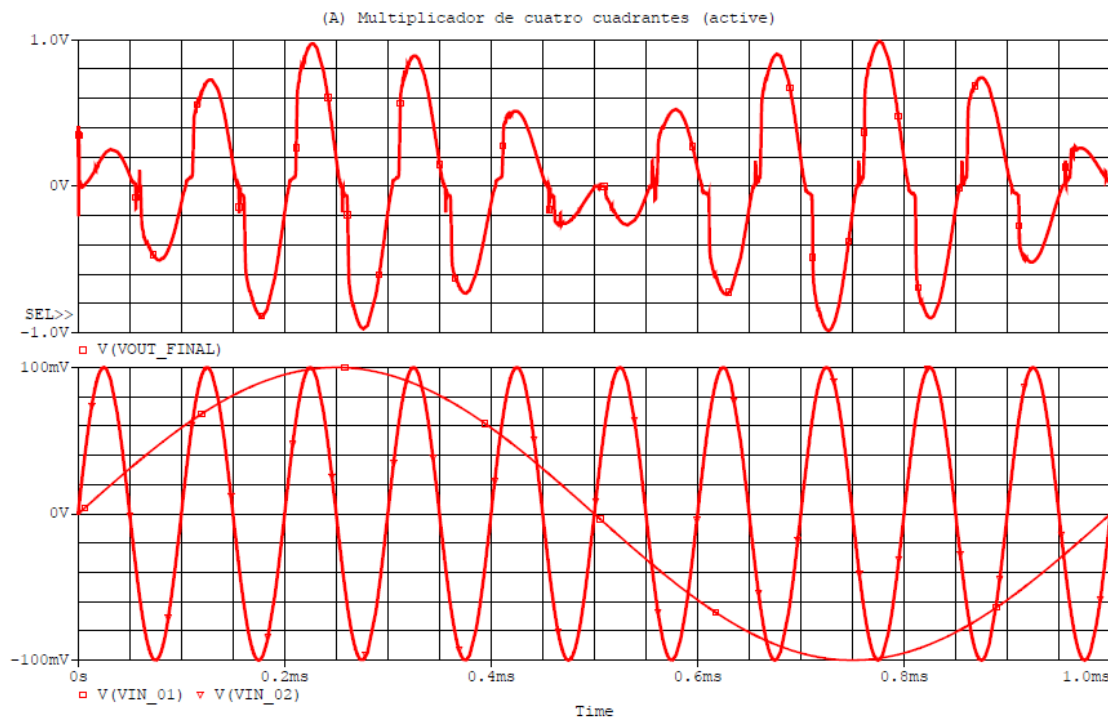


Figura 102. Simulación de entradas y salida del multiplicador de 4 cuadrantes.

4 Caracterización experimental

4.1 Componentes utilizados.

En esta parte del proyecto se han utilizado 22 amplificadores operacionales TLC2272 [19] y 12 diodos UG1D [20]. El motivo principal de utilizar el amplificador TLC2272 es su fabricación en tecnología CMOS, además de su alto S_{lwe}-Rate, lo cual hace que sea muy rápido y pueda responder a los cambios de amplitud de las señales de entrada, incluso con formas de onda cuadradas.

Las características principales del TLC2272 son las siguientes:

- Operación RAIL to RAIL.
- Ruido: 9 nV / $\sqrt{\text{Hz}}$ Típico en $f = 1 \text{ kHz}$.
- Corriente de polarización de entrada baja: 1pA.
- Ancho de banda: 2,2 MHz.

- Slew-Rate: 3.6-V / μ s Típico.
- Voltaje de compensación de entrada: 950 μ V máximo a una temperatura ambiente de 25 ° C.

El operacional escogido es dual, lo que quiere decir que hay dos operacionales en el mismo chip. La distribución de los pines se muestra en la Figura 103:

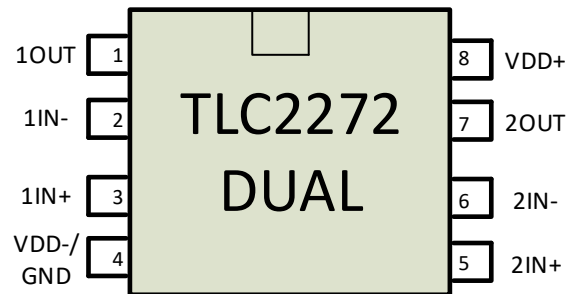


Figura 103. Distribución pines TLC2272

Por otro lado, las características del diodo UG1D son las siguientes:

- Tiempo de recuperación en inversa 15 μ s.
- Caída de voltaje en directa: 0.95V.
- Intensidad máxima en directa: 1^a.
- Capacidad de sobretensión: 200V.

El patillaje del diodo se muestra en la Figura 104:

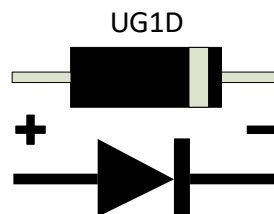


Figura 104. Patillaje UG1D

4.2 Circuito prototipo demostrador

Para soldar los componentes se ha utilizado la estación de soldadura Weller y la placa de prototipado PadBoard-1. A continuación, se mostrarán las fotos de los cuatro cuadrantes soldados y el bloque del sumador con el inversor. A diferencia de los circuitos implementados con Pspice, los circuitos soldados ya producen a la salida 1V. Para el cuadrante 2 y 4 se ha utilizado un divisor de tensión a la salida del amplificador antilogarítmico ya que al utilizar el buffer se introduce una ganancia de 2 por lo que el voltaje deseado a la entrada de este es de 0.5V para obtener 1V a la salida. Para ello, se midió la salida del amplificador logarítmico siendo esta de 3,5V y se calcularon las resistencias del divisor conociendo que el voltaje de salida óptimo es de 0.5V. El cálculo de las resistencias se muestra en la Figura 105:

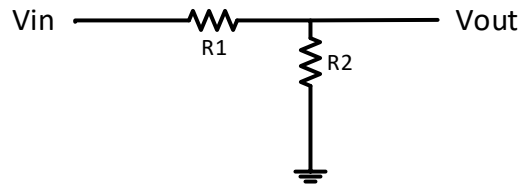


Figura 105. Divisor de tensión

Analizando el divisor para conseguir una tensión de salida de 0.5V, se obtienen las siguientes ecuaciones:

$$R_1 \frac{V_{out}}{V_{in}} = R_2 \left(1 - \frac{V_{out}}{V_{in}}\right) \quad (3.47)$$

Sabiendo que $V_{out} = 0.5V$, $V_{in} = 3.4V$:

$$R_1 \frac{0.5}{3.4} = R_2 \left(1 - \frac{0.5}{3.4}\right)$$

Escogiendo un valor de $R_1 = 3.3k\Omega$ se despejará R_2 obteniendo así las resistencias que forman el divisor:

$$R_2 = 19.8k\Omega$$

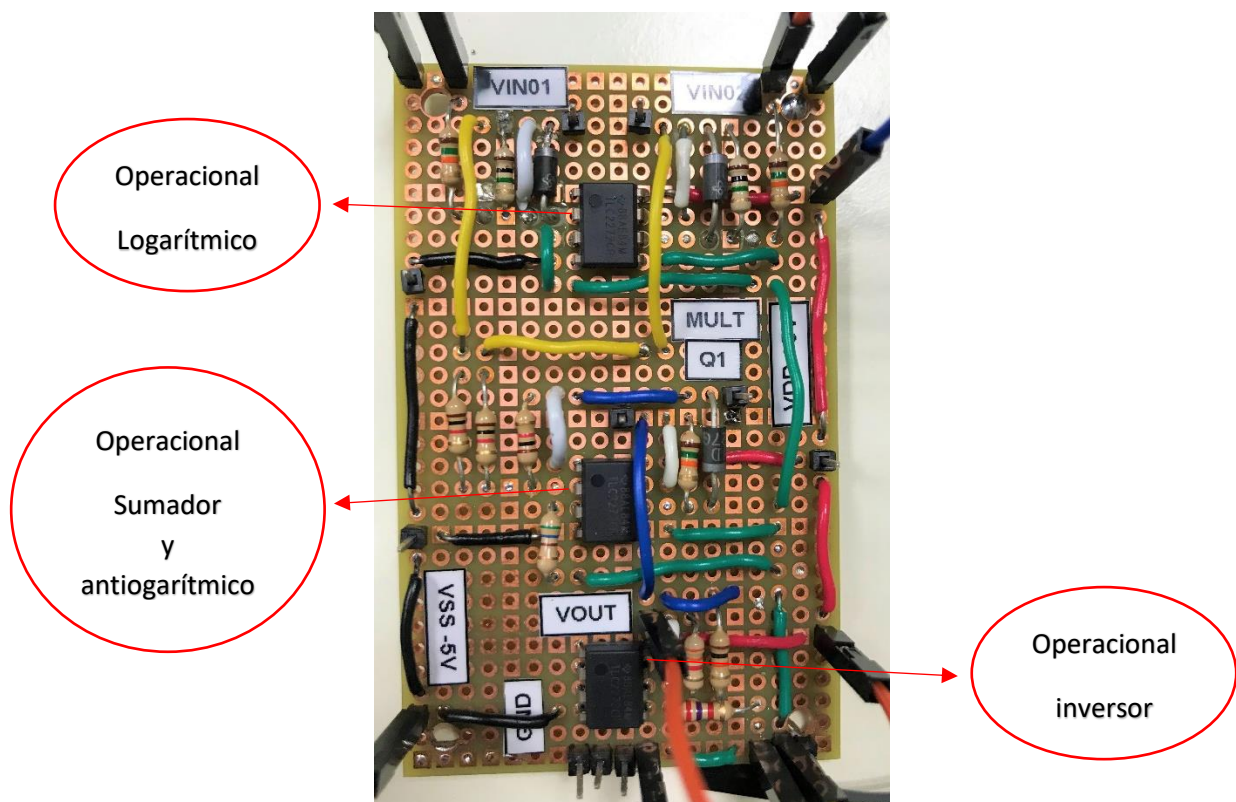


Figura 106. Circuito demostrador del primer cuadrante del multiplicador

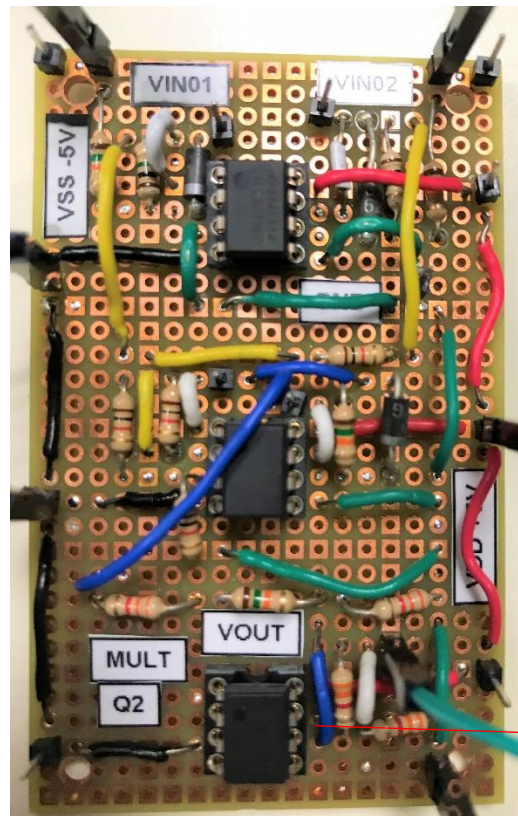


Figura 107. Circuito demostrador del segundo cuadrante del multiplicador

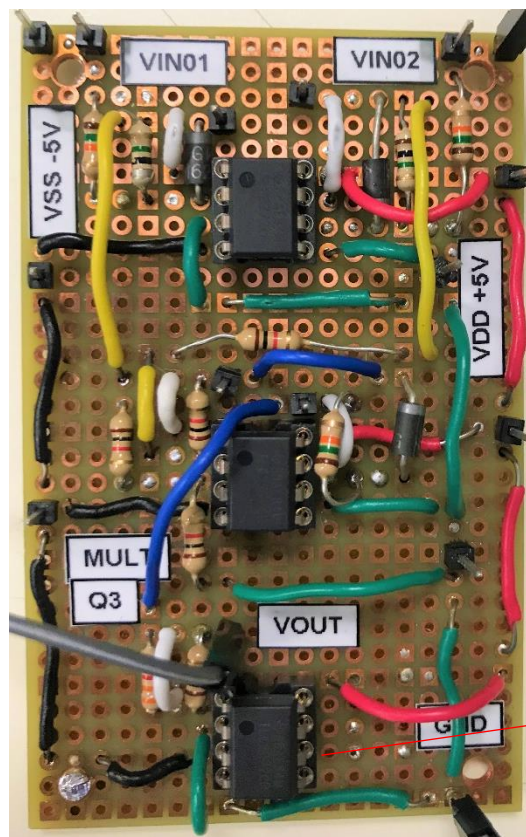


Figura 108. Circuito demostrador del tercer cuadrante del multiplicador

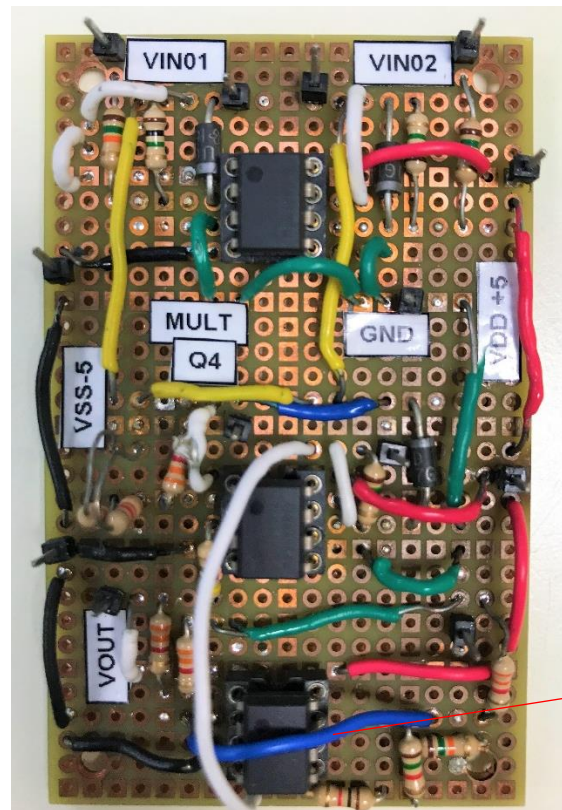


Figura 109. Circuito demostrador del cuarto cuadrante del multiplicador

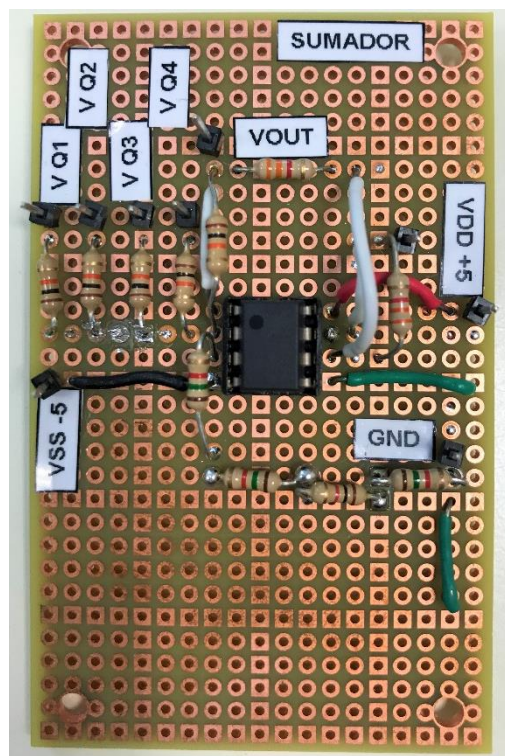


Figura 110. Circuito demostrador del sumador de cuatro cuadrantes con amplificador inversor.

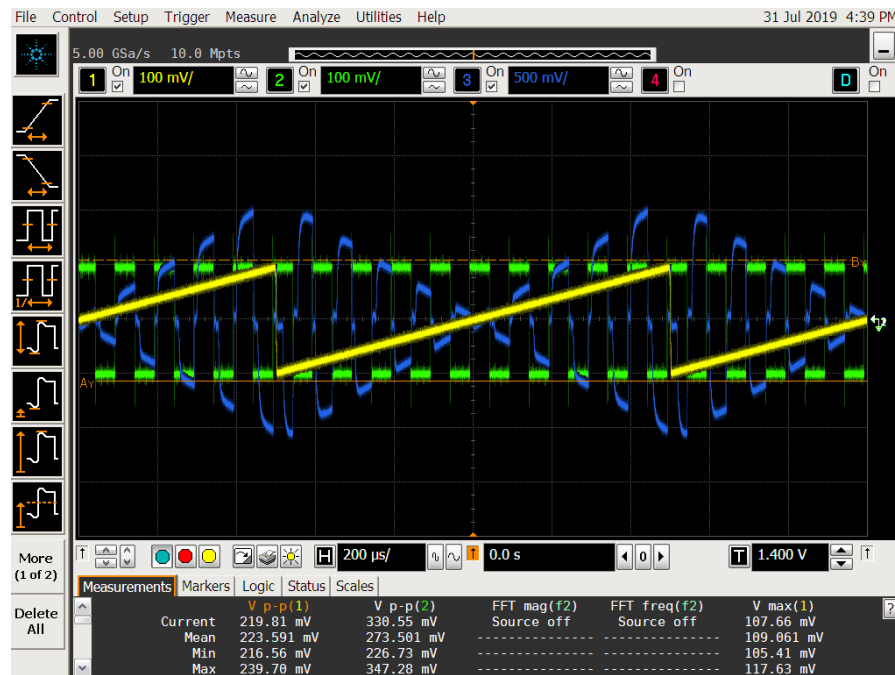


Figura 112. Medida de la salida del multiplicador con entradas cuadrada y rampa

Por último, se prueba a multiplicar la función rampa de 1kHz con una sinusoidal de 10KHz y se obtiene como resultado la salida esperada con amplitud máxima de 1V, tal y como se observa en la Figura 113:



Figura 113. Medida de la salida del multiplicador con entradas sinusoidal y rampa.

A la vista de los resultados, se ha tenido que realizar cambios en el montaje experimental debido a que la corriente que circular por el diodo no es idéntica a la simulada con PSPICE, por lo que se ha tenido que implementar un divisor de tensión para obtener así la salida deseada de 1Vpp.

Capítulo 4: Adaptador de impedancia para guitarra

1 Fundamentos teóricos

En este último apartado se va a diseñar un adaptador de impedancia con un control de volumen para la señal de salida de la guitarra. Principalmente, un adaptador de impedancias se utiliza para compensar la diferencia existente entre la impedancia de salida Z_{out} de un circuito inicial y la impedancia de entrada Z_{in} del circuito al que se conecta. En el diseño del adaptador de impedancias para guitarra, el objetivo principal es conseguir trasladar la señal de la guitarra V_g íntegramente a una carga de pequeño valor, como es un altavoz de $R_a = 8\Omega$. Para este objetivo se ha optado por hacer uso de un circuito amplificador de tensión con ganancia $\Delta_v = 1$ como el mostrado en la Figura 114 [21].

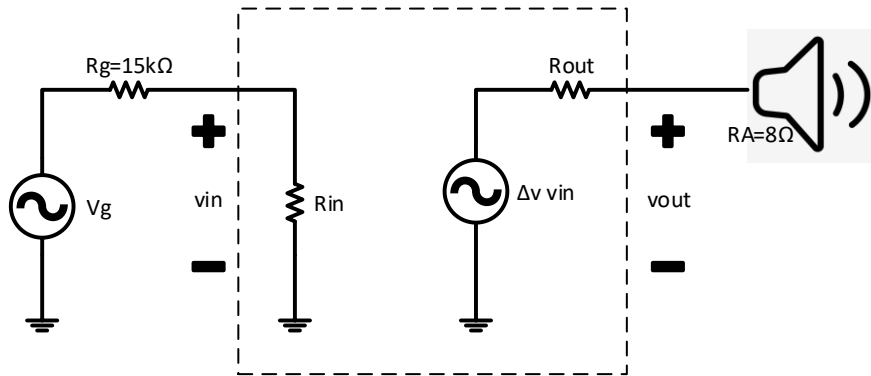


Figura 114. Circuito amplificador

Considerando la impedancia de la guitarra $R_g = 15k\Omega$ y analizando el circuito de la Figura 114 y asumiendo un amplificador de tensión ideal con $R_{in} = \infty$, $R_{in} = 0\Omega$ y $\Delta_v = 1$, puede apreciarse que la señal de tensión de la guitarra V_g se replica íntegramente en el altavoz v_{out}

$$V_{out} = \frac{R_{in}}{R_g + R_{in}} \cdot V_g \Delta_v \frac{R_a}{R_{out} + R_a} \simeq V_g \quad (4.1)$$

Como ya se conoce cómo trasladar la señal de la guitarra íntegramente a la carga, se pasará a implementar un control de volumen, el cual consiste en un divisor de tensión controlado por un potenciómetro, que va en paralelo la impedancia de entrada R_{in} del amplificador. En la Figura 115, se muestra el esquemático a analizar:

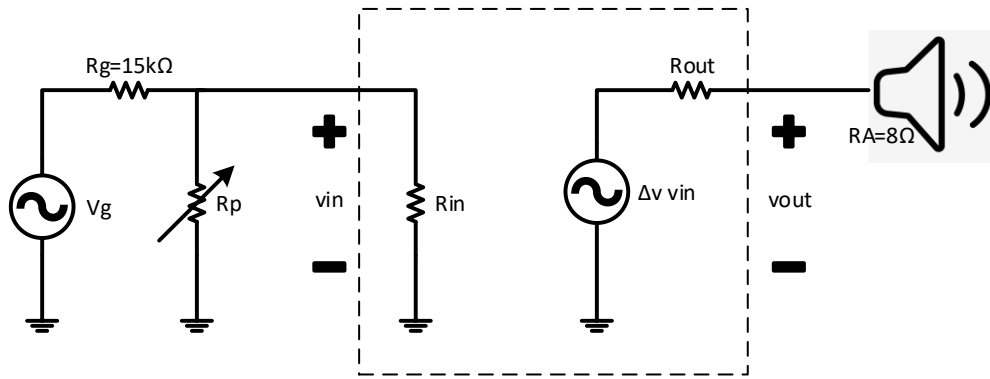


Figura 115. Circuito equivalente amplificador

De nuevo, considerando un amplificador ideal con $R_{in} = \infty$, $R_{out} = 0\Omega$ y $\Delta_v = 1$, es posible analizar el comportamiento del circuito de la Figura 115. En primer lugar, dado que R_p y R_{in} se encuentran en paralelo, y que $R_p \ll R_{in}$, puede aproximarse que $R_p || R_{in} \simeq R_p$. Así pues, analizando el circuito puede obtenerse la expresión (4.3) que demuestra que la proporción de señal de guitarra V_g trasladada a la carga es controlable mediante el potenciómetro R_p :

$$V_{out} = V_g \frac{R_p}{R_g + R_p} \Delta_v \frac{R_A}{R_{out} + R_A} \simeq V_g \frac{R_p}{R_g + R_p} \quad (4.3)$$

Donde se puede observar que modificando la resistencia del potenciómetro R_p podemos tener mayor o menor voltaje V_{out} , según se requiera en la aplicación.

2 Diseño analítico

En este apartado se comenzará diseñando el buffer de entrada (adaptador de impedancia) para que se obtenga 1V a la salida. Para ello se ha obtenido con el osciloscopio el valor de voltaje máximo que produce la guitarra tomando un valor de $\hat{V}_g = 195.5\text{mV}$. Conociendo este valor de entrada, se configura el amplificador operacional en modo buffer para que tenga la ganancia suficiente para dar 1V a la salida.

A continuación, se muestra el esquemático, seguido de los cálculos, para la obtención de las resistencias:

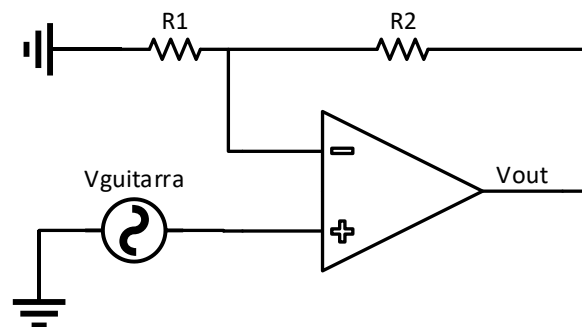


Figura 116. Buffer con ganancia

Analizando las corrientes que circulan por las resistencias, considerando el amplificador operacional como ideal, se obtienen las siguientes ecuaciones:

$$I_{R1} = \frac{-V_{in}}{R_1} \quad (4.4)$$

$$I_{R2} = \frac{V_{in} - V_{OUT}}{R_2} \quad (4.5)$$

Igualando ambas intensidades y sacando factor común a V_{in} se obtiene la siguiente expresión:

$$I_{R1} = I_{R2} = \frac{-V_{in}}{R_1} = \frac{V_{in} - V_{OUT}}{R_2} \quad (4.6)$$

$$-V_{in}\left(\frac{1}{R_1} + \frac{1}{R_2}\right) = \frac{-V_{OUT}}{R_2} \quad (4.7)$$

Conocemos la entrada $V_{in} = 195.5\text{mV}$, que es el voltaje máximo que produce la guitarra, y sabemos que el voltaje a la salida tiene que ser $V_{out} = 1\text{V}$, que es el máximo que permite la etapa de salida de clase AB. Se puede calcular el valor de la resistencia R_2 dando un valor cualquiera a R_1 , en este caso se ha escogido un valor de $R_1 = 1\text{k}\Omega$.

$$\frac{R_2}{R_1} + 1 = \frac{V_{out}}{V_{in}} \quad (4.8)$$

$$\frac{R_2}{R_1} = \frac{V_{out}}{V_{in}} - 1 \quad (4.9)$$

$$R_2 = R_1 \cdot \left(\frac{V_{out}}{V_{in}} - 1\right) = 1\text{k}\Omega \cdot \left(\frac{1}{195.5\text{mV}} - 1\right) = 4.11\text{k}\Omega \quad (4.10)$$

Con los dos valores de resistencia calculados consigue tener a la salida del buffer 1V de amplitud para una entrada de $V_g = 195.5\text{mV}$.

A continuación, se pasa a elegir el rango del valor del potenciómetro para conseguir el control de volumen deseado, para ello se hace referencia a la ecuación (4.3)

$$V+ = V_g \frac{R_p}{R_g + R_p} \quad (4.3)$$

Observando la ecuación, con un valor de potenciómetro que varíe en el rango de $[1\Omega - 100\text{k}\Omega]$ sería suficiente ya que para el valor mínimo del potenciómetro tendríamos una tensión $V+$ de valor aproximadamente 0V, es decir silencio.

$$V+ = V_g \frac{1\Omega}{15\text{k}\Omega + 1\Omega} \simeq 0\text{V}$$

Por el contrario, si se utiliza el valor máximo del potenciómetro se traslada valor de la entrada V_g al terminal $V+$ consiguiendo así un control de volumen:

$$V_{+} = V_g \frac{100k\Omega}{15k\Omega + 100k\Omega} \simeq V_g$$

3 Simulación en Orcad Pspice

Como se ha desarrollado en el apartado anterior, se va a simular por un lado el adaptador de impedancias para la guitarra y por otro lado se va a simular el bloque del adaptador con el control de volumen.

Comenzando con el adaptador de impedancias, se simulará el esquemático de la Figura 117, en el que la resistencia de 15kΩ representa a la impedancia de la guitarra y las resistencias R₁ y R₂ dan la ganancia necesaria para conseguir 1V a la salida.

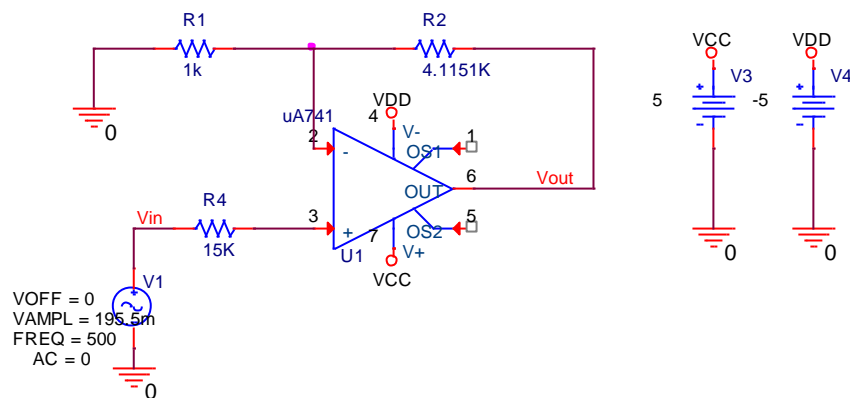


Figura 117. Esquemático del adaptador de impedancias.

Haciendo una simulación en transitorio hasta los 5ms con un paso de 10μs, se obtiene el resultado de la Figura 118, donde se observa que la salida es una réplica de la señal de entrada amplificada para que se obtenga 1V.

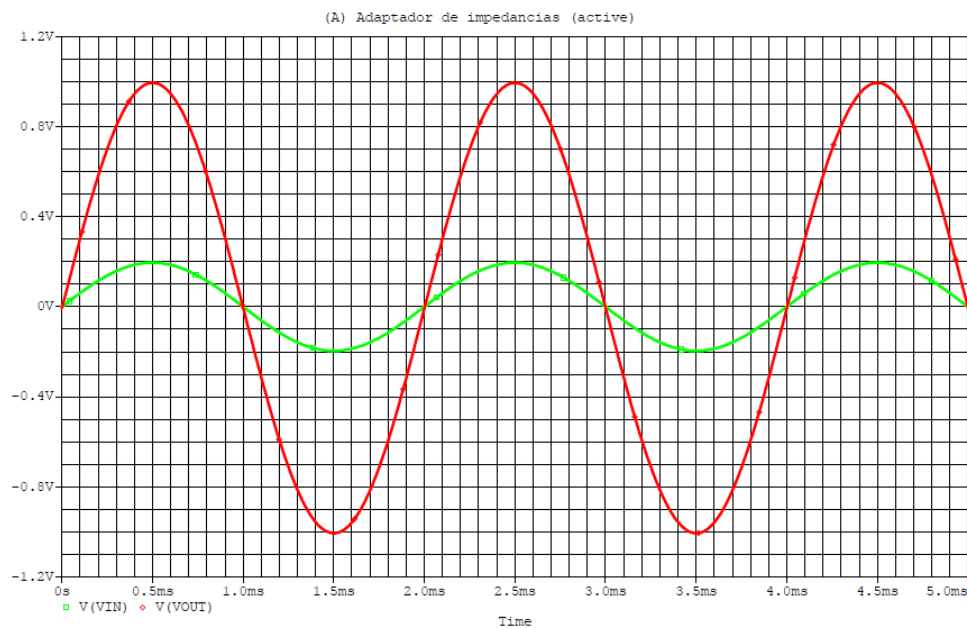


Figura 118. Simulación de señales de entrada y salida del adaptador de impedancias.

Una vez comprobado el funcionamiento el adaptador de impedancias, se implementa el control de volumen. Para ello, se introducen un potenciómetro para regular el volumen y un condensador que bloquea la continua, quedando el circuito de la siguiente manera:

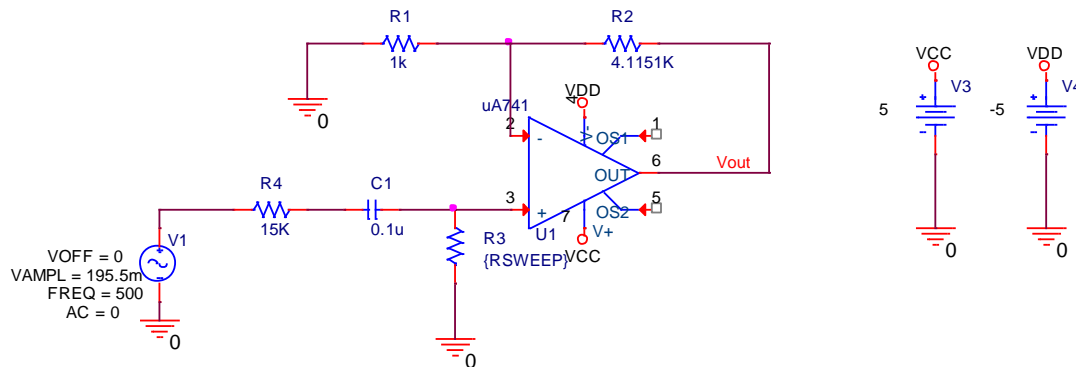


Figura 119. Esquemático del adaptador de impedancias con control de volumen en PSPICE

Para realizar la simulación, se realiza un análisis en el tiempo hasta los 5 ms, tanto para el valor mínimo y como el valor máximo del potenciómetro.

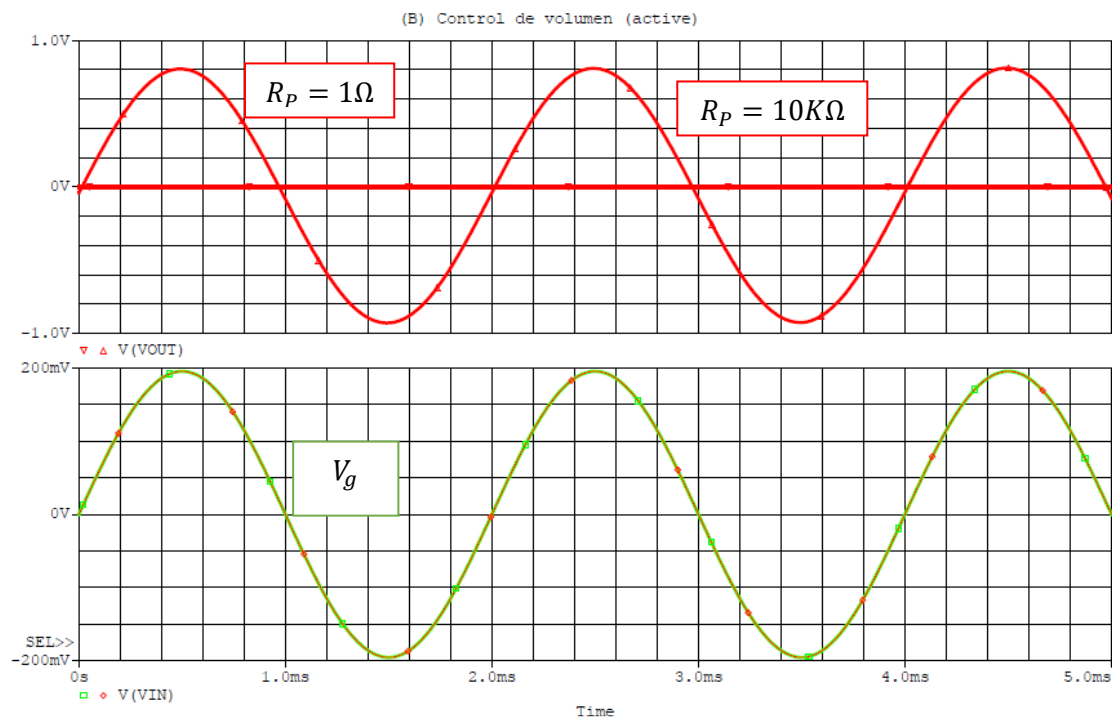


Figura 120. Simulación del control de volumen para resistencia de 1Ω y $10k\Omega$

Como se observa en la Figura 120, para un valor de $R_p = 1\Omega$ la salida es de 0V, mientras que para su valor máximo de $R_p = 100k\Omega$ nos proporciona una réplica de la señal amplificada.

Con esto, se concluye que el circuito opera de la forma anticipada por las expresiones analíticas incluidas en (4.3).

4 Caracterización experimental

4.1 Componentes utilizados

Para la implementación del circuito demostrador se ha utilizado un amplificador operacional UA741 [16] de propósito general, un condensador de $0.1\mu\text{F}$, 3 resistencias y 1 potenciómetro de audio del rango de $[1\Omega\text{-}100\text{k}\Omega]$.

El potenciómetro utilizado es de audio de la serie PTV09 [22], por lo que varía de forma logarítmica permitiendo un mayor control del volumen en rangos pequeños. A continuación, se mostrará una gráfica comparativa entre potenciómetros lineales y exponenciales, donde se observa que el potenciómetro lineal tiene idéntica precisión en todo el rango, frente al logarítmico con una alta precisión para valores de resistencias más bajos

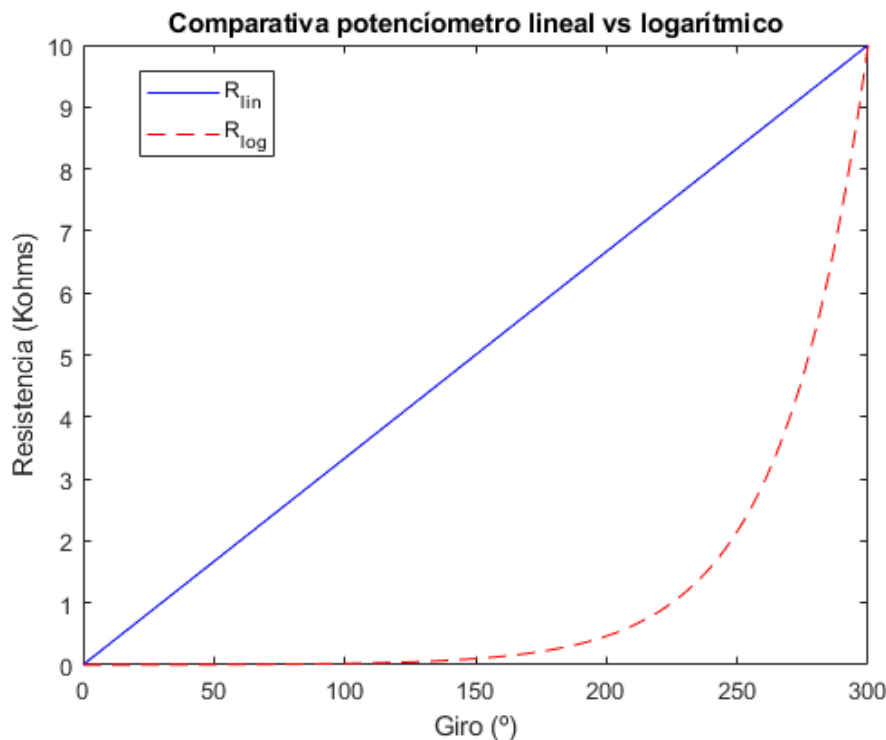


Figura 121. Comparativa entre potenciómetro lineal vs logarítmico

4.2 Circuito prototipo demostrador

En la Figura 122 se muestra el buffer con el control de audio soldado, este circuito se analizará en la siguiente sección, comprobando que funciona correctamente.

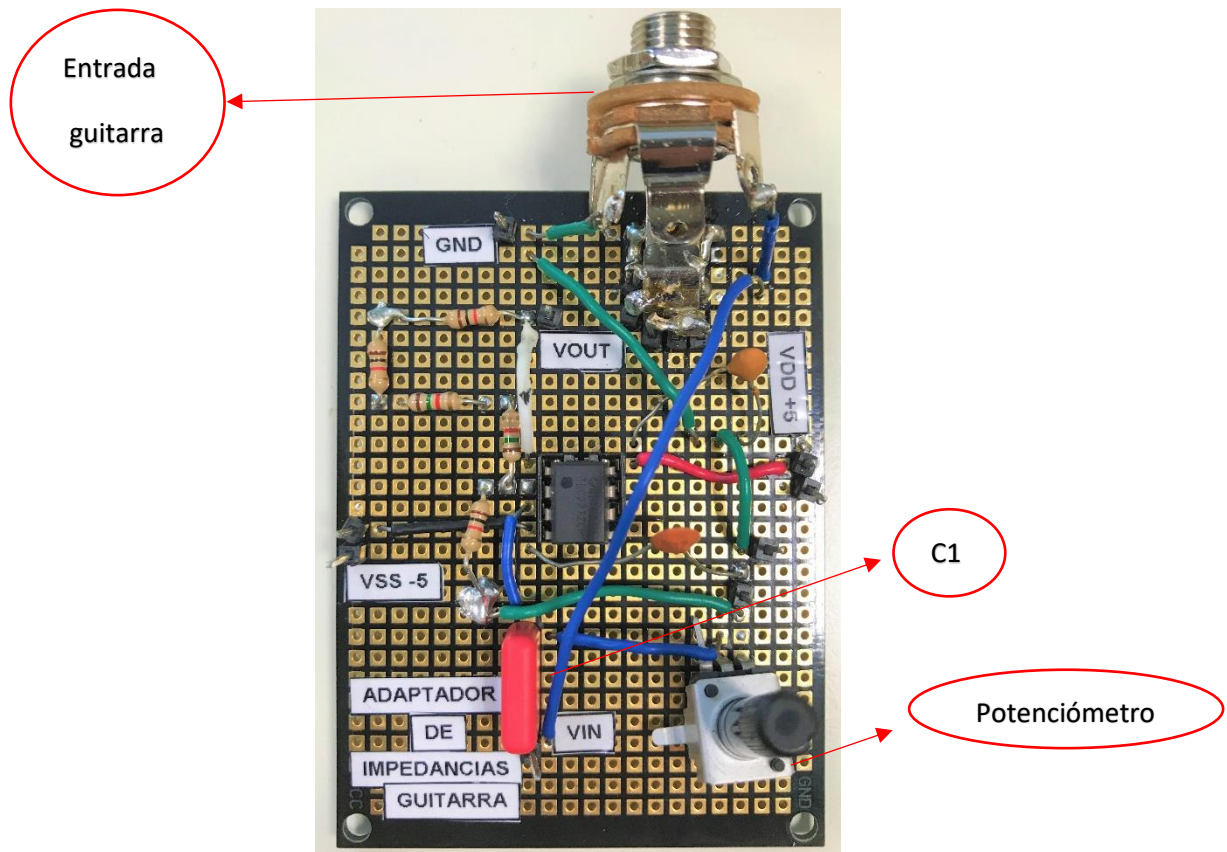


Figura 122. Circuito demostrador buffer de audio con control de volumen

4.3 Medidas experimentales

Para finalizar el proyecto se simulará el buffer con control de audio de la Figura 122, y se comprobará su correcto funcionamiento. Para ello se utilizará el osciloscopio MSO9254A, el generador de funciones y el multímetro para medir la resistencia del potenciómetro.

Comenzando con el potenciómetro a su valor mínimo de $1,15\Omega$ el circuito no permite pasar la señal de entrada, es decir no se produciría sonido como se indica en la ecuación (4.3). Introduciendo el voltaje que produce la guitarra de 195.5mV , se observa en la Figura 123, que en la salida del circuito hay 0V , es decir no se produciría sonido por el altavoz.

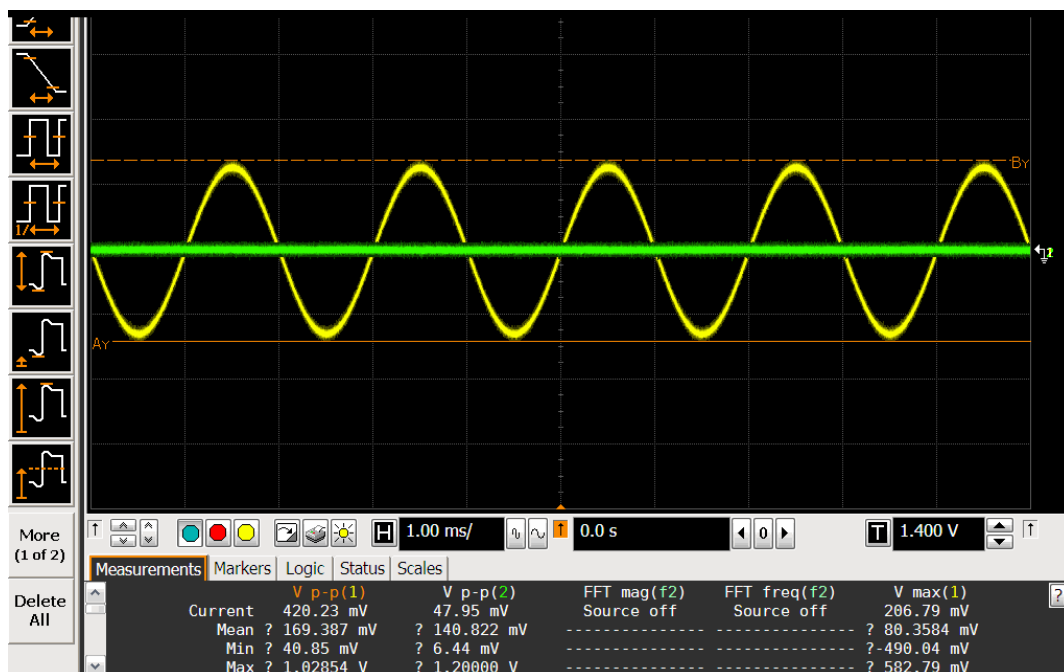


Figura 123. Medida experimental del control de volumen con $R_p=1.15\Omega$

Por otro lado, se girará el potenciómetro hasta su valor máximo de $84,9k\Omega$, donde la salida del circuito tiene que ser la misma señal que la entrada, pero amplificada para alcanzar 1V. En la Figura 124, se muestra el resultado obtenido, donde se observa que la señal de la guitarra esta amplificada para conseguir la ganancia deseada.

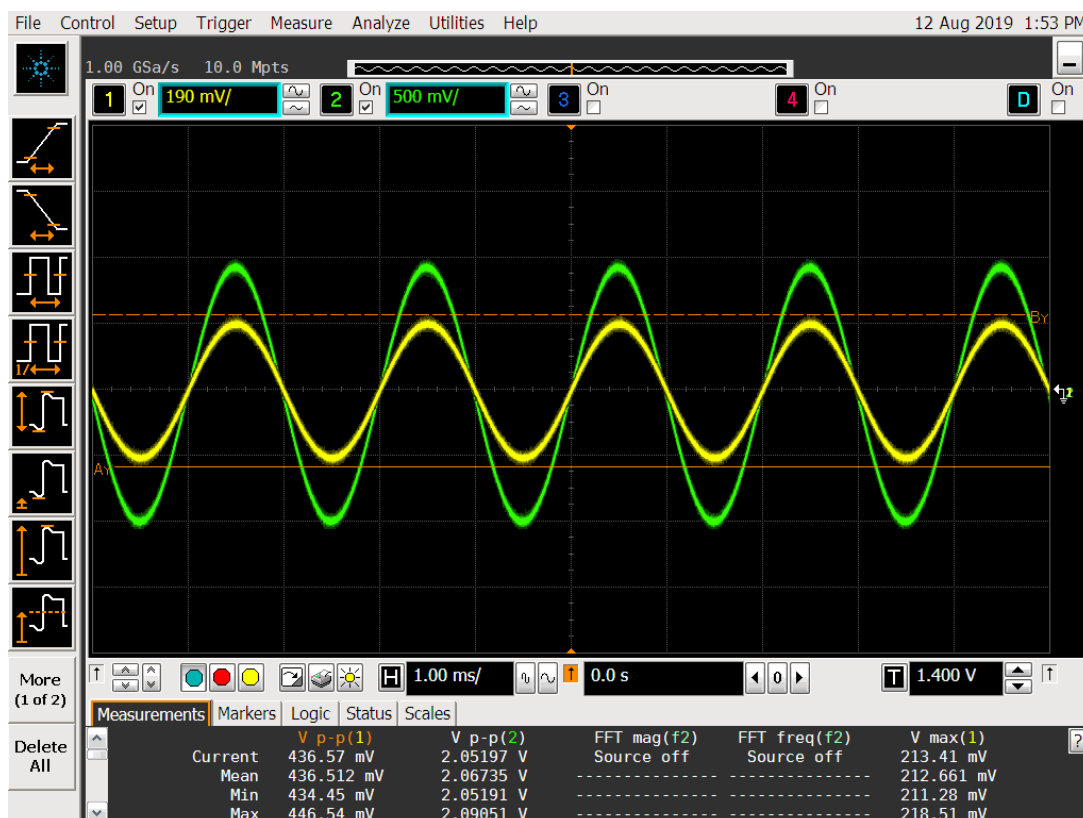


Figura 124. Medida experimental del control de volumen con $R_p=84.9k\Omega$

Para finalizar el capítulo, se realiza una tabla comparativa entre los distintos valores del potenciómetro para cada una de las simulaciones realizadas.

Tabla 15. Comparativa de los resultados obtenidos para los distintos valores del potenciómetro

	R_p	V_{in}	V_{out}	R_p	V_{in}	V_{out}
Analítico	0Ω	195.5mV	0V	100K Ω	195.5mV	1V
PSPICE	0Ω	195.5mV	0V	100K Ω	195.5mV	1V
Experimental	1.15 Ω	195.5mV	0V	84.9K Ω	195.5mV	1V

Capítulo 5: Conclusiones

Como el principal objetivo de este proyecto consiste en la reestructuración del programa de prácticas de la asignatura Electrónica Analógica perteneciente al Grado en Ingeniería en Electrónica Industrial y Automática se han realizado las pruebas necesarias en cada uno de los bloques para obtener una serie de resultados analíticos, de simulación y experimentales y así poder compararlos para confirmar que son adecuados para la asignatura, con los resultados obtenidos se concluye que:

Se debe subrayar la importancia de la elección de los componentes que forman nuestro sistema, sobre todo en el Capítulo 3: Multiplicador de cuatro cuadrantes, ya que, sin la correcta elección del amplificador operacional y los diodos, los resultados obtenidos hubiesen sido erróneos.

Lo primero que se debe destacar es la importancia del análisis analítico de los bloques, ya realizando este análisis se puede apreciar el correcto funcionamiento del circuito.

En cuanto a la comparativa de los resultados obtenidos en los tres tipos de análisis, se observa que hay diferencias, ya que los componentes utilizados no son ideales y se introducen pequeños errores de operación lo que hace que no coincidan al 100% los resultados.

Por último, en cuanto al proyecto se desea desarrollar un sistema electrónico que suponga un aliciente para los alumnos, por ese motivo se ha decidido implementar un amplificador de audio para una guitarra eléctrica, con el cual se puede analizar las prestaciones del diseño, además de apreciar el resultado de manera audible.

Bibliografía

- [1] R. G. A. Robredo, *Electronica Basica para ingenireros*, Santander, 2001.
- [2] A. S. Sedra, *Microelectronic circuits*, New York: Oxford University Press, 1998.
- [3] STMicroelectronics, «Sparkfun,» Febrero 2003. [En línea]. Available: <https://www.sparkfun.com/datasheets/Components/2N3906.pdf>.
- [4] STMicroelectronics, «Sparkfun,» Febrero 2003. [En línea]. Available: <https://www.sparkfun.com/datasheets/Components/2N3904.pdf>.
- [5] N. Donald A, *Electronic circuit analysis and design*, McGraw-Hill, 2001.
- [6] T. Keysight, «Farnell,» Keysight Technologies, 1 Agosto 2014. [En línea]. Available: http://www.farnell.com/datasheets/1843841.pdf?_ga=2.134384050.298986582.1565258761-1286711759.1555937545.
- [7] K. Technologies, «Farnell,» 31 Julio 2014. [En línea]. Available: http://www.farnell.com/datasheets/1878675.pdf?_ga=2.167815522.298986582.1565258761-1286711759.1555937545&_gac=1.120066810.1565260629.Cj0KCQjwK_qBRD8ARIsAOteuC_Jxt-TC2nNixFG2j_ZaCA2eFx-CDviU1pGbLk0qiyJcBfH3twoAaAtNjEALw_wcB.
- [8] K. Technologies, «UCP,» Keysight Technologies, [En línea]. Available: https://www.upc.edu/sct/ca/documents_equipament/d_329_34410a.pdf.
- [9] «Componente Ltd,» [En línea]. Available: <https://es.rs-online.com/web/p/estaciones-de-soldadura/5102022/>.
- [10] Tektronix, «Tektronix,» 20 Mayo 2009. [En línea]. Available: <https://docs-emea.rs-online.com/webdocs/0f10/0900766b80f105d7.pdf>.
- [11] T. Keysight, «All dathasheet,» 7 Noviembre 2017. [En línea]. Available: <https://html.alldatasheet.com/html-pdf/1031974/KEYSIGHT/MSO9254A/14553/32/MSO9254A.html>.
- [12] B. P. Systems, «BusBoard,» [En línea]. Available: [https://www.busboard.com/documents/datasheets/BPS-DAT-\(PAD1\)-Datasheet.pdf](https://www.busboard.com/documents/datasheets/BPS-DAT-(PAD1)-Datasheet.pdf).
- [13] D. J. Dailey, *Electronics for guitarists*, Springer Science & Business Media, 2012.
- [14] S. Valentin, «The Antoniou Inductance-Simulation Circuit Derivation,» *Creating Chaos*, 2012.

- [15] T. Electronics, «TT Electronics,» Abril 2019. [En línea]. Available: <https://www.ttelectronics.com/TTElectronics/media/ProductFiles/Potentiometers/Datasheets/P120.pdf>.
- [16] STMicroelectronics, «Alldatasheet,» Noviembre 2001. [En línea]. Available: <https://html.alldatasheet.com/html-pdf/195008/STMICROELECTRONICS/UA741CN/1944/1/UA741CN.html>.
- [17] I. T. Inc, «Red Pitaya,» Instrumentation Technologies Inc, [En línea]. Available: <https://www.redpitaya.com/>.
- [18] W. contributors, «Electronics/Analog multipliers,» Wikibooks, The Free Textbook Project, 6 Mayo 2018. [En línea]. Available: https://en.wikibooks.org/w/index.php?title=Electronics/Analog_multipliers&oldid=3419574.
- [19] T. Instruments, «ti,» Febrero 1997. [En línea]. Available: <http://www.ti.com/lit/ds/symmlink/tlc2272.pdf>.
- [20] V. G. Semiconductor, «Vishay,» 6 Agosto 2018. [En línea]. Available: <https://www.vishay.com/docs/88760/ug1a.pdf>.
- [21] Cuningan, «Ciencia y tecnología,» 28 Junio 2011. [En línea]. Available: <https://cuningan.wordpress.com/2011/06/28/adaptador-de-impedancia-con-amplificador-operacional/>.
- [22] B. P. Audio, «Mouser,» 27 Enero 2003. [En línea]. Available: <https://www.mouser.es/datasheet/2/54/tv09-777818.pdf>.
- [23] M. H. Rashid, *Eléctronica de potencia : circuitos, dispositivos y aplicaciones*, Pearson Educación, 2004.
- [24] A. Technologies, «Avionteq,» 20 Diciembre 2007. [En línea]. Available: <https://www.avionteq.com/Document/34401A-specification-sheet.pdf>.
- [25] Weller, «International estanflux,» [En línea]. Available: <https://international.estanflux.es/hasta-80w/15-estacion-de-soldadura-weller-wd1000.html>.